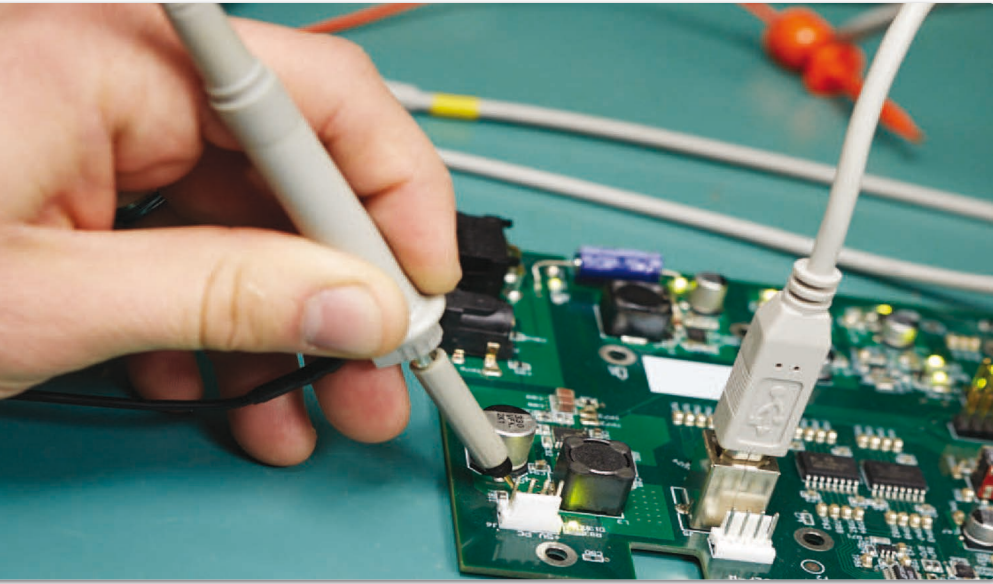


Prüf- und Testverfahren für Leiterplatten

Ein Überblick



Leiterplatten können komplex sein und hunderte von Bauteilen sowie tausende von Lötverbindungen umfassen. Die Leiterplattenindustrie und die Hersteller von Produkten, in denen Leiterplatten zum Einsatz kommen, haben sich dieser Herausforderung gestellt, indem sie eine Vielzahl von Prüf- und Testverfahren eingeführt haben, um fehlerhafte Leiterplatten für die Nachbearbeitung zu identifizieren, Prozessrückmeldungen zu generieren und die Zuverlässigkeit der Baugruppe zu maximieren.

Entwicklung der Leiterplattenprüfung und -testung

Zunächst reichte eine manuelle Sichtprüfung (MVI) aus, um Platzierungsfehler und Lötprobleme zu erkennen. Diese Prüfmethode hat jedoch inhärente Nachteile, da Menschen für diese Art von sich wiederholenden Aufgaben nicht gut geeignet sind. Der nächste Schritt bestand darin, den menschlichen Fehler durch Automatisierung des visuellen Inspektionsprozesses zu minimieren. Die automatisierte optische Inspektion (AOI) ist heute ein weithin anerkanntes Inline-Verfahren, das vor oder nach dem Reflow oder in beiden Phasen eingesetzt werden kann. Einige Bestückungsautomaten verfügen über integrierte AOI-Funktionen.

Das Aufkommen der Oberflächenmontagetechnik (SMT), die kleinere Bauteile, neue Gehäuse und zunehmende Komplexität von doppelseitigen und sogar mehrschichtigen Leiterplatten mit sich brachte, hat AOI-Systeme vor Schwierigkeiten gestellt. Mit zunehmender Belegungsdichte haben AOI-Systeme Probleme, alle Lötstellen zu erkennen. Zudem weisen etwa Ball Grid Arrays (BGAs) Anschlüsse unterhalb des Gehäuses auf. Manuelle und automatisierte Röntgeninspektionssysteme (AXI) bieten hier eine Lösung. Sie können zudem mehrschichtige, doppelseitige und dichtbestückte Leiterplatten prüfen.

Die Prüfung nach vollständiger Bestückung erfolgt häufig mit In-Circuit-Tests (ICT) und/oder Funktionstests (FCT). Bei In-Circuit-Tests wird die Funktionsfähigkeit einzelner Bauteile nach dem Einlöten überprüft. Funktionstests liefern eine abschließende Go/No-Go-Entscheidung über fertige Leiterplatten.

Häufige Leiterplattenfehler

Auf einer Leiterplatte kann vieles schiefgehen: Bauteile können falsch ausgerichtet sein. Lötverbindungen möglicherweise nicht vollständig. Überschüssiges Lot kann Kurzschlüsse verursachen. Tabelle 1 listet häufige Leiterplattenfehler auf und charakterisiert sie als strukturell oder elektrisch. Die verschiedenen Prüf- und Testmethoden weisen bei den einzelnen Fehlerarten unterschiedliche Wirksamkeitsgrade auf.

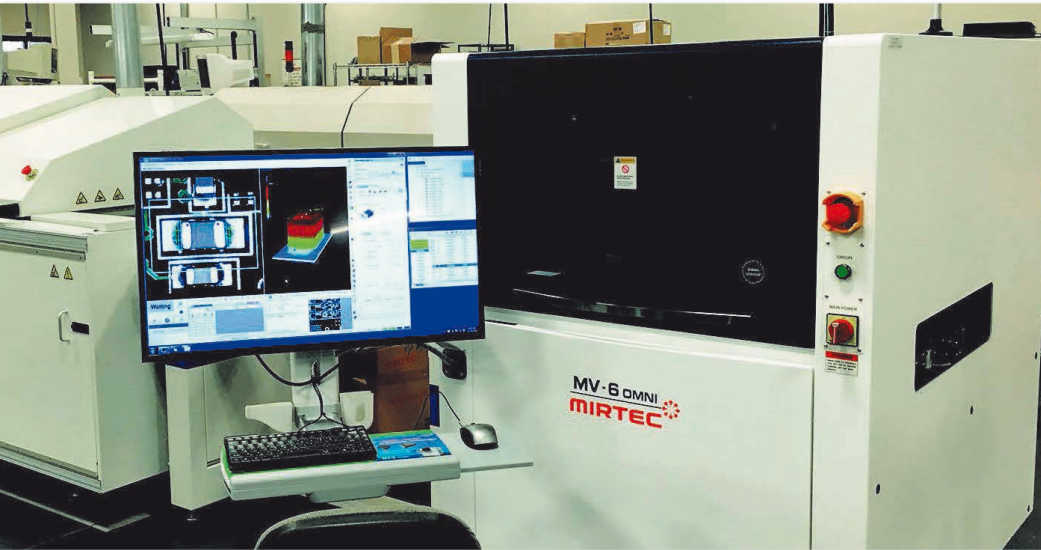
Die Prüfung von Leiterplatten in verschiedenen Fertigungsstufen ermöglicht die frühzeitige Erkennung von Fehlern, was die Ausbeute verbessert. Die häufigsten Systeme sind AOI und AXI.

FEHLER	HÄUFIGKEIT	ART	LÖTBEZOGEN
Unterbrechung	25 %	strukturell	ja
unzureichend	18 %	strukturell	ja
Kurzschluss	13 %	strukturell	ja
fehlende Komponente	12 %	strukturell	nein
Fehlausrichtung	8 %	strukturell	ja
defekte Komponente	8 %	elektrisch	nein
falsche Komponente	5 %	elektrisch	nein
Lötüberlauf	3 %	strukturell	ja
fehlende nichtelektrische Komponente	2 %	strukturell	ja
falsche Ausrichtung	2 %	elektrisch	nein
defekte nichtelektrische Komponente	2 %	strukturell	nein

Tabelle 1: Branchendaten zu den Auftretensraten häufiger Leiterplattenfehler verdeutlichen die entscheidende Bedeutung der Leiterplattenprüfung und insbesondere des Aufbringens der Lötpaste.

Quelle:
White Paper #401
„Inspection and testing methods
for PCBs – An overview“
Cal Houdek
Engineer/Owner
Caltronics Inc.
www.caltronicsdesign.com

übersetzt und leicht gekürzt von FS



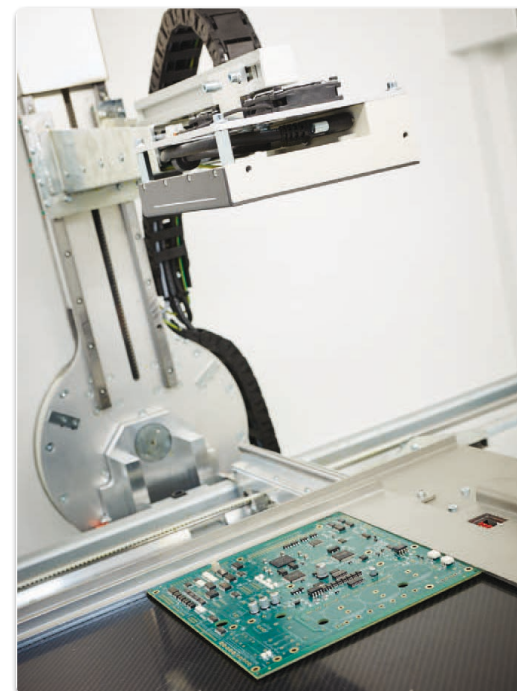
- Eine Investition ist möglicherweise nur in Situationen sinnvoll, in denen BGAs, CSPs und ähnliche Gehäuse verwendet werden oder in denen die Bestückungsdichte die Möglichkeiten der AOI-Prüfung übersteigt.

ICT

In-Circuit-Testgeräte messen jedes Bauteil, um zu überprüfen, ob es korrekt ist und an der richtigen Stelle sitzt. Eine elektrische Sonde prüft eine bestückte Leiterplatte auf Kurzschlüsse, Unterbrechungen, Widerstand, Kapazität und andere Faktoren, um festzustellen, ob sie korrekt gefertigt wurde. Der ICT kann mit einer „Bed-of-Nails“-Testvorrichtung oder mit einer Flying-Probe-Anordnung durchgeführt werden. Ein „Bed-of-Nails“-Tester ist eine Testvorrichtung mit einer Anordnung kleiner, federbelasteter Pogo-Pins. Jeder Pin stellt Kontakt zu einem Knotenpunkt in der Schaltung des Prüfbjektivs (DUT) her. Wenn das DUT gegen die Stifte gedrückt wird, wird Kontakt zu hundert oder sogar tausenden einzelner Testpunkte hergestellt.

Die Entwicklung einer „Bed-of-Nails“-Vorrichtung ist kostspielig und Änderungen sind schwierig. Diese Vorrichtungen haben Schwierigkeiten beim Testen dichtbestückter Leiterplatten. Ein anderer Ansatz umgeht einige dieser Probleme durch den Einsatz einer beweglichen oder fliegenden Sonde. Eine einfache Halterung fixiert die Leiterplatte, und die Sonden bewegen sich über die Leiterplatte und stellen bei Bedarf Kontakt her.

Die Bewegungen der Sonden werden per Software gesteuert, sodass etwaige Änderungen an der Leiterplatte durch Programmänderungen berücksichtigt werden können. Beim ICT wird die Funktionalität einer Leiterplatte nicht geprüft.



AOI

Hier scannen eine oder mehrere Foto- oder Videokameras die Leiterplatte. Diese wird von mehreren Lichtquellen aus verschiedenen Winkeln beleuchtet, und die Maschine nimmt Bilder auf, um ein Gesamtbild der Leiterplatte zu erstellen. Anschließend vergleicht das System die aufgenommenen Bilder mit dem Sollzustand der Leiterplatte (in der Regel basierend auf einem „Golden Board“ oder den Konstruktionsspezifikationen).

AOI-Systeme erkennen Probleme wie Unebenheiten, Kratzer und Flecken sowie Maßfehler wie Unterbrechungen, Kurzschlüsse und eine zu dünne Lötstelle. Sie können zudem falschbestückte, fehlende und schrägsitzende Bauteile erkennen. All dies in kürzerer Zeit und mit höherer Genauigkeit als menschliche Prüfer.

Neue 3D-AOI-Geräte können die Höhe von Bauteilen messen – eine Schwäche herkömmlicher 2D-Maschinen. 2D-Maschinen verwenden mehrwinklige farbige Beleuchtung und Seitenkameras zur Prüfung höhensensitiver Bauteile, doch die Ergebnisse sind nicht zuverlässig.

Durch 3D-Prüfung kann ein Hersteller die Koplanarität bei höhensensitiven Bauteilen problemlos erkennen, obwohl Schattenbildung bei einigen Leiterplatten-Layouts die Ergebnisse verfälschen kann.

Vorteile:

- bekannte, etablierte Technologie
- erkennt viele häufige Leiterplattenfehler (s. Tabelle 2)
- kann an mehreren Stellen im Leiterplattenfertigungsprozess inline eingesetzt werden

Nachteile:

- unter Gehäusen versteckte Verbindungen können nicht geprüft werden
- weniger effektiv bei der Prüfung dichtbestückter Leiterplatten, da Bauteile und Verbindungen verdeckt oder im Schatten liegen

(A)XI

Leiterplatten mit mehr als 20.000 Lötverbindungen sind keine Seltenheit. Die SMT hat zudem neue Gehäuse wie BGAs und Chip-Scale-Packages (CSPs) hervorgebracht, bei denen Lötverbindungen nicht sichtbar sind. Diese Leiterplatten und Chipgehäuse lassen sich mit herkömmlichen AOI-Geräten nicht prüfen. Röntgenprüfgeräte – ob automatisiert oder manuell – können die Lötstellen unter den Bauteilen überprüfen und Fehler in Lötstellen aufzeigen, die mit AOI möglicherweise nicht sichtbar sind.

Bei der Röntgenprüfung sind Lötstellen sehr gut zu erkennen, während die meisten Gehäuse, das Leiterplattensubstrat, integrierte Schaltkreise (ICs) aus Silizium und Bauteilanschlüsse kaum noch sichtbar sind.

Im Gegensatz zum bei der AOI verwendeten sichtbaren Licht werden Röntgenstrahlen nicht reflektiert. Stattdessen durchdringen sie Objekte und können ein Bild der anderen Seite erzeugen. Röntgenprüfsysteme können durch Chips wie BGAs „sehen“, bei denen sich die Verbindungen auf der Unterseite befinden. Da bei Röntgenstrahlen keine Schattenbildung auftritt, können diese Systeme sehr komplexe, dicht bestückte Leiterplatten prüfen.

Röntgenprüfsysteme bieten einen Einblick in das Innere der Lötstellen und erkennen Blasen, die bei der AOI-Prüfung unsichtbar blieben. Außerdem können sie die „Fersen“ von Lötstellen erkennen (die für AOI-Systeme verborgen sind, da von den Anschlüssen verdeckt).

Vorteile:

- kann durch Gehäuse mit darunterliegenden Verbindungen „sehen“
- kann dichtbestückte Leiterplatten prüfen
- bietet eine gründliche Prüfung der Lötstellen

Nachteile:

- Neuere Technologien sind möglicherweise noch nicht vollständig erforscht.