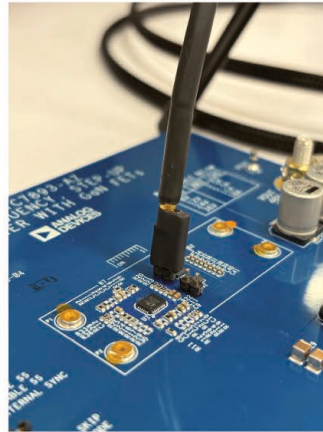
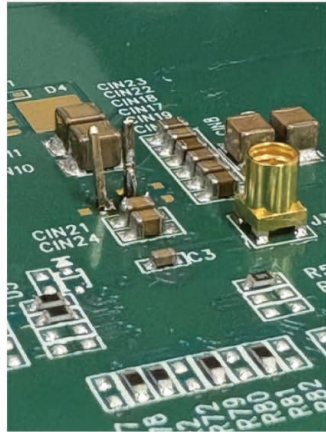
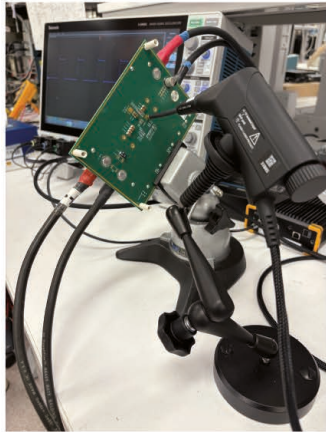


Erzeugung und Messung der Gate-Treiberspannung bei GaN-basierten Niedervoltwandlern



Isolierter Tastkopf im praktischen Einsatz

In diesem Artikel geht es um die präzise Erzeugung und Messung der Gate-Ansteuerspannung von Galliumnitrid-Feldeffekttransistoren (GaN-FETs). Mit modernen isolierten Tastköpfen vorgenommene Messungen der high-seitigen Gatespannung werden mit solchen verglichen, die mit alternativen Lösungen und Verfahren durchgeführt wurden.

Einführung

GaN-FETs zeichnen sich durch hohe Schaltgeschwindigkeiten, kleinere Gehäuse und niedrigere Verluste aus als FETs auf Siliziumbasis. Diese Eigenschaften ermöglichen den Betrieb von Leistungswandlern mit höheren Schaltfrequenzen, sodass bei unverändertem Wirkungsgrad kleinere Lösungsabmessungen realisierbar sind. Obwohl das grundlegende Design des DC/DC-Wandlers dabei unverändert bleibt, kommen mit GaN zusätzliche Design- und Prüf-Herausforderungen ins Spiel. Besonders hervorzuheben ist dabei die präzise Kontrolle der Gatespannung und des Timings. Schwierigkeiten können sich hier daraus ergeben, dass traditionelle Controller von den kurzen Schaltzeiten überfordert werden. Mit GaN-spezifischen Controllern und Messtechniken lassen sich diese Probleme jedoch lösen, sodass ohne zusätzliche Komplexität ein zuverlässiges Stromversorgungs-Design möglich ist.

Leistungsfähigkeit und Merkmale von GaN-Bausteinen

Bild 1 zeigt einen 12-V-Abwärts-wandler auf Basis des Synchron-

Controllers LTC7891, der in dieser Schaltung GaN-FETs mit 100 V Nennspannung ansteuert. Bei einer Schaltfrequenz von 500 kHz wird hier bei 48 V Eingangsspannung und 20 A Laststrom ein Wirkungsgrad von 97% erzielt. Der Wirkungsgrad ist damit um zwei Prozentpunkte höher als bei 100-V-Silizium-FETs der aktuellen Generation, was einer Reduzierung der Verluste um 40% entspricht. Der Controller LTC7891 eignet sich mit seiner Gate-Ansteuerspannung von 4 bis 5,5 V für GaN-FETs und Logic-Level-Silizium-FETs, während der Baustein des Typs LTC7897 mit seiner Gate-Treiberspannung von 5 bis 10 V für Standard-Level-Silizium-FETs in Frage kommt.

Gate-Treiber: Spannung und Versorgung

Silizium-FETs sind in der Regel für eine Gate-Source-Spannung von 4,5 bis 10 V spezifiziert, bei einem absoluten Maximalwert von ± 20 V. Bei einem 100-V-GaN-FET kann der entsprechende Wert dagegen beispielsweise 5 V betragen, mit einer durch die Langzeit-Zuverlässigkeit begründeten Begrenzung auf ± 6 V.

Die Einhaltung dieser GaN-spezifischen Spezifikationen erfordert eine genau geregelte Gate-Ansteuerung mit möglichst wenigen hochfrequenten Über- und Unterschwingern. Während für low-seitige FETs eine präzise 5-V-Versorgung ausreicht, ist bei den high-seitigen FETs zusätzlicher Schaltungsaufwand oder ein GaN-spezifischer Controller erforderlich, um die Gate-Source-Spannung einzugrenzen.

In Bild 2 wurde mit einer Kombination aus Bootstrap-Kondensator und -Diode (CBOOT und DBOOT) eine traditionelle high-seitige Gatetreiber-Versorgung implementiert. Wenn der high-seitige Schalter (TOP) abschaltet, wird der Schaltknoten auf Low-Potenzial gezogen – sei es infolge des Stroms in der Induktivität oder durch das Einschalten des low-seitigen Schalters (BOT). Wenn beide Schalter abschalten, wird die Spannung am Schaltknoten durch die Body-Diode des Silizium-FET auf ein Potenzial begrenzt, das ca. 1 V unter dem Massepotenzial liegt. Im Gegensatz dazu sind GaN-FETs in Sperrichtung leitend und wirken wie eine 2- oder 3-V-Body-Diode. Bei Verwendung einer Bootstrap-Diode

Autoren:

Kurk Mathews

Senior Applications Manager;

Luis Onofre Lazaro

Applications Engineer

Analog Devices

www.analog.com

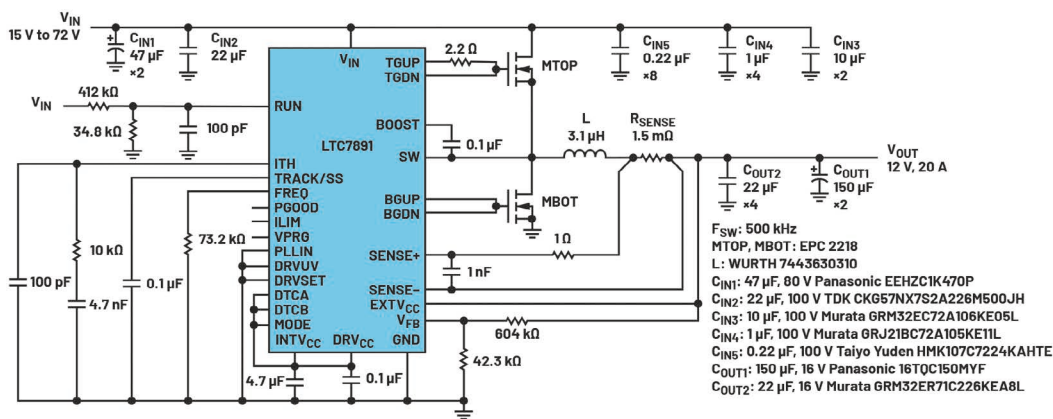


Bild 1: Abwärtswandler auf Basis des LTC7891

dagegen addiert sich die negative Schaltspannung zur Spannung am Bootstrap-Kondensator, was die Gate-Source-Spannung des high-seitigen FET ansteigen lässt. Alternativ kann ein intelligenter Schalter ein Überladen des Treibers verhindern, ohne dass zusätzliche Klemmdioden benötigt werden. Dieser aktive Schalter schaltet ein, nachdem das BOT-Gate eingeschaltet ist, und sorgt damit für eine geregelte high-seitige Gate-Treiber-Spannung, die nicht vom Spannungsabfall an der Body-Diode abhängig ist. Für den Fall längerer Totzeiten tolerieren diese Controller negative Spannungsspitzen am Schaltknoten. Nachdem nun also für eine stabile high-seitige Treiber-Versorgung gesorgt ist, geht es im nächsten Schritt darum, die Gate-Source-Spannung der high-seitigen FETs präzise zu messen.

Messung der Gate-Spannung

In Bild 3 sind die Gate- und Schalt-Signalverläufe eines GaN-basierten Abwärtswandlers dargestellt. Liegt kein Gate-Einschaltwiderstand in Reihe, übersteigt die Gate-Source-Spannung des TOP-FET (V_{TOP_GS}) die maximale Gate-Source-Spannung des GaN-FET von +6 V. Der zusätzlich eingefügte Widerstand TGUP verringert V_{TOP_GS} und dämpft die Spannungsschwingungen am Gate und am Schaltknoten. Mit hochimpedanten Oszilloskop-Tastköpfen lassen sich die massebezogenen low-seitigen Signale am Gate und am Schaltknoten

(VBG bzw. VSW) erfassen. Die Source-Spannung des TOP-FET (VSW) wechselt zwischen VIN und Masse. Die GaN-typische hohe Anstiegsgeschwindigkeit von über 30 V/ns und das Schwingen mit 300 MHz übersteigen die in der Praxis erreichbare Gleichtakt-Begrenzung der differenziellen Tastköpfe, mit denen V_{TOP_GS} üblicherweise gemessen wird. Es gibt jedoch optisch isolierte Tastköpfe, mit denen diese Messung durchführbar ist. Diese Tastköpfe, bei denen Tektronix mit seiner IsoVu-Technologie Vorreiter war, zeichnen sich durch eine herausragende Gleichtaktunterdrückung aus und sind entsprechend hochpreisig.

Im Aufmacherbild ist ein isolierter Tastkopf im praktischen Einsatz zu sehen. Tastköpfe dieser Art werden per Lichtwellenleiter mit dem Oszilloskop verbunden, was nicht nur für die galvanische Isolierung, sondern auch für eine geringe Gleichtakt-Eingangskapazität sorgt. Die Abschwächerspitze des Tastkopfs wird direkt in einen MMCX-Steckverbinder eingesteckt. Mit Header-Pins und einem MMCX-to-Square-Pin-Adapter lässt sich der Tastkopf jedoch auch mit Prüfpunkten auf der Leiterplatte verbinden. Um die volle Leistungsfähigkeit des Tastkopfs auszuschöpfen, wird die Verbindung zwischen Tastkopfspitze und Leiterplatte so kurz wie möglich gehalten und bestmöglich abgeschirmt. Ein auf der Leiterplatte angebrachter MMCX-Anschluss ermöglicht

eine optimale Koaxial-Verbindung, jedoch müssen unbedingt kurze Kelvin-Verbindungen zum Gate- und Source-Anschluss des FET verwendet werden. Auch wenn ein isolierter Tastkopf die beste und vielleicht einzige Möglichkeit zum Messen der Gatespannungen high-seitiger GaN-FETs sein mag, lohnt ein Blick auf eine andere gängige Methode.

Passive Tastköpfe

High-seitige Gatesignale lassen sich mit zwei passiven, massebezogenen Tastköpfen, einem Digitaloszilloskop und einem gewissen Berechnungsaufwand messen. Diese A-B- oder pseudo-differenzielle Technik [1] ist nach wie vor beliebt, wenn es um das Ermitteln des Gate-Timings von Niederspannungs-DC/DC-Wandlern geht, obwohl sie durch einen begrenzten Spannungsbereich und eine geringe Gleichtaktunterdrückung

(CMRR) gekennzeichnet ist. Bevor man die high-seitige Gatespannung misst, empfiehlt es sich, kurz die Gleichtaktunterdrückung zu prüfen. Hierfür werden beide Tastköpfe an dieselbe, durch steile Flanken gekennzeichnete Spannung angeschlossen. Nach Korrektur des Timings wird ein Kanal vom anderen subtrahiert und das verbleibende Signal beobachtet. Bei hinreichender Gleichtaktunterdrückung sollte nur eine geringe Restspannung verbleiben, die deutlich kleiner ist als das eigentliche Gatesignal. Die Belastung der Tastköpfe ist ein weiterer wichtiger Faktor.

Idealerweise sollte die Messung weder die Funktion der Schaltung noch die Signalform beeinflussen. Herkömmliche passive Tastköpfe mit hoher Impedanz haben eine Eingangsimpedanz von 10 MOhm parallel zu 3,9 bis 10 pF. Isolierte Tastköpfe sind dagegen durch eine geringere Kapazität von weniger als 2 pF gegen Masse gekennzeichnet. Weniger verbreitet sind passive Tastköpfe mit einer niedrigen Impedanz von 500 Ohm bis 5 kOhm, die eine für diese Messungen hilfreiche, geringe Kapazität aufweisen.

Ergebnisse

Bild 5 vergleicht das mit der A-B-Methode aufgezeichnete VG-VSW-Signal mit der V_{TOP_GS}-Messung, die mit der früheren Anordnung aus Bild 3 mit isoliertem Tastkopf (gestrichelte Kurve) vorgenommen wurde.

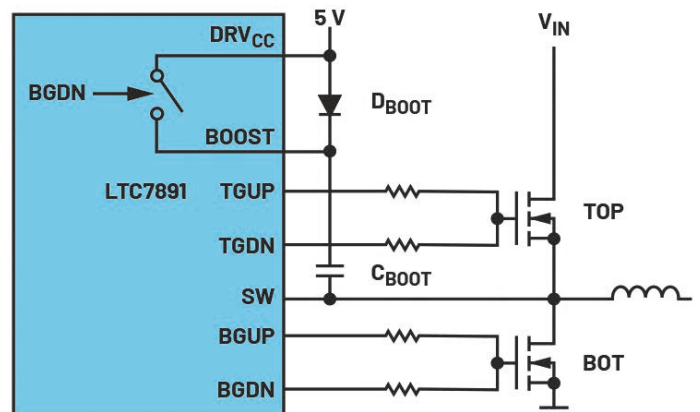


Bild 2: GaN-Controller mit eingebautem intelligentem Bootstrap-Schalter

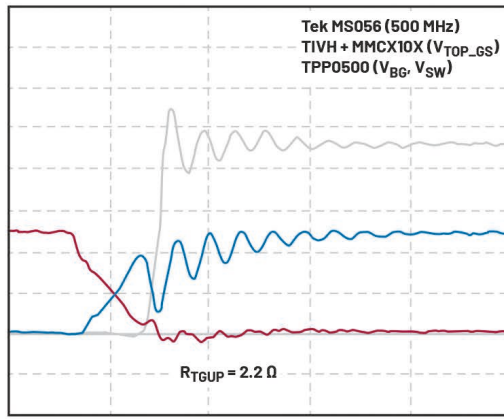
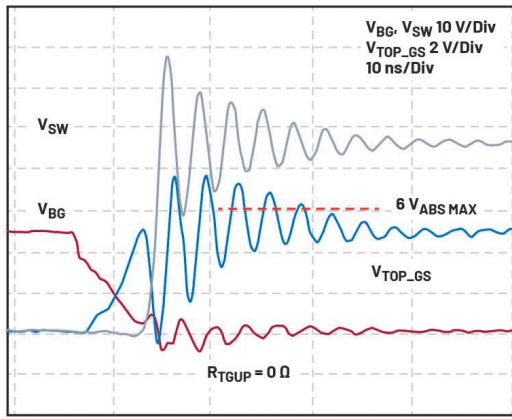


Bild 3: Einschalt-Signalverläufe, aufgezeichnet mit einem isolierten Tastkopf

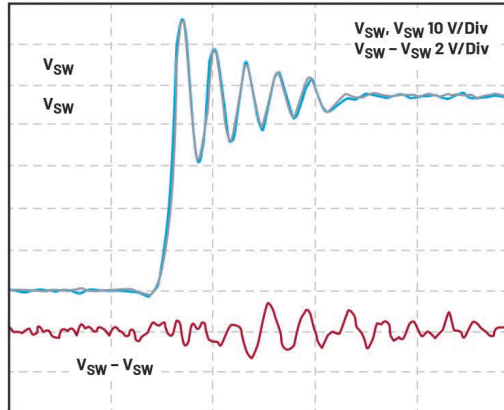
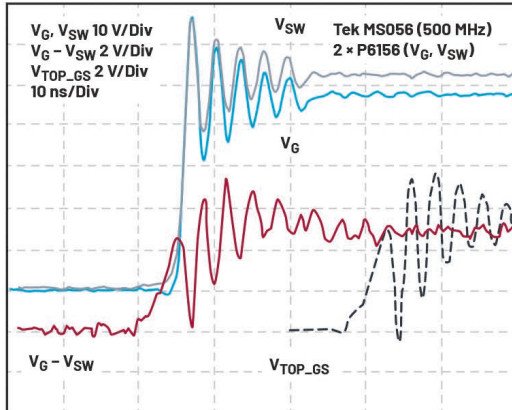


Bild 5: Messungen mit der A-B-Methode am Gate des TOP-FET (VG-VSW)

Für diese Messungen wurden niederimpedante passive Tastköpfe ($5 \text{ k}\Omega // < 2 \text{ pF}$) gewählt, da Tastköpfe mit höheren Kapazitäten (ab $3,9 \text{ pF}$) zu einer spürbaren Abnahme der Maximalamplitude von VSW führten, was auf die Belastung durch den Tastkopf zurückzuführen ist.

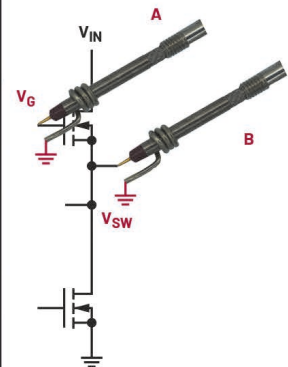
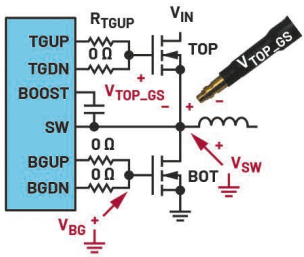
Die Gatesignale stimmen einigermaßen überein, obwohl die A-B-Methode ein verbleibendes Gleichtaktsignal von $2,7 \text{ V}$ (Spitze zu Spitze) ergibt, was gegenüber dem VG-VSW-Signal von 7 V pp viel ist.

Mit hochimpedanten passiven Tastköpfen ergab sich ein ähnliches Maß an verbleibendem Gleichtaktsignal. Dass die gemessenen VG-VSW-Spitzen um $17...30\%$ geringer waren, dürfte durch Belastungs-, Anpassungs- und Ansprechgeschwindigkeits-Effekte begründet sein.

In Bild 6 wurden VG und VSW in zwei Schritten mit ein und demselben Tastkopf gemessen. Bei dieser Methode wird zunächst die VG-Kurve erfasst und im Speicher abgelegt, bevor der Tastkopf umgesteckt und

zum Erfassen von VSW verwendet wird. Ein zweiter, mit VSW verbundener Tastkopf dient bei beiden Messungen zum Triggern des Oszilloskops.

Mit Rechenfunktionen werden beide Kurven abgerufen und subtrahiert. Zwar erfordert diese Methode einen zusätzlichen Arbeitsgang, aber dafür verbessert sich die Gleichaktunterdrückung durch den Wegfall der Diskrepanzen zwischen verschiedenen Tastköpfen. Obwohl die hochimpedanten passiven Tastköpfe besser abschnitten als



erwartet, stimmten die Resultate der niederimpedanten Tastköpfe besser mit jenen des als Referenz herangezogenen isolierten Tastkopfs überein, weshalb sie in diesem Fall bevorzugt wurden.

Zusammenfassung

Niedervolt-DC/DC-Wandler auf GaN-Basis bieten gegenüber entsprechenden Silizium-Lösungen klare Vorteile hinsichtlich des Platzbedarfs und der Leistungsfähigkeit. Erkauft werden müssen diese Pluspunkte jedoch mit zusätzlichen Herausforderungen, wie etwa der Notwendigkeit einer präzisen Gatespannungs-Regelung und genauer Messungen der high-seitigen Gatespannung. Mit einer passenden Kombination aus GaN-optimierten Controllern und geeigneten Messverfahren lassen sich diese Herausforderungen allerdings durchaus bewältigen, sodass robuste, effiziente Designs ohne zusätzlichen Schaltungsaufwand realisierbar sind.

[1] „Fundamentals of Floating Measurements and Isolated Input Oscilloscopes” by Tektronix ◀

Bild 6: Messungen am Gate des TOP-FET (VG-VSW) mit nur einem Tastkopf