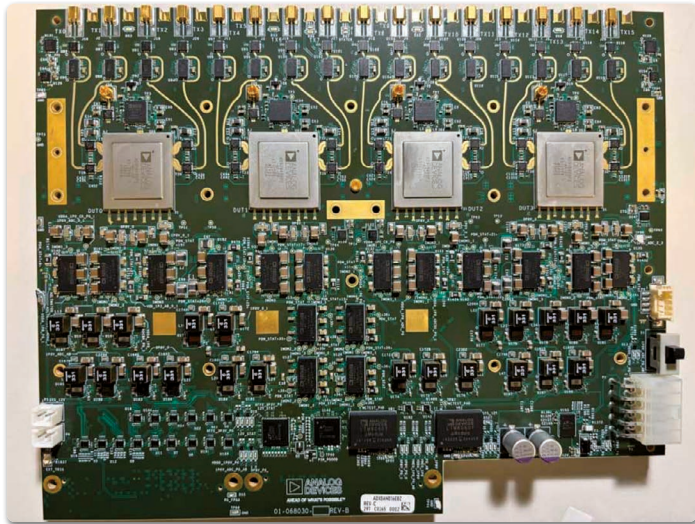


## Quad-Apollo MxFE

# Referenz-Design eines direktabtastenden digitalen Beamforming-Subsystems



**Bild 1: Die Quad-Apollo MxFE-Referenzplattform**

Speziell für hochgenaue digitale Beamforming-Anwendungen hat Analog Devices (ADI) den Mixed-Signal-Frontend-Chip Quad-Apollo MxFE (AD9084) entwickelt. Das Bauteil arbeitet im X-Band (8 bis 12 GHz) und integriert vier ADC- und vier DAC-Kanäle. Es gibt ein mit vier Quad-Apollo MxFE Chips bestücktes Referenz-Design. Die vier Transceiver übernehmen synchronisierte Taktung, deterministisches Triggering und phasenkohärente Zeitsteuerung, was digitales Beamforming über 16 Sende- und 16 Empfangskanäle im X-Band ermöglicht.

### Auf der Digital-Beamforming-Entwicklungsplattform

digitalisiert jedes Antennenelement sein HF-Signal direkt, ohne analoge Mischer oder ZF-Stufen. Eine Signalkette mit rauscharmem HF-Frontend, genauer Takterzeugung, Multichip-Synchronisation und stabilem Stromversorgungsnetzwerk ermöglicht ein skalierbares, phasenkohärentes Array für Breitbandbetrieb und simultane Mehrfachstrahlen (Multibeam).



*Autor:  
Siddhartha Das  
System Applications Engineer  
Analog Devices  
www.analog.com*

Die Quad-Apollo MxFE X-Band-Plattform mit dem Mixed-Signal-Frontend AD9084 (Bild 1) ermöglicht direktes HF-Sampling für jedes Antennenelement und gibt Entwicklern eine hochentwickelte Referenzarchitektur für digitale Beamforming-Systeme der nächsten Generation an die Hand. Entwickelt wurde sie, um die Fähigkeiten der MxFE-Technologie zu demonstrieren. Sie bündelt alle wichtigen Teilsysteme wie HF-Signalaufbereitung, präzise Takterzeugung, Multichip-Synchronisation und DC-Stromversorgung in einer leistungsstarken, einheitlichen Umgebung und ermöglicht kohärente, skalierbare Signalverarbeitung über mehrere Kanäle.

Jedes Subarray der Plattform umfasst 16 Empfangs- und 16 Sende-Kanäle, die als gleichmäßig angeordnetes lineares Array aufgebaut sind, wobei der Abstand der Elemente einer halben Wellenlänge bei 12GHz entspricht. Diese Geometrie erlaubt eine optimale räumliche Abtastung im X-Band und ermöglicht gleichzeitig digitales Beamforming über alle Antennenelemente.

Die Plattform demonstriert, wie mehrere Apollo MxFE-Wandler (AD9084) in einer kohärenten Architektur synchronisiert und gemeinsam getaktet werden können und liefert ferner ein realistisches Beispiel für die Systemintegration in HF-Anwendungen mit hoher Kanalzahl.

Über ihre Rolle als Referenzdesign [1] hinaus dient die Quad-Apollo MxFE-Plattform als vielseitiges Entwicklungs- und Evaluierungswerkzeug für moderne Radar- und Kommunikationssysteme. Die Plattformarchitektur ermöglicht mehrere gleichzeitig aktive Strahlen, Adaptive Nulling zum automatischen Erkennen von Störsignalen und

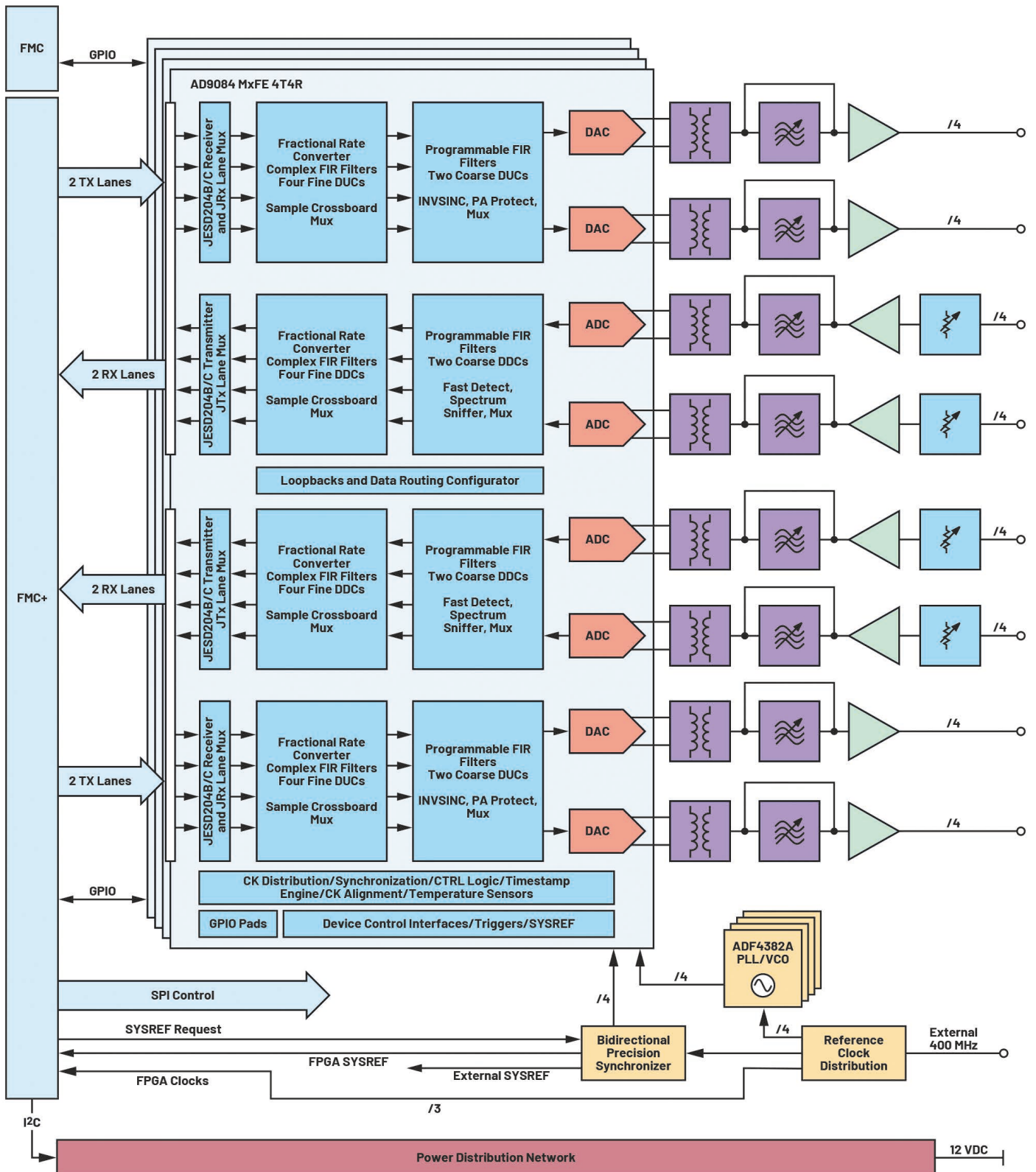
anpassbare Strahlmuster. Sie bietet somit die für moderne Phased-Array-Radarsysteme, elektronische Kampfsysteme und Multimissions-Sensoranwendungen erforderliche Flexibilität. Das deterministische Timing-System, das Breitband-Frontend und das skalierbare Synchronisationssystem repräsentieren gemeinsam die vollständige Signalkette und sind darauf ausgelegt, Innovationen in der schnellen, auf jedes Antennenelement ausgerichteten digitalen Array-Technologie voranzutreiben.

Bild 2 zeigt die HF-Frontend-Signalkette eines einzelnen Subarrays für den Sende- und Empfangsbetrieb, den Wandler mit integrierten, fest verdrahteten DSP-Funktionen, die Multichip-Taktlösung sowie die 12 V-Gleichstromversorgung. Eine handelsübliche FPGA-Trägerkarte in Kombination mit Open-Source Low-Level-Treibern und MATLAB-Toolboxes ermöglicht die Steuerung der Systemplattform per Software [2,3].

### Das HF-Frontend

wurde gezielt einfach und modular konzipiert, um Flexibilität, hohe Leistungsfähigkeit und leichte Anpassbarkeit für eine Vielzahl von Anwendungen zu gewährleisten. Wie aus den Bildern 3 und 4 ersichtlich, setzt die Architektur auf Signalpfade mit großer Bandbreite und geringer Komplexität, um eine breite Frequenzabdeckung sicherzustellen und gleichzeitig hohe Linearität sowie Signalqualität entlang der gesamten Signalkette hinweg aufrechtzuerhalten.

Kern des Designs sind 2:1-Breitband-Baluns, die die Hochgeschwindigkeits-ADCs und DACs mit dem restlichen analogen Signalpfad verbinden. Jeder Sende-/Empfangskanal verfügt über einen gemeinsamen, digital



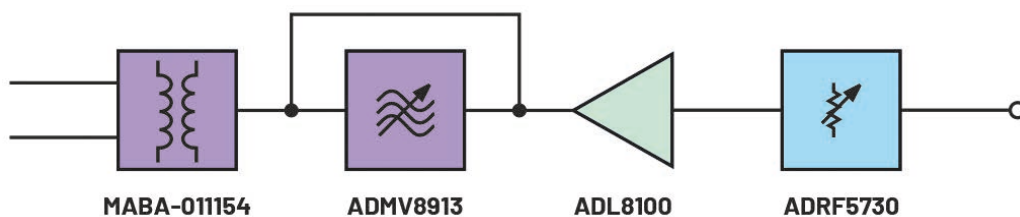
**Bild 2: Vollständiges Quad-Apollo MxFE-System-Blockdiagramm mit dem ADF4382A**

abstimmbaren X-Band-Filter (ADMV8913), der eine genaue Frequenzwahl ermöglicht und Signale außerhalb des Nutzbandes unterdrückt. Die Filterstufe enthält einen Bypasspfad,

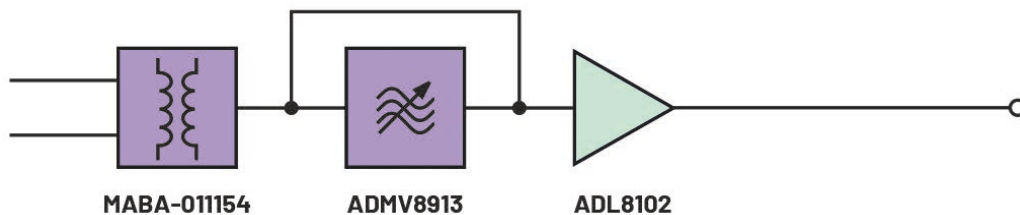
der über einen Kondensatorumschaltmechanismus aktiviert werden kann und eine Direktabtastung bei Frequenzen im S-, C- und Ku-Band ermöglicht. Beim Bypassing des Filters entfallen

die vom ADMV8913 bereitgestellten Anti-Aliasing-Vorteile. Das System erhält dafür jedoch zusätzliche Frequenzflexibilität für Breitbandanwendungen, bei denen die Filterung digital

umgesetzt werden kann. Auf der Empfangsseite verfügt jeder Kanal über einen kompakten, aber dennoch hochlinearen Breitband-LNA mit geringem Rauschen, dem am Eingang ein



**Bild 3: Blockschaltung der Empfängersignalkette, aufgebaut mit den Bauteilen ADMV8913, ADL8100 und ADRF5730.**



**Bild 4: Blockschaltung der Sendersignalkette, aufgebaut mit den Bauteilen ADMV8913 und ADL8102.**

breitbandiger DSA (Digital Step Attenuator) folgt. Der DSA ermöglicht eine fein abgestufte analoge Verstärkungsregelung bei unterschiedlichen Signalen und wird direkt über die GPIO-Schnittstelle des Wandlers gesteuert, sodass während des Systembetriebs eine schnelle und deterministische Anpassung der Verstärkung möglich ist. Diese Architektur erlaubt eine schnelle Rekonfiguration und eignet sich daher insbesondere für adaptive oder Echtzeit-Beamforming-Systeme.

Im vorliegenden Design stand die Linearität des Empfängers im Vordergrund, da Intermodulationsverzerrungen in vollständig digitalen Phased-Array-Systemen mit direkter Abtastung jedes Antennenelements dazu neigen, räumlich über die Antennenelemente des Arrays hinweg korreliert aufzutreten. Die konsequente Auslegung des Designs

auf hohe Linearität stellt bei der Quad-Apollo-MxFE-Technologie sicher, dass Dynamikbereich und spektrale Reinheit auch in mehrkanaligen, kohärenten Konfigurationen gewährleistet sind.

Für Anwendungen, die eine zusätzliche Frequenzumsetzung, weitere Verstärkungsstufen oder eine spezielle Signalaufbereitung erfordern, ermöglicht die Plattform die Nutzung steckbarer Erweiterungsmodule (Personality Cards), die vor dem Frontend eingesetzt werden und das System anwendungsspezifisch anpassen. Dank dieser modularen Erweiterungsmöglichkeit können Systementwickler das Leistungsprofil der Plattform gezielt auf spezifische Einsatzanforderungen abstimmen – sei es zur Optimierung von Bandbreite, Rauschmaß oder Frequenzabdeckung. Indem die Signalkette auf Subarray-Ebene einfach gehalten und für große

Bandbreite ausgelegt wird, bietet das Quad-Apollo-MxFE-System eine robuste und zugleich flexible Basis für die Entwicklung skalierbarer hochleistungsfähiger HF-Systeme.

### Die Taktung

nimmt in modernen Multiwandlersystemen eine Schlüsselrolle ein, da sie Multichip-Synchronisation, deterministische Latenzzeiten sowie kohärente Signalüberlagerung (Signal Combining) über große, verteilte Architekturen hinweg ermöglicht.

Eine genaue Taktverteilung gewährleistet das reibungslose Zusammenspiel von Wandlern, FPGAs und analogen Frontends – eine unverzichtbare Voraussetzung für Anwendungen wie Phased-Array-Radar, Instrumentierung mit hoher Kanalzahl und fortschrittliche Kommunikationssysteme.

In diesen Systemen erfolgt die Synchronisation gemäß JESD204C-Standard über eine Kombination aus dedizierten Takterzeugungs- und Taktverteilungsblöcken, ergänzt durch einen bidirektionalen Synchronisierer entsprechend der JESD204C-Untergruppe 1.

Diese Architektur garantiert deterministische Latenzen über alle JESD204C-Kanäle hinweg, sodass Systementwickler die zeitlichen Abläufe mit einer Genauigkeit im Nanosekundenbereich vorhersagen und gezielt steuern können. Zudem kann das Synchronisationskonzept über ein einzelnes Subsystem hinaus erweitert werden, wodurch die deterministische Latenz auch in mehreren Subarrays bei großflächigen Systemimplementierungen erhalten bleibt.

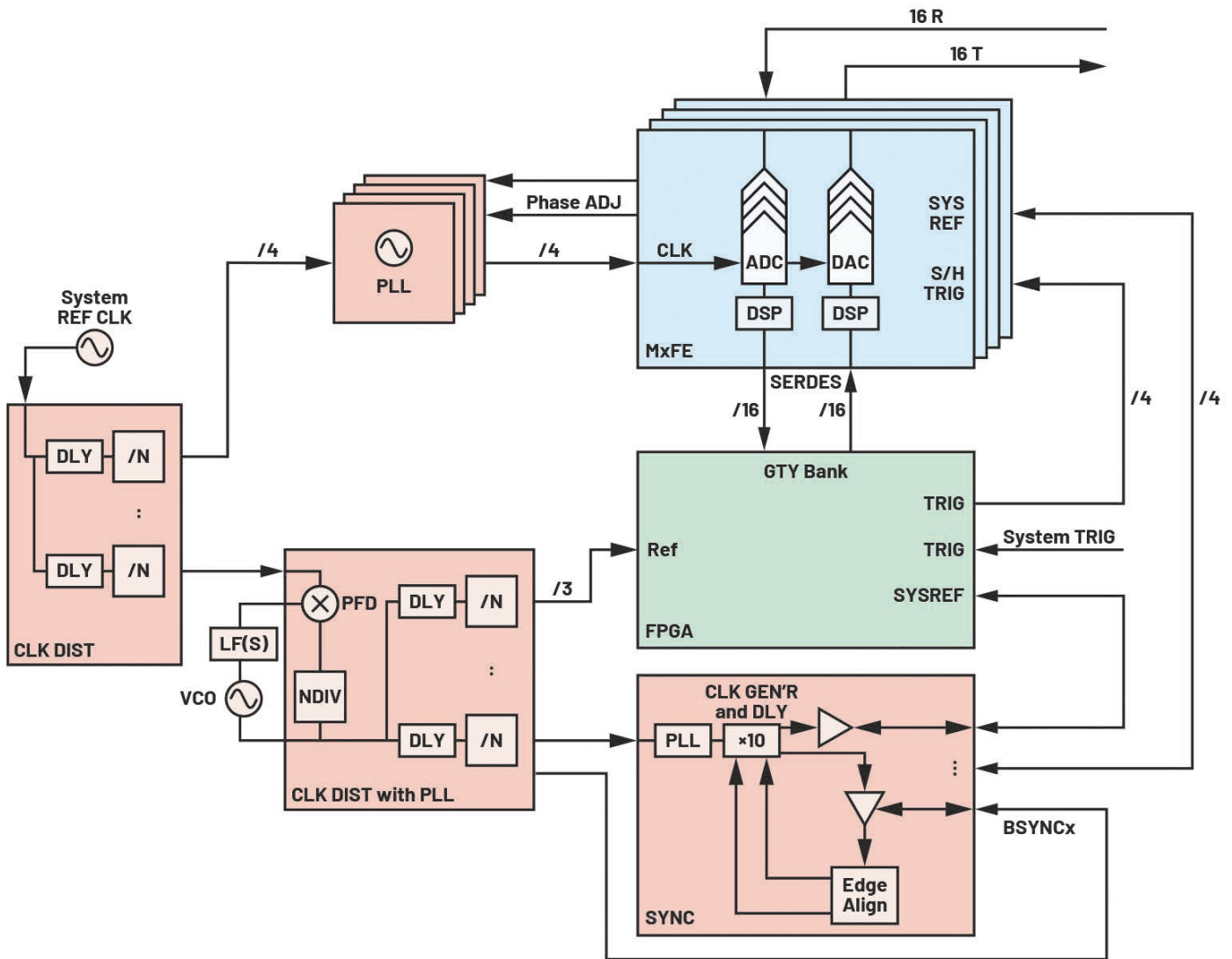
Wie Bild 5 veranschaulicht, bildet eine einzelne hochstabile Referenztaktquelle die Basis für das gesamte Timing-Netzwerk. Das Referenztaktsignal wird über Clock-Fanout-Buffer mit sehr geringem Jitter verteilt, die die MxFE-Bausteine mit besonders sauberen Abtasttakten mit extrem niedrigem Phasenrauschen versorgen.

Jeder MxFE-Chip verfügt über eine dedizierte Zwei-Draht-Taktschnittstelle, über die Phase und Frequenz kontinuierlich überwacht und Abweichungen infolge Temperaturänderungen oder Alterung kompensiert werden.

Die gleiche Master-Referenz versorgt zudem eine sekundäre Takterzeugungsstufe, die digitale Taktsignale für die FPGA-Logik generiert und der Synchronisationsschaltung genaue Referenzsignale liefert.

System-Referenztakt (MHz)	Abtasttakt (GSample/s)	ADC-Abtastrate (GSample/s)	DAC-Abtastrate (GSample/s)	JESD204C Lane Rate (Gbit/s)	Dezimierungsrate	Lane Rate (MSample/s)	Nutzbare Momentanbandbreite (MHz)
400	12,8	12,8	25,6	13,2	32	400	320
400	12,8	12,8	25,6	26,4	16	800	640
400	20	20	20	20,625	16	625	500

**Tabelle 1**



**Bild 5: Blockschaltung der Clocking-Architektur**

Eine zehnkana­lige Präzisions­synchro­nisationsschaltung bildet das Kernstück der Koordinationslogik und stellt bidirektionale, niederfrequente Zeitsignale bereit, mit denen alle Wandler und das FPGA auf eine gemeinsame Zeitreferenz synchronisiert werden. Zudem erlaubt die Synchronisationsschaltung eine kanalweise Anpassung der Laufzeitverzögerungen, sodass Entwickler die Ausrichtung und Phasenlage der einzelnen Kanäle für optimale Systemleistung feinjustieren können.

Je nach Arraytyp kann die Synchronisationsschaltung in Daisy-Chain- oder Fanout-Konfigurationen implementiert werden, um eine skalierbare Synchro-

nisation über mehrere Subarrays oder Systempartitionen hinweg sicherzustellen. Selbst bei sehr hohen Abtastraten von bis zu 20GSample/s sorgt die Taktinfrastruktur für deterministische Synchronisation und gewährleistet Phasenkohärenz sowie die zeitliche Integrität des gesamten Systems.

Durch die Kombination aus jitterarmer Taktung, hierarchisch aufgebauter Taktverteilung und Synchronisation gemäß JESD204C-Unterklasse-1 sorgt die gesamte Multiwandlerplattform für ein einheitliches, phasenstabiles Timing-Gerüst, das Hochgeschwindigkeits-Datenerfassung und Signalverarbeitungsleistung gewährleistet.

Tabelle 1 gibt einen Überblick über drei typische Konfigurationen des Quad-Apollo-MxFE-Systems, die mit einem 400 MHz-Referenztakt arbeiten. Gemeinsam zeigen diese Konfigurationen die Kompromisse zwischen Abtastrate, digitaler Dezimierung und Datendurchsatz auf, die bei der Optimierung von Bandbreite und Datendurchsatz der Schnittstellen für verschiedene Systemanforderungen berücksichtigt werden müssen.

**Wer schreibt:**

Siddhartha Das ist Systemanwendungsingenieur im Team für Subsysteme und Sensoren innerhalb der Business Unit für Luft- und Raumfahrt,

Verteidigung und Kommunikation von Analog Devices (ADI) mit Sitz in Durham, North Carolina. Er erwarb 2023 seinen Bachelor of Science in Elektrotechnik an der Virginia Tech Universität und absolviert derzeit seinen Master of Science in Elektrotechnik an derselben Hochschule. Bei ADI konzentriert sich Siddhartha auf die Entwicklung, Integration und Charakterisierung fortschrittlicher Phased-Array-Subsysteme. Sein Tätigkeitsbereich erstreckt sich über Hochleistungs-HF-Signalketten und digitale Beamforming-Plattformen bis hin zu Multichip-Synchronisationstechniken für Radar- und Kommunikationssysteme der nächsten Generation. ◀