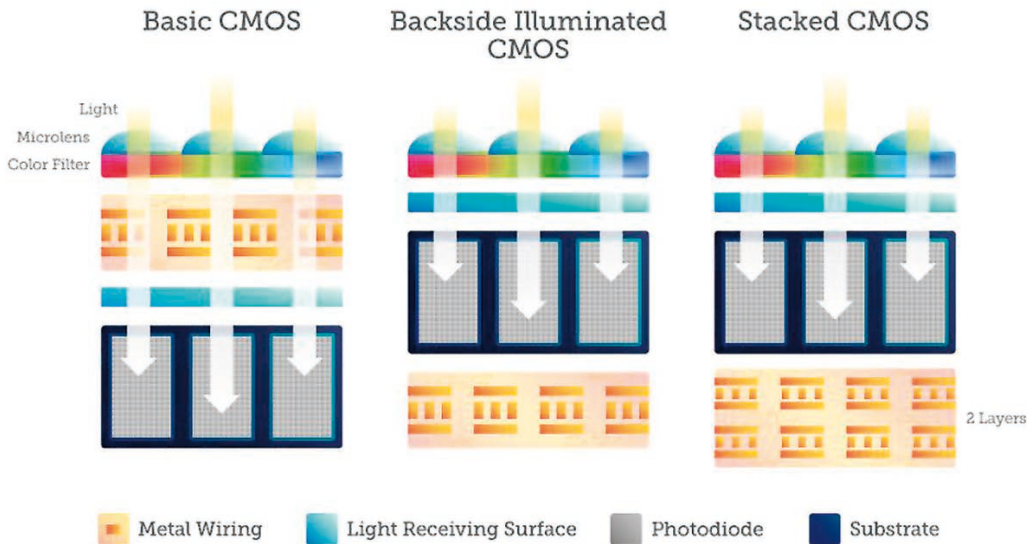


## Die Zukunft von CMOS ist gestapelt

**Kundenspezifisch gestapelte CMOS-Sensoren werden mehr Leistung und neue Funktionen in einem winzigen Gehäuse bieten.**



**Bild: Teledyne e2v**

Im Dezember 2021 verkündete Sony Semiconductor Solutions auf dem IEEE International Electron Devices Meeting einen Durchbruch bei einer neuen Technologie, bei der Silizium-Schichten in verschiedenen Ebenen gestapelt werden können. Während bei herkömmlichen CMOS-Bildsensoren Fotodioden und Pixeltransistoren auf der gleichen Ebene angeordnet sind, werden sie bei dieser neuen Technologie auf verschiedenen Substratschichten getrennt. Dieser neue Ansatz verspricht einen größeren Dynamikbereich und geringeres Rauschen.

### Stacked-Design-Ansatz

Dies war zwar eine bemerkenswerte Ankündigung, aber nur ein weiterer Schritt für eine Technologie, die sich bereits seit Jahrzehnten immer weiterentwickelt. Jetzt beginnen Sensorhersteller, die Möglichkeiten dieses Stacked-Design-Ansatzes wirklich zu erkunden. Das Marktforschungsunternehmen Yole Intelligence prognostiziert, dass der Markt für CMOS-Bildsensoren (CMOS Image Sensors, CIS) nach einer Übergangsphase im Jahr 2022 zu einem stetigen Wachstum zurückkehren und im Jahr 2028 eine Größe von

29 Milliarden US-Dollar erreichen wird. Das Unternehmen sieht in kundenspezifischen CIS-Produkten für differenzierte Nischenmärkte mit geringeren Stückzahlen einen wichtigen Treiber für den Gesamtmarkt. Das Stacked-CMOS-Design eröffnet viele neue Möglichkeiten für CMOS-Chips, die für spezifische Anwendungen konzipiert sind und neue Arten von Wettbewerbsvorteilen schaffen.

Die Technologie ist jetzt an einem Punkt angelangt, an dem Fertigungsprozesse, die vor 20 Jahren noch experimentell waren, in die Reichweite kommerzieller Anwendungen rücken. Dies ist nur der Anfang einer weiteren Umwälzung, bei der gestapelte 3D-Sensoren die Möglichkeit bieten, CMOS-Bildsensoren auf kosteneffiziente Weise mit mehr Zusatzfunktionen auszustatten.

### Vielfältige Einsatzbereiche

Kaum eine Branche wäre von dieser Entwicklung nicht betroffen. Im Jahr 2023 ist die Bildverarbeitung allgegenwärtig und erstreckt sich auf die wichtigsten Branchen von heute und viele Anwendungen der nächsten Generation, von Lidar für fortschrittliche Fahrerassistenzsysteme über die 3D-Gesten- und Gesichtserkennung bis hin zu Servicedrohnen

und Robotern, der Weltraumnavigation und der biomedizinischen Bildaufnahme. Wir finden die Bildverarbeitung in fortschrittlichen wissenschaftlichen Anwendungen, von der Spektroskopie zur Erzeugung von Fusionsenergie über die Mikroskopie mit Superauflösung, in der NIR-Tomografie, bei der Ghost-Imaging-Technologie, bei der ein Bild eines Objekts durch die Kombination von Informationen aus zwei Lichtdetektoren erzeugt wird, bis hin zur Quantenkommunikation und Kryptografie. Jeder Fortschritt in der CMOS-Bildgebungstechnologie wird unsere Zukunft mitbestimmen.

Wie also sieht diese Stacked-CMOS-Technologie aus, und wie funktioniert sie?

### Rückseitig beleuchtete Sensoren

Die Innovation der rückseitig beleuchteten Sensoren (Backside-illuminated Sensors, BSI) stellte bisherige Konventionen auf den Kopf. Diese Sensoren enthalten zwar die gleichen Elemente wie herkömmliche Sensoren, aber die Matrix und die Verdrahtung befinden sich bei BSI-Sensoren hinter der lichtempfindlichen Photokathodenschicht (Bild 1). Dieser Designansatz brachte größere Vorteile bei Designs mit kleinen Pixeln, bei denen die Verdrahtung die Pixel eher dominierte, und bei schlechten Lichtverhältnissen, bei denen weniger Photonen zur Verfügung standen, um die lichtempfindlichen Pixel zu treffen.

### Größere Winkelanpassung

Ein BSI-Sensor hat auch eine größere Winkelanpassung, was den Objektivdesignern mehr kreativen Spielraum und möglicherweise eine schnellere Auslesegeschwindigkeit bietet. Die Fotodioden, die das Licht in elektrische Signale umwandeln, und die Pixeltransistoren, die diese Signale regeln, befinden sich nebeneinander auf derselben Schicht des Pixelchips. Um eine hohe Bildqualität mit großem Dynamikbereich zu erzielen, muss der Sättigungssignalpegel innerhalb der Grenzen des Formfaktors erhöht werden.



Autor:

Rafael Romay-Juarez  
Executive VP und General  
Manager Teledyne Imaging  
Machine Vision Sensors  
Teledyne e2v  
www.teledyne-e2v.com

## Übersprechen

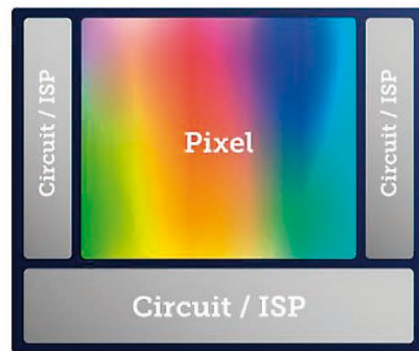
Das Übersprechen zwischen benachbarten Pixeln kann zu Rauschen, Dunkelstrom und Farbüberblendungen führen, was ein neues Problem ist, das durch diese Innovation hervorgerufen wird. Rückseitig verdünnte Wafer sind empfindlicher. Selbst wenn diese Probleme durch eine Verbesserung der Herstellungsprozesse gelöst werden könnten, führt dies zu geringeren Erträgen und höheren Kosten. Trotz dieser Nachteile wurden die ersten BSI-Sensoren bereits in speziellen Anwendungen eingesetzt, bei denen ihre hervorragende Leistung bei schwachem Licht entscheidend war. Zu den ersten Anwendungen von BSI-Sensoren gehörten Industriesensoren, Sicherheitskameras, Mikroskopkameras und Astronomiesysteme.

## Vorteile der neuen Chiparchitektur

Das war jedoch nur der Anfang. Die BSI-Technologie bot nicht nur spezifische Vorteile für die Bildgebung, sondern hatte auch weitreichende Auswirkungen auf die Chiparchitektur. Dank BSI können Chipdesigner nun über eine einzelne Ebene hinausdenken. Der rückwärtig beleuchtete Pixel-Imaging-Chip eines gestapelten CMOS-Bildsensors sitzt auf einer oder mehreren Schichten von Verarbeitungschips, was einen eher vertikalen Aufbau ermöglicht. Was könnte man noch unter der lichtempfindlichen Schicht unterbringen, jetzt, wo sie oben liegt? Und wie weit könnte man in Bezug auf zusätzliche Funktionen gehen?

## Von BSI zu Stacks

Im Lauf der Zeit haben Entwickler herkömmliche CMOS-Chips mit immer mehr Funktionen ausgestattet, um sowohl die Leistung als auch die Vielseitigkeit ihrer Bildsensoren zu erhöhen. Beispiele dafür sind Funktionen wie Timing-Generierung, Power Biasing, Analog-Digital-Wandler- und Steuerungsfunktionen und vieles mehr. In einigen Fällen, z. B. bei Kameras, die Hunderte, wenn nicht Tausende von Bildern pro Sekunde erfassen und digitalisieren müssen, bedeutet dies, dass die Pixelmatrix nicht einmal der dominierende Bereich auf einem bestimmten Chip ist!



Conventional sensor



Stacked sensor

Bild: Teledyne e2

Dies erfordert einige Kompromisse bei der Chip-Entwicklung, da bei einem konventionellen Design alles auf der gleichen Ebene liegen muss. Um die gleiche Bildgebungsleistung mit den zusätzlichen Funktionen zu erzielen, ist in Bildgebungssystemen möglicherweise ein größerer, schwieriger herzustellender und stromhungriger Chip erforderlich. Oder die Größe des Bildsensors auf dem Chip muss verringert werden, was die Leistung beeinträchtigen kann.

## Kleiner und preiswerter

Die Ingenieure erkannten sofort, dass diese Stapelung (Bild 2) kleinere Geräte mit ähnlicher Funktionalität und geringeren Herstellungskosten ermöglichen könnte. Sensor-designer können die Bilderkennung und die Verarbeitung auf eigene Schichten aufteilen und beide Bereiche unabhängig voneinander optimieren. So können sie beispielsweise Schaltkreise unter den Pixeln hinzufügen, um geringere Abweichungen zu erreichen, selbst bei großen Bildgebungs-Chips.

Es war auch klar, dass gestapelte 3D-Sensoren den CMOS-Bildsensoren mehr Funktionalität verleihen und dabei auf eine Weise kosteneffizient bleiben könnten, die mit einem Single-Plane-Layout niemals möglich wäre. Mit dieser Technologie lassen sich Chip-Familien für spezifischere Anwendungen und Branchen entwerfen, was den Anwendern eine maximale Differenzierung ermöglicht.

## Stapeln für höhere Geschwindigkeit

Eines der ersten Beispiele für die Leistung von gestapelten Sensoren war im Bereich der professionellen Kameras zu sehen, wo das Stapeln des integrierten Speichers, des Signalverarbeitungsschaltkreises und des Bildverarbeitungsprozessors unter der Pixelebene bisher unerreichte Bildraten und Auslesegeschwindigkeiten in Vollformatkameras ermöglichte.

Aus dieser Technologie ergeben sich jedoch noch weitere Möglichkeiten. Fast jede Branche könnte von schnelleren Kameras profitieren. Im Extremfall ist die Hochgeschwindigkeits-Bildgebung eine Schlüsseltechnologie zur Untersuchung von Phänomenen wie der Mikromechanik, von Sprengstoffen, der Plasmabildung und der Laserablation. Typischerweise handelt es sich bei High-Burst-Imagern um CCD-Sensoren, die einen sehr hohen Energiebedarf haben und durch den In-Pixel-Speicher, der die Zahl der erfassten Bilder auf 100 begrenzt, eingeschränkt sind. Eine CMOS-Lösung bietet hingegen einige Vorteile, wie unter anderem die Möglichkeit, Funktionen wie ADC (Analog-Digital-Wandlung) oder eine komprimierende Abtastung einzubetten. Mit herkömmlichen CMOS-Sensoren war diese Art von Burst-Leistung ebenfalls sehr schwierig zu realisieren, da die Pixelfüllraten gering, die Skalierbarkeit begrenzt und die Anzahl der erfassten Bilder

in der Regel auf einige Dutzend beschränkt war.

## CMOS-Burst-Imaging-Sensor

Im Jahr 2018 sind Forscher der Universität Grenoble dieses Problem mit einem gestapelten 3D-Sensordesign angegangen und haben einen CMOS-Burst-Imaging-Sensor entwickelt, der Daten mit einer Geschwindigkeit von 5 Millionen Bildern pro Sekunde erfassen kann. Erreicht wurde dies durch das Hinzufügen von Speicher auf einer unteren Ebene unterhalb des Bildsensors, der Hunderte von Bildern gleichzeitig erfassen kann. Aktuelle Forschungsergebnisse zeigen, dass sich mit RAM-basierten Lösungen sogar Tausende von Bildern erfassen lassen können!

## Neuronales Netzwerk auf einem Chip?

Die Möglichkeit, einem CMOS-Bildsensor neue Funktionen hinzuzufügen, hat die Sensorfunktion so verändert, dass er viel mehr als nur eine Komponente zur Bildfassung geworden ist. Es besteht die Möglichkeit, intelligente Funktionen in den Chip zu integrieren, von der Rauschunterdrückung bis hin zu vollständigen Bildverarbeitungsalgorithmen. Dies könnte kompaktere, energieeffizientere Chips für Anwendungen ermöglichen, die dies wirklich benötigen, z. B. bei Systemen zur 3D- und Time-of-Flight-Bildgebung, in der

# Bildverarbeitung

ereignisgesteuerten Sensorik, bei Augmented Reality und sogar bei künstlicher Intelligenz.

Große Arrays von Recheneinheiten, die direkt mit den Pixeln verbunden sind, könnten den Weg für Convolutional Neural Networks und Deep-Learning-Engines auf dem Chip ebnen. Der Energieverbrauch ist in diesem Bereich ein wichtiges Problem, und die Verlagerung von Rechenleistung auf den Chip selbst bietet diverse Vorteile. Zum einen können Pixeldaten damit näher an ihrem Entstehungsort verarbeitet werden, was die Energie für die Datenübertragung reduziert, die den Gesamtenergieverbrauch dominieren kann. Zweitens können die Pixeldaten, die als analoge Daten entstehen, direkt verarbeitet werden, wodurch die energieintensive Analog-Digital-Wandlung übersprungen wird. Sie ist für die externe Datenverarbeitung erforderlich und dominiert oft den konventionellen Hardware-Overhead sowie den Energieverbrauch für nachgelagerte Berechnungen und Speicher.

## Räumlich-zeitliche Filterung

Diese Idee ist keineswegs neu. Schon vor dreißig Jahren entwickelte eine Gruppe von Forschern an der Universität Sevilla (dieselbe Gruppe, die später Teil des Teams für Bildverarbeitungssensoren von Teledyne Imaging wurde) CMOS-Bildsensoren (CVIS), bei denen jede Fotodiode von hundert Transistoren umgeben war. Diese ermöglichten das Speichern und eine räumlich-zeitliche Filterung (Faltungsmasken, Diffusionsverfahren usw.), so dass Merkmale wie Kanten, Ecken oder interessante Punkte, Flecken, Erhebungen und sonstige Bereiche von Interesse direkt in der gleichen Ebene wie das Pixel-Array extrahiert werden konnten. Da es damals noch keine Stapelsensortechnologie gab, ging dies auf Kosten großer Pixelabstände, was zu Geräten mit geringer Auflösung führte. Inzwischen hat sich diese Situation jedoch drastisch geändert.

## On-Chip-Verarbeitung

Die Forscher halten dieses Konzept der Sensor-Prozessoren nach wie vor für „eine aufregende Spiel-

wiese für die Erkundung eines breiten Spektrums von Kompromissen“. Sie erörterten ein Beispiel für einen CMOS-CIS, der in der Lage ist, ein Deep Neural Network zur Objekterkennung direkt auszuführen. Die Datenmenge, die aus dem Sensor übertragen werden muss, beträgt lediglich einige Bytes (Objektstandort und -bezeichnung) anstelle eines 6 MB/1080p-Bildes. Aber verschiedene Leistungs- und Performance-Einschränkungen werden hierbei entscheidend. Um beispielsweise einen Leistungsvorteil durch On-Chip-Verarbeitung zu erzielen, sind möglicherweise neuere, fortschrittlichere Prozessoren erforderlich. Und die Leistungsdichte eines gestapelten Chips mit vielen Recheneinheiten könnte mehr Wärme erzeugen als ein herkömmlicher Chip, was zu thermisch bedingtem Rauschen führt, das eine intensivere nachgeschaltete Verarbeitung erfordert.

## 3D-gestapelte Bildsensorarchitekturen

Dieser neue Ansatz für das Chipdesign und die Demonstra-

tion erfolgreicher kommerzieller Technologien stößt derzeit auf großes Interesse. In-Pixel-Schaltungen und -Verbindungen bieten einen höheren Füllfaktor (Reaktionsfähigkeit), mehrere Speicherknoten, weniger Bewegungsartefakte und neue, effizientere HDR-Techniken.

3D-gestapelte CMOS-Bildsensoren sind die treibende Kraft für eine Revolution in vielen Anwendungsbereichen der nächsten Generation mit zeitlicher Auflösung, einschließlich LiDAR, Biomedizin und Quantentechnologien, da sie einen viel höheren Füllfaktor und viel mehr Funktionalität pro Pixel versprechen.

## Fazit

Die Fortschritte von Stacked CMOS-Sensoren in den letzten Jahren waren beachtlich, und es ist klar, dass diese Technologie gerade erst am Anfang steht. Kundenspezifische Chips für anspruchsvolle Anwendungen werden jedoch schon bald eine führende Quelle für Wettbewerbsvorteile in verschiedenen Branchen darstellen. ◀



Pro Minute fallen 21 Hektar Wald.  
So schnell kann er  
leider nicht weglaufen.

Hilf mit! Gemeinsam schützen wir weltweit Wälder  
und ihre Bewohner. Spende jetzt auf [wwf.de/wald](http://wwf.de/wald)



Die Vernichtung der Wälder in Amazonien und weltweit bedroht Millionen von Arten – und unsere Gesundheit. Der WWF setzt sich in Projekten vor Ort, bei Unternehmen und auf politischer Ebene für ihren Schutz ein. Hilf uns dabei mit deiner Spende. WWF Spendenkonto: IBAN DE06 5502 0500 0222 2222 22