

Beschleunigung und Verarbeitung von traditionellem, virtuellem und offenem 5G RAN

Alles in allem ist der gemeinsame Nenner für 5G-RAN-Produktprobleme das Erreichen von Energieeffizienz bei gleichzeitiger Einführung von Architekturinnovationen und Kosteneinsparungen. Bei der Behandlung dieser Fragen konzentriert sich die folgende Analyse auf den RAN-Aspekt des neuen AMD-Portfolios, einschließlich der Funk-, verteilten und zentralen Einheiten.

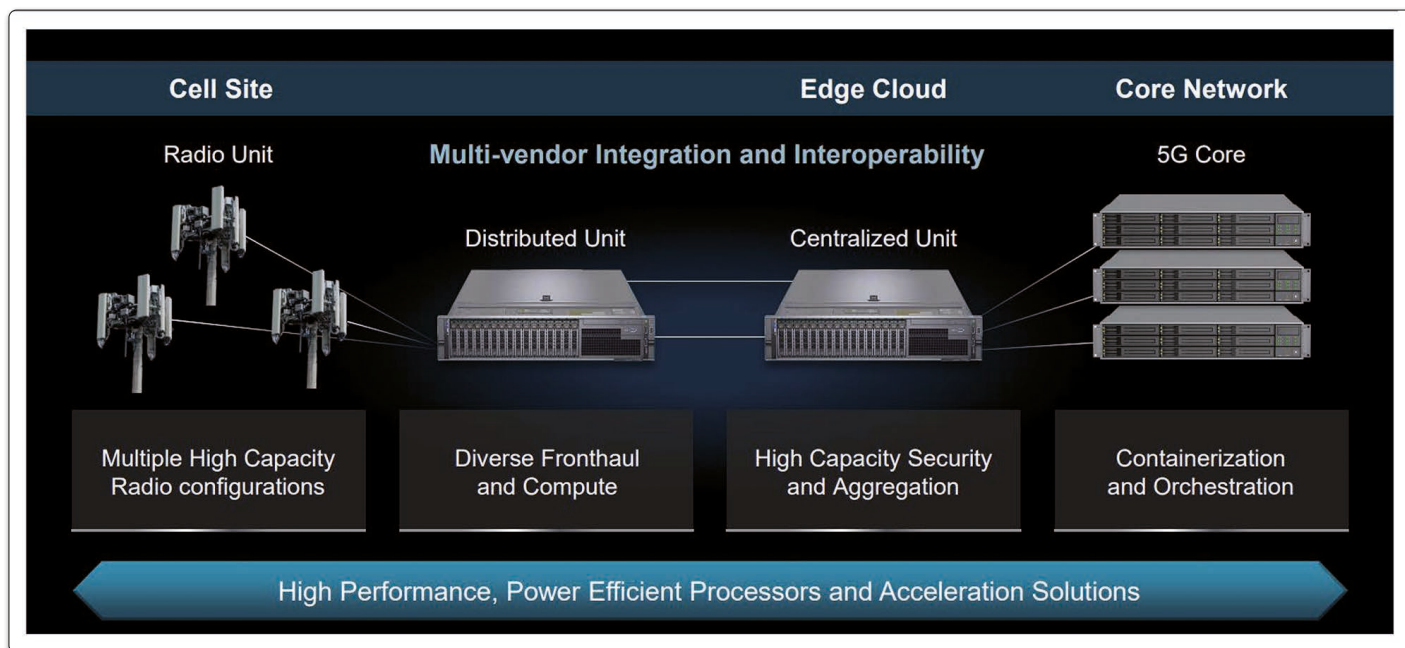


Bild 1: AMDs 5G-Mobilfunkinfrastruktur-Portfolio

Mit dem Abschluss der Übernahme von System-on-a-Chip (SoC) und Field Programmable Gate Arrays (FPGAs) durch AMD hat Xilinx einen leistungsstarken Anbieter von All-Radio-Access-Network-Silizium für traditionelles, virtuelles und offenes RAN mit einer beeindruckenden Liste von Kunden geschaffen.

Mit der Erweiterung seines Portfolios an stromsparenden Prozessoren und der Hinzufügung von Beschleunigern und Funkprodukten bietet AMD eine umfassende Suite von 5G-RAN-Produkten an, die viele der Problemfelder adressieren, auf die Kommunikationsdienstleister (CSPs) bei ihren 5G-Rollouts vom Zellstandort bis zum Kern stoßen. Darüber hinaus deckt AMD eine ganze Reihe von RAN-Architekturen ab, von tra-

ditionellen bis hin zu neuartigen wie disaggregiertem, virtuellem und offenem RAN.

So wurde ein beeindruckendes All-RAN-Chipsatz-Konzept geboren: Im Februar 2022 schloss AMD die Übernahme des weltweit führenden Spezialisten für SoC und FPGAs Xilinx ab. Im Großen und Ganzen entstand ein beeindruckender Chipsatz-Anbieter, der über ein umfassendes Portfolio an adaptiven Computing-Plattformen verfügt, die eine breite Palette intelligenter datenintensiver Anwendungen betreiben können. In 5G-Netzen war der Bedarf an solchen Plattformen noch nie so groß wie heute.

Damit nutzt AMD sein adaptives Computing-Portfolio und seine Expertise, um sein CPU- und GPU-Portfolio zu erweitern

und umfassende leistungsstarke und kosteneffiziente Lösungen für Funkzugangsnetze (RANs) anzubieten. Da in der 5G-Mobilfunkbranche die RAN-Elemente entweder in einem System von einem traditionellen RAN-Anbieter – wie in den meisten 4G-Netzen – oder in separaten Komponenten von mehreren Anbietern in einer disaggregierten Architektur angeboten werden können, deckt die Kombination aus AMD Prozessoren und seinem Portfolio an FPGAs und SoCs den RAN-Stack von der Radio Unit (RU) über die Distributed Unit (DU) bis hin zur Centralized Unit (CU) und dem 5G-Kern ab (Bild 1).

AMD hat eine Reihe von FPGAs, adaptiven SoCs, KI-Engines und Software-Knowhow in einer neugegründeten Geschäftseinheit namens Adaptive and

Autor:
Stéphane Téral
Chief Analyst
LightCounting Market
Research Produced
www.lightcounting.com
in Zusammenarbeit mit AMD
www.amd.com

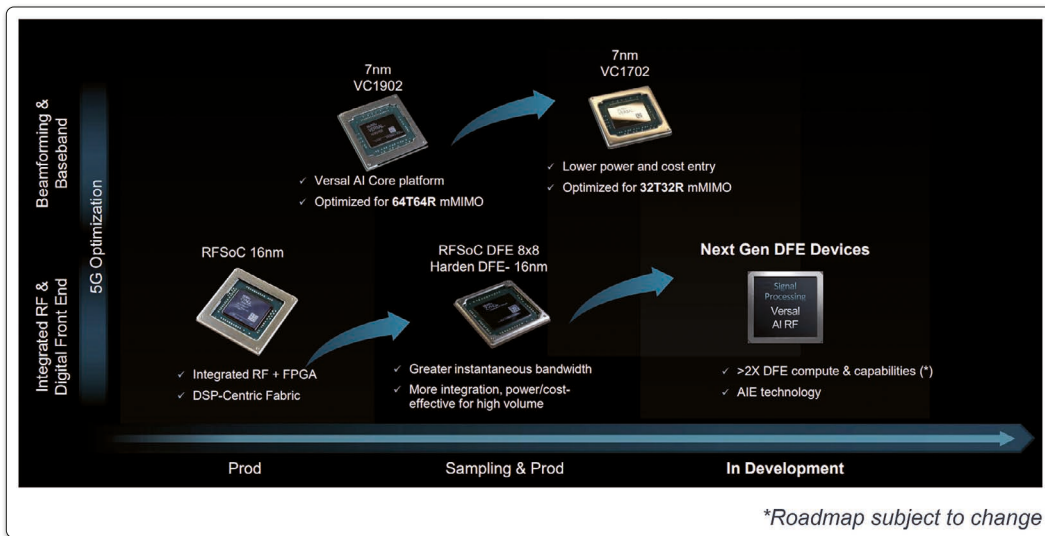


Bild 2: AMD 5G RU und offene RU (O-RU) Roadmap (vorläufig)

Embedded Computing Group (AECG) gebündelt, die sich auf die Weiterentwicklung der führenden FPGA-, Adaptive-SoC- und Software-Roadmaps konzentriert.

Es ist erwähnenswert, dass die adaptive Kommunikationstechnologie von AMD bei sechs der sieben weltweit führenden 5G-Wireless-Anbieter eingesetzt wird. Darüber hinaus hat sich AMD bereits zu einem führenden Anbieter von offenen RAN-Komponenten entwickelt.

Wie in Bild 1 dargestellt, ist der RAN-Teil des 5G-Mobilfunks disaggregiert, was bedeutet, dass die traditionelle Basisbandeinheit (BBU) in eine DU und eine CU aufgeteilt und mit einer RU verbunden ist. In einer offenen RAN-Konfiguration kann jedes dieser Elemente von verschiedenen Anbietern ausgewählt werden, was eine große Flexibilität bietet, um die besten verfügbaren CUs, DUs und RUs zu mischen und anzupassen. Anders ausgedrückt: Diese neuartige Architektur bietet mehr Flexibilität, indem sie die Tür für verschiedene Teile- und Komponentenlieferanten sowie für potenzielle Softwareentwickler für Innovationen öffnet.

Gleichzeitig trägt die offene RAN-Architektur dazu bei, das Ökosystem der 5G-RAN-Anbie-

ter zu öffnen und zu verbessern, bringt aber auch eine Reihe von Problemen mit sich, die ernsthaft beachtet werden müssen, um die gewünschte optimale Leistung des End-to-End-Systems sicherzustellen.

Erstens ist die Interoperabilität der einzelnen Komponenten oder Netzelemente erforderlich, und zweitens ist eine reibungslose Integration des gesamten Systems, das aus interoperablen Teilen und Komponenten besteht, obligatorisch. Allerdings hat jede Komponente ihre eigenen Anforderungen und Schwachstellen, die vor der Planung der

Interoperabilitäts- und Integrationsphase berücksichtigt werden müssen:

- Zellstandort

mehrere EVU-Konfigurationen mit unterschiedlichem Komplexitätsgrad und eine große Vielfalt an Frequenzbändern mit verschiedenen Anforderungen an die hohe Kapazität

- DU

verschiedene Fronthaul-Optionen, die Verbindung zwischen den EVUs und den DUs und Rechenanforderungen

- CU

hohe Kapazitäts- und Sicherheitsanforderungen

- 5G-Core

Anforderungen an Containerisierung und Orchestrierung

Der gemeinsame Nenner für alle Probleme ist das Erreichen von Energieeffizienz bei gleichzeitiger Einführung von Architekturinnovationen und Kosteneinsparungen. Bei der Behandlung dieser Probleme konzentriert sich diese Analyse auf den RAN-Aspekt des neuen AMD-Portfolios.

Vor der Übernahme durch AMD war Xilinx jahrzehntelang führend im Rennen um SoCs und FPGAs in der Mobilfunkbranche und hatte die weltweit führenden RAN-Anbieter als Kunden, was eine solide Grundlage für die Entwicklung und Vermarktung eines umfassenden Portfolios optimierter 5G-RUs für traditionelles und offenes RAN darstellt.

Bild 2 gibt einen Überblick über die wichtigsten Elemente von der Produktion bis zur Entwicklung. Der 5G-Optimierungsprozess konzentriert sich auf zwei spezifische Bereiche:

1. integriertes RF- und Front-End

In der Produktion ist Zynq RFSoc DFE die neueste adaptive AMD-Radio-Frequency-SoC-Plattform (RFSoc), die

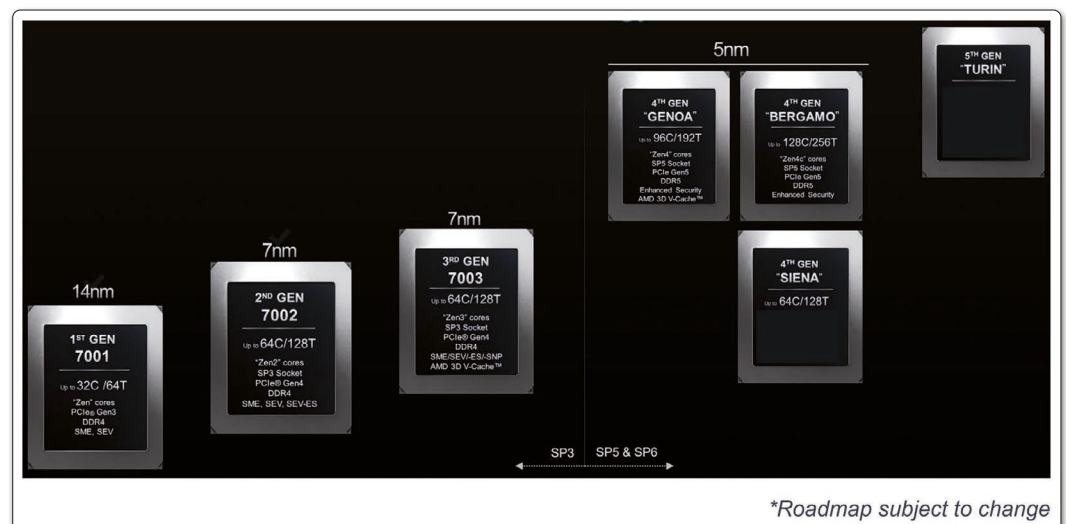


Bild 3: AMD EPYC Server-CPU-Roadmap (vorläufig)

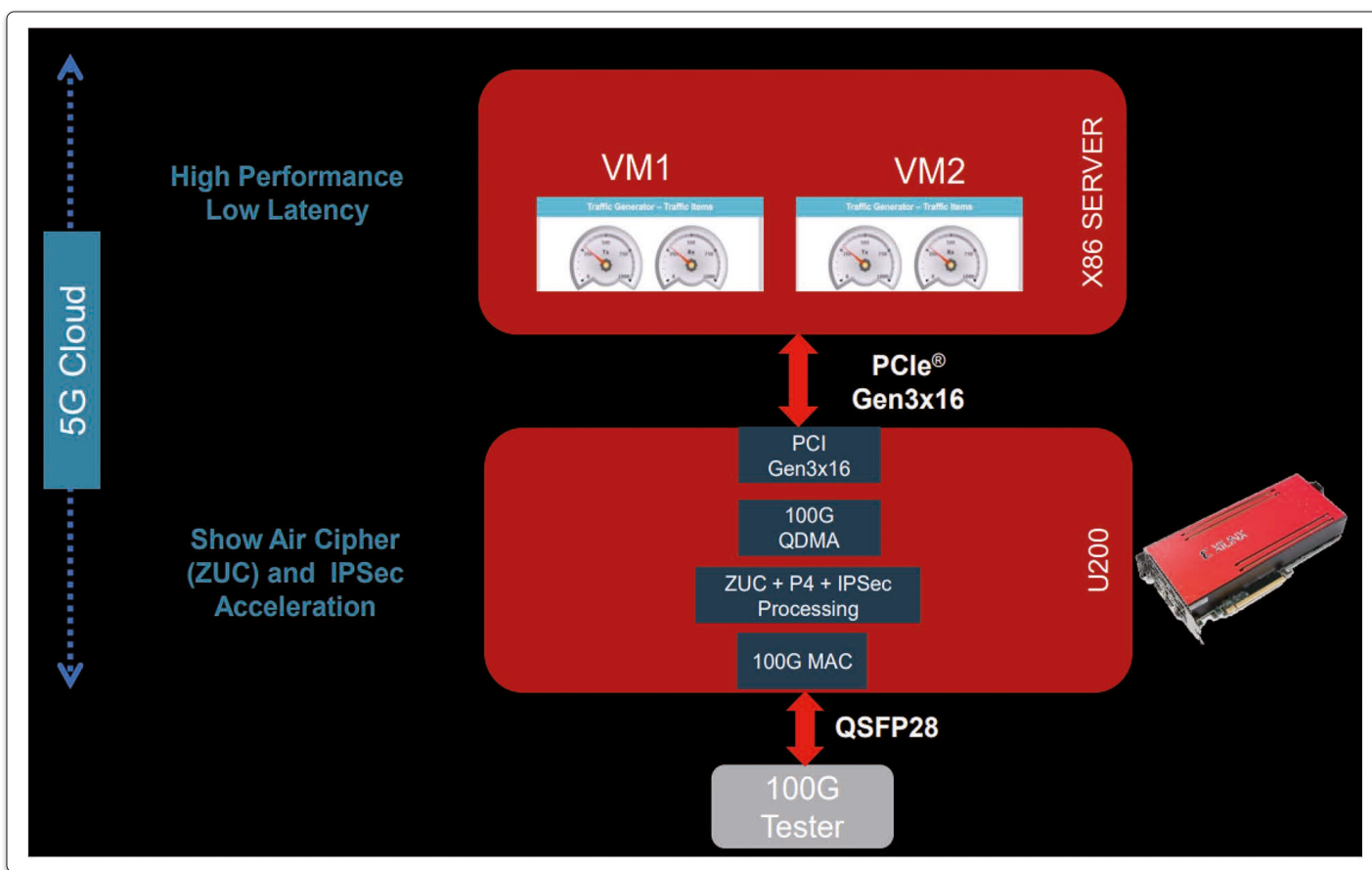


Bild 4: AMD 5G vCU-Architektur mit ALVEO U200 (alle Bilder: AMD)

mehr Hardware-IP als weiche Logik für die kritische digitale Frontend-Verarbeitung (DFE) integriert, was wiederum große Flexibilität für 5G NR bietet.

Das Zynq-RFSoc-DFE arbeitet mit einer Eingangs-/Ausgangsfrequenz von bis zu 7,125 GHz, ist sowohl energie- als auch kosteneffizient, verfügt über 400 MHz IBW und 280 MHz OBW und unterstützt Multi-Carrier-Aggregation und MORAN. In Kürze wird ein DFE-Gerät der nächsten Generation mit dem Namen Versal AI RF auf den Markt kommen, das eine deutlich höhere DFE-Rechenleistung als sein Vorgänger bietet. Die Versal-Plattform kombiniert Software-Programmierbarkeit und domänenspezifische Hardware-Beschleunigung.

2. Beamforming und Basisband VC1902 und VC1702, die beide auf der 7-nm-FinFET-Prozesstechnologie von TSMC basieren, erfüllen die strengen O-RAN-

und Beamformer-Anforderungen für massive Multiple-Input-Multiple-Output (mMIMO), was für die Implementierung des O-RAN Split 7.2, der eine erhebliche Rechenleistung erfordert, entscheidend ist. VC1702 zeichnet sich durch geringen Stromverbrauch und niedrige Kosten für optimiertes 32x32 mMIMO aus, während VC1902 die Versal-Architektur nutzt, um Skalierbarkeit und KI für optimiertes 64x64 mMIMO zu bieten.

In Kombination mit dem oben erwähnten RFSoc-DFE bietet die resultierende Plattform eine sehr energieoptimierte Lösung für komplexe Funkgeräte mit 400 MHz Bandbreite, Trägeraggregationsfunktionen, Energieeffizienz und hohen Rechenanforderungen.

RAN-Disaggregation liegt in der Fähigkeit der AMD-EPYC-Prozessoren der 4. Generation (Bild 3), die sowohl die 5- als auch die 7-nm-Technologie nut-

zen, um die energieeffizientesten x86-Server zu betreiben, die für die vDU verwendet werden. Die 4. Generation Siena ist für Telekommunikationsunternehmen bestimmt und soll 2023 auf den Markt kommen.

Wie die oben beschriebene vDU, so basiert auch die AMD-vCU auf den EPYC-Prozessoren. Die Beschleunigerkarten stammen von AMD Alveo U200 (Bild 4). Diese für Rechenzentren entwickelten Beschleunigerkarten wurden entwickelt, um den sich ständig ändernden Beschleunigungsanforderungen gerecht zu werden und eine höhere Leistung als CPUs für wichtige Arbeitslasten zu bieten, darunter maschinelles Lernen, Videotranscodierung sowie Datenbanksuche und -analyse.

Fazit: Das AMD 5G RAN-Portfolio wurde speziell entwickelt, um die ungebrochene Nachfrage nach agilen, kosteneffizienten und intelligenten RAN-Bau-

teilen und -Komponenten zu befriedigen, die den aktuellen und zukünftigen Anforderungen an die drahtlose Infrastruktur entsprechen. AMD Funkgeräte, Beschleuniger und Prozessoren decken ein breites Spektrum an Anwendungsfällen ab, einschließlich Abdeckung und Kapazität über alle Frequenzbänder für Innen- und Außenszenarien, für öffentliche und private Netzwerke in städtischen und ländlichen Umgebungen.

Und schließlich könnte die Auseinandersetzung mit der Energieeffizienz zu keinem besseren Zeitpunkt kommen. Es gibt heutzutage keinen Ort auf der Welt, an dem nicht ein Mobilfunkbetreiber seine RAN-Anbieter fragt, wie er Energie sparen kann. Basierend auf dem typischen Stromverbrauch aktueller 5G-Netzwerke glauben wir, dass AMD-Prozessoren und -Beschleuniger das Potenzial haben, den Stromverbrauch um mindestens 20% zu senken. ◀