Si- vs. SiC-MOSFETs

Was ist beim Austausch von Si-MOSFETs durch SiC-MOSFETs zu beachten?

Die „Fast Diode CoolMOS"-Familie von Infineon zeichnet sich durch schnellere Body-Dioden aus und kann die Q_{rr} gegenüber ihren Vorgängern um das 10-fache reduzieren

Autoren:
Hannah Metzner (Bild), Product Sales Manager Power bei Rutronik und
René Mente, Senior Staff Engineer PSS Division bei Infineon

Rutronik Elektronische Bauelemente GmbH
www.rutronik.com

Mit Siliziumkarbid- (SiC) MOSFETs lassen sich deutlich höhere Wirkungsgrade erzielen als mit Silizium- (Si) Varianten. Vor allem für Niederspannungsanwendungen von hundert Watt bis hin zu mehreren Kilowatt wird SiC zunehmend attraktiver. Wann die Technologie tatsächlich die bessere Wahl ist, ist jedoch nicht immer leicht zu entscheiden. Wir erklären, welche Kriterien dabei zu betrachten sind.

Bei Spannungen über 1000 V wurden bislang meist IGBTs eingesetzt. Die hervorragenden Eigenschaften von SiC ermöglichen inzwischen allerdings schnell schaltende, unipolare Bauelemente, die anstelle der bipolaren IGBTs zum Einsatz kommen können. Mit ihnen lassen sich Lösungen, die bisher nur in der Niederspannungswelt (< 600 V) realisierbar waren, jetzt auch bei höheren Spannungen umsetzen. Im Vergleich zu den bipolaren IGBTs haben diese SiC-MOSFETs um bis zu 80 % geringere Schaltverluste (Bild 1).

SiCs weiter optimiert

Infineon hat die ohnehin vorteilhaften Eigenschaften von SiC noch weiter optimiert (Bild 2): Mit der CoolSiC-Trench-Technologie sind MOSFETs mit besonders hoher Schwellenspannung (V_{th}) und geringer Miller-Kapazität möglich. Das macht sie robuster gegenüber unerwünschten parasitären Wieder-Einschalteffekten als andere SiC-MOSFETs. Neben den 1200V- und 1700V-Modellen hat Infineon sein Portfolio mittlerweile um 650V-CoolSiC-MOSFETs erweitert, die auch in 230V-Netzanwendungen eingesetzt werden können. Dank ihrer höheren Systemeffizienz und Robustheit sowie niedrigeren Systemkosten kommen sie z. B. in Telekommunikationsanwendungen, Servern, Ladestationen für Elektrofahrzeuge und Batteriepacks zum Einsatz.

Geht es generell um die Entscheidung zwischen den bewährten Si-MOSFETs und neueren SiC-MOSFETs, gilt es verschiedene Kriterien zu berücksichtigen:

Wirkungsgrad und Leistungsdichte der Anwendung

Verglichen mit Silizium schwankt der R_{Dson} im Betriebstemperaturbereich bei Siliziumkarbid weniger stark: Bei einem SiC-MOSFET ändert sich der R_{DSON} zwischen 25 °C und 100 °C nur etwa um den Faktor 1,13 - bei einem typischen Si-MOSFET hingegen um den Faktor 1,67 (Bild 3).

Die Betriebstemperatur wirkt sich also weniger stark auf die Verlustleistung aus und kann deshalb deutlich höher sein. Das heißt: SiC-MOSFETs sind prädestiniert für den Hochtemperatureinsatz bzw. sie begnügen sich mit einfacheren Kühlkonzepten, um den gleichen Wirkungsgrad zu erreichen.

Treiber

Bei einem Wechsel von Silizium zu Siliziumkarbid stellt sich auch die Frage nach den passenden

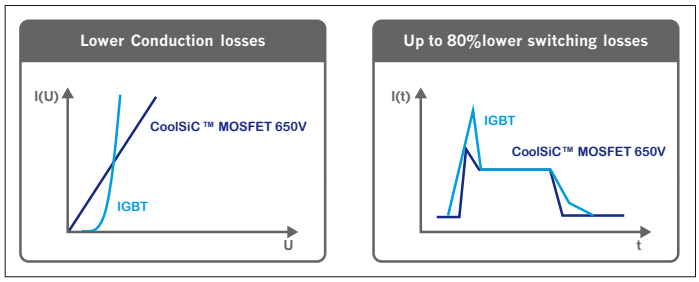

Bild 1: SiC-MOSFETs haben weniger Leitungsverluste und bis zu 80 % weniger Schaltverluste als IGBTs – hier am Beispiel des CoolSiC MOSFET 650 V von Infineon © Rutronik

Bild 2: Mit der CoolSiC-Trench-Technologie sind MOSFETs mit besonders hoher Schwellenspannung (V_{th}) und geringer Miller-Kapazität möglich

Treibern: Wenn die Si-MOSFET-Treiber eine Gate-Ansteuerspannung von bis zu 15 V erzeugen, können sie grundsätzlich weiterverwendet werden. Allerdings lässt sich durch eine Gate-Ansteuerspannung bis 18 V der Widerstand R_{DSON} nochmal deutlich reduzieren (bei 60 °C um bis zu 18 %), so dass sich ein Wechsel des Treibers dennoch lohnen kann.

Zudem empfiehlt es sich, negative Spannungen am Gate zu vermeiden. Denn sie können zu einer Verschiebung von $V_{GS(th)}$ und damit bei länger andauerndem Betrieb zu einer Zunahme des R_{DSON} führen. Der Spannungsabfall über der Source-Induktivität in der Gate-Drive-Schleife führt zu einem hohen di/dt, wodurch es unter Umständen zu einem negativen $V_{GS(off)}$-Pegel kommt. Eine noch größere Herausforderung stellt hingehen eine sehr hohe dv/dt dar, die durch die Gate-Drain-Kapazität des zweiten Schalters in Halbbrücken-Konfiguration verursacht wird. Durch eine niedrigere dv/dt lässt sich das Problem vermeiden, allerdings auf Kosten einer geringeren Effizienz.

Die beste Lösung, um negative Gate-Spannungen zu begrenzen, besteht in der Verwendung einer separaten Leistungs- und Treiberschaltung mittels Kelvin-Source-Konzept und der Integration einer Klemmdiode. Zwischen Gate und Source des Schalters angelegt, begrenzt sie die an das Gate angelegte negative Spannung.

Reverse-Recovery-Ladung Q_{rr}.

Insbesondere bei resonanten Topologien oder Designs, die eine kontinuierliche harte Kommutierung an der leitenden Body-Diode aufweisen, sollte unbedingt auch die Reverse-Recovery-Ladung Q_{rr} beachtet werden. Das ist die Ladung, die von der integrierten Body-Diode – die in allen MOSFETs enthalten ist – entfernt werden muss, wenn die Diode nicht mehr leitend ist. Das Bestreben verschiedener Komponenten-Hersteller war groß, diese Ladung möglichst stark zu reduzieren.

Ein Ergebnis ist zum Beispiel die „Fast Diode CoolMOS"-Familie von Infineon (Aufmacherbild). Sie zeichnet sich durch schnellere Body-Dioden aus und kann die Q_{rr} gegenüber ihren Vorgängern um das 10-fache reduzieren. Diesen Fortschritt übertrifft die CoolSiC-Familie von Infineon noch: Im Vergleich zu den neusten CoolMOS-Bauteilen erzielen diese SiC-MOSFETs noch eine weitere etwa 10-fache Verbesserung.

Mit der CoolSiC-Technologie lassen sich Systeme mit weniger Komponenten und reduzierten magnetischen Elementen und Kühlkörpern aufbauen. Damit werden sie einfacher, kleiner und kostengünstiger. Zudem gewährleisten die Bauteile dank der Trench-Technologie sowohl die geringsten Verluste in der Anwendung als auch die höchste Zuverlässigkeit im Betrieb (Bild 4).

Bild 3: Bei dem CoolMOS C7 von Infineon verändert sich der Einschaltwiderstand um den Faktor 1,67

Blindleistungskompensation (PFC)

Der Fokus der Industrie liegt momentan vor allem darauf, die Systemeffizienz zu erhöhen. Um Effizienzwerte von mindestens 98 % zu erreichen, wird verstärkt an der Blindleistungskompensation (PFC) gearbeitet. Dazu tragen auch die SiC-MOSFETs mit verbesserter Q_{rr} bei: Sie ermöglichen jetzt hart schaltende Halbbrücken- bzw. Vollbrücken-Topologien für die PFC. Für seine CoolMOS-Technologie hat Infineon bislang ein Triangular Current Mode Konzept empfohlen, bei SiC kann dagegen ein Continuos Conduction Mode Totem Pole PFC implementiert werden.

Ausgangskapazität C_{OSS}

Bei einer hart schaltenden Topologie muss die sich aufbauende Energie E_{OSS} abgeleitet werden, die typischerweise größer ist als bei der neusten CoolMOS-Variante. Im Vergleich zu den Einschaltverlusten in einer Totem Pole PFC ist sie jedoch relativ gering und daher in erster Instanz vernachlässigbar. Durch eine niedrigere Kapazität kann man zwar von schnelleren Schaltgeschwindigkeiten profitieren, allerdings führt dies auch zu Drain-Source-Überschwingern (V_{DS}) beim Einschalten.

Bei Si-MOSFETs lässt sich das durch einen externen Gate-Widerstand kompensieren. Dieser reduziert die Schaltgeschwindigkeiten, so dass das benötigte Derating von 80 % an der Drain-Source-Spannung erreicht wird. Nachteil an dieser Lösung: Insbesondere beim Abschalten entstehen durch eine Erhöhung des Stromes größere Schaltverluste.

Bei SiC-MOSFETs ist die Ausgangskapazität zwar größer als bei vergleichbaren Si-Leistungshalbleitern über 50 V Drain-Source-Spannung, allerdings ist das Verhältnis von C_{OSS} zu VDS deutlich linearer. Die Folge: Im selben Schaltkreis lassen sich SiC-MOSFETs mit einem niedrigeren externen Widerstand nutzen als Si-Modelle, ohne die maximale Drain-Source-Spannung zu überschreiten. Das bringt in einigen Schalt-Topologien Vorteile mit sich, beispielweise bei resonanten LLC-DC/DC-Wandlern. Hier besteht die Möglichkeit, auf einen zusätzlichen Gate-Widerstand zu verzichten.

Fazit

Obwohl die Siliziumkarbid-Technologie viele Vorteile aufweist, bedeutet sie nicht das Aus für Si-MOSFETs. Das liegt unter anderem an einer erheblich höheren Schwellspannung der Body-Diode: Würde man ein Si-MOSFET einfach durch ein SiC-Modell ersetzen, wären die Leistungsverluste der Body-Diode viermal so hoch und die gewonnene Effizienzsteigerung wieder hinfällig. Um die höhere Effizienz durch SiC-MOSFETS tatsächlich zu realisieren, muss die Boost-Funktion einer PFC über den MOSFET-Kanal und nicht über die Body-Diode in Rückwärtsrichtung genutzt werden. Zudem sind die Totzeiten so zu optimieren, dass die SiC-MOSFETs ihre Vorteile voll ausspielen können. ◄

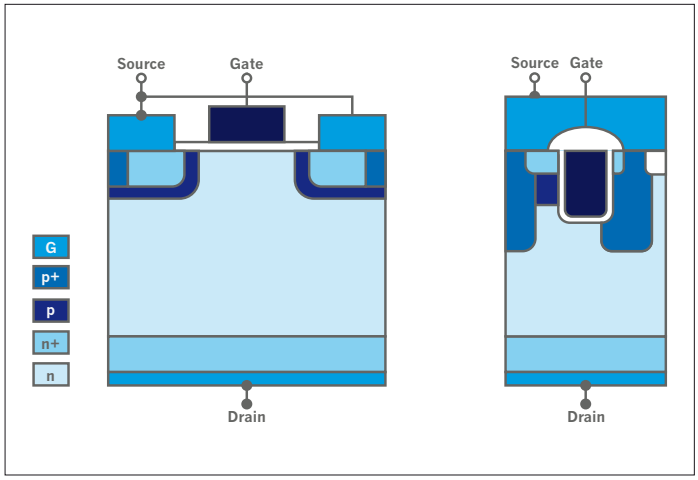

Bild 4: Die Trench-Technologie sorgt für geringste Verluste in der Anwendung sowie höchste Zuverlässigkeit im Betrieb © Rutronik