Engineered-Power-Lösungen und MEMS-Signalketten

Mit LTspice simulieren

Der Beitrag gibt Orientierungshilfen für Entwickler, die z.B. Schaltungen der Leistungselektronik simulieren möchten.

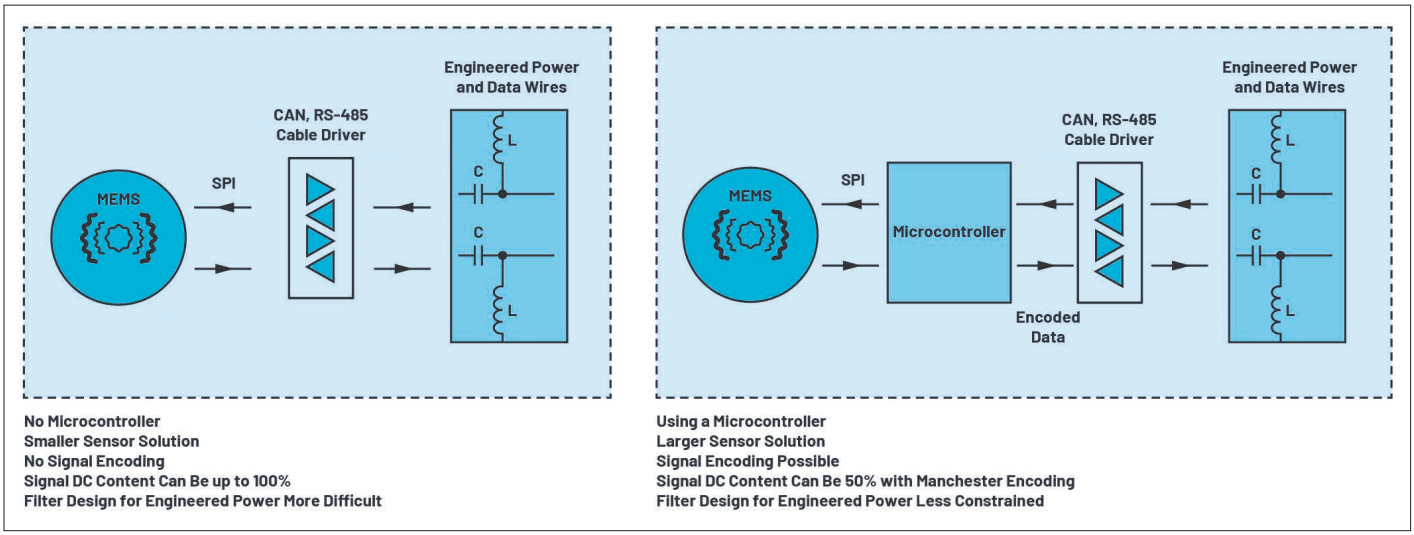

Bild 1: Mögliche Engineered-Power-Lösungen für MEMS-Sensoren mit Kompromissen bei der Größe der Sensorlösung und der Design-Komplexität

Nach erfolgter Optimierung einer Engineered-Power-Lösung, bei der über ein Leitungspaar nicht nur Daten übertragen werden, sondern auch nutzbare elektrische Energie eingebracht wird, lässt sich die gesamte MEMS-Signalkette mit LTspice analysieren. Bei Sensoren mit Analogausgängen lässt sich die komplette Signalkette simulieren. Dazu stehen Modelle für Operationsverstärker (OPVs), Analog/Digital-Wandler (ADCs) und sogar für die Frequenzverläufe von MEMS-Bauteilen zur Verfügung.

Mehr erreichen mit weniger Aufwand

Es gibt mehrere Normen für die gleichzeitige Übertragung von nutzbarer elektrischer Energie und Daten über ein Leitungspaar. Dazu gehören die IEEE 802.3bu für Power-over-Dataline (PoDL, Energieübertragung über Datenleitungen) sowie die IEEE 802.3af für Power-over-Ethernet (PoE, Energieübertragung über Ethernet) mit speziellen Power Interface Controllern. Diese Standards gewährleisten eine steuerbare und sichere Verbindung zur Energieübertragung mit Erkennung, Verbindungskontrolle, Klassifizierung und Ein-/Ausschaltfehlerüberwachung. Die Leistungsstufen reichen von wenigen Watt bis zu einigen 10 W. Im Gegensatz zu den PoE/PoDL-Spezifikationen für ein

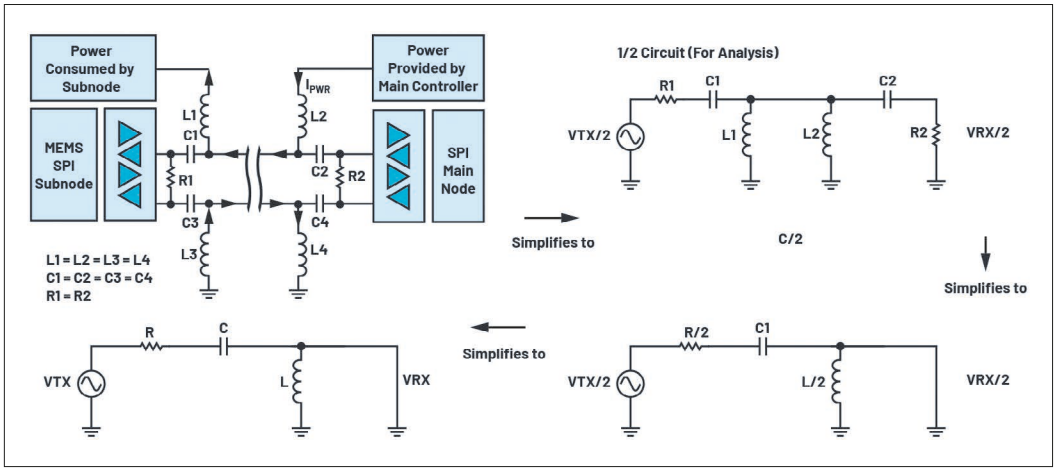

Bild 2: Engineered Power, vereinfachte Schaltung für die Analyse

Autor:
Richard Anslow
System-Applikationsingenieur
Analog Devices Inc.
www.analog.com

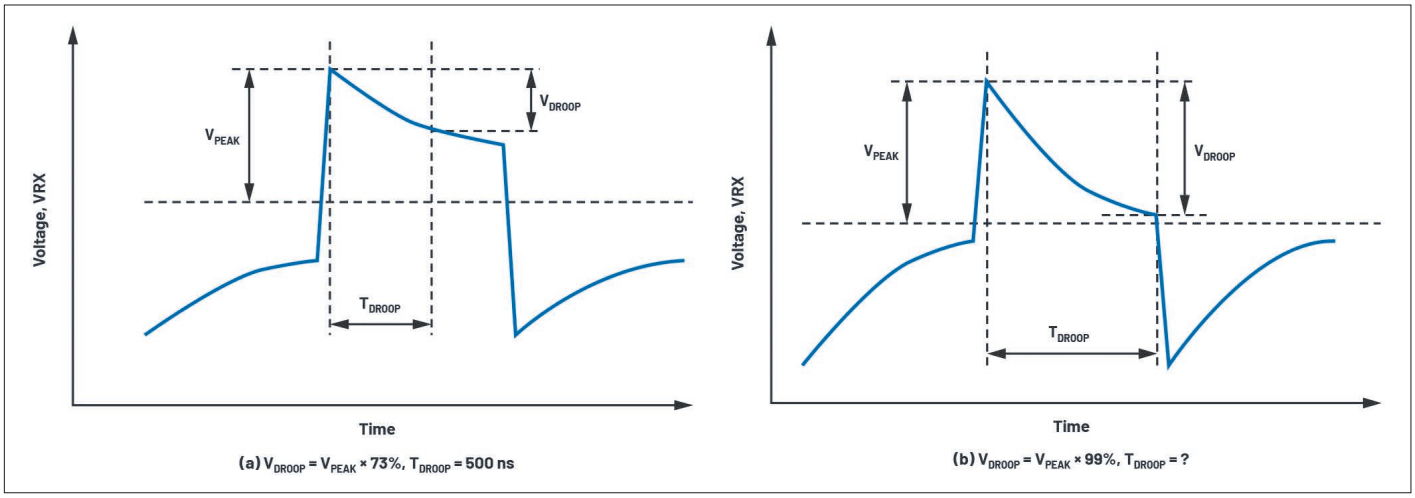

Bild 3: Spannungsabfall und Spannungsabfallzeit

breites Anwendungsfeld bezieht sich der Begriff Engineered Power (EP) auf eine kundenspezifische Power-over-Data-Line-Entwicklung, typischerweise für nur eine Anwendung. Zum Beispiel sieht die Hiperface-DSL-Spezifikation1 die gemeinsame Übertragung von Energie und Daten auf denselben Leitungen für Motorsteuerungs-Encoder-Anwendungen vor. Engineered-Power-Lösungen können auch für moderne Sensorsysteme verwendet werden.

Typische gemeinsam genutzte Energie- und Datenschnittstellen sind codiert, um den Gleichstromanteil des Signals zu reduzieren. Dies ermöglicht ein einfacheres Systemdesign bei der Übertragung von Wechselstromsignalen. Viele digitale Sensorschnittstellen mit digitalem Ausgang (zum Beispiel SPI und I²C) sind jedoch nicht codiert und weisen einen variablen Signal-Gleichstromgehalt auf, so dass sie sich nicht für eine Entwicklung mit gemeinsam für Daten- und Energieübertragung genutzten Leitungen eignen.

Für die Codierung von SPI oder I²C wäre ein zusätzlicher Mikrocontroller erforderlich, was die Kosten sowie die Baugröße der Lösung erhöht (Bild 1). Um auf die Codierung und einen zusätzlichen Mikrocontroller verzichten zu können, müssen Entwickler versuchen, mit weniger mehr zu erreichen, was eine sorgfältige Entwicklung und Simulation der Leistungsschaltung erfordert. Die entwickelte Leistungsschaltung besteht aus Spulen, Kondensatoren und Schutzschaltungen, die zusammen einen Filter bilden.

Hintergrund zu Engineered Power

Nutzbare elektrische Energie und Daten werden über ein Leitungspaar mithilfe eines aus Spule und Kondensator bestehenden Netzwerks verteilt. Hochfrequenzdaten werden über in Reihe geschaltete Kondensatoren in die Datenleitungen gekoppelt, die den Kommunikationstransceiver auch vor DC-Bus-Spannungen schützen. Eine Stromversorgung wird am Hauptcontroller über eine an eine Datenleitung angeschlossene Spule angeschlossen, und die Leistung wird dann über eine Spule am Unterknoten-Sensorknoten am anderen Ende des Kabels herausgefiltert.

Spule und Kondensator bilden einen Hochpassfilter, sodass die Kopplungslösung in eine Datenleitung eingefügt werden muss, in der keine Gleichstromdaten zu erwarten sind. Einige

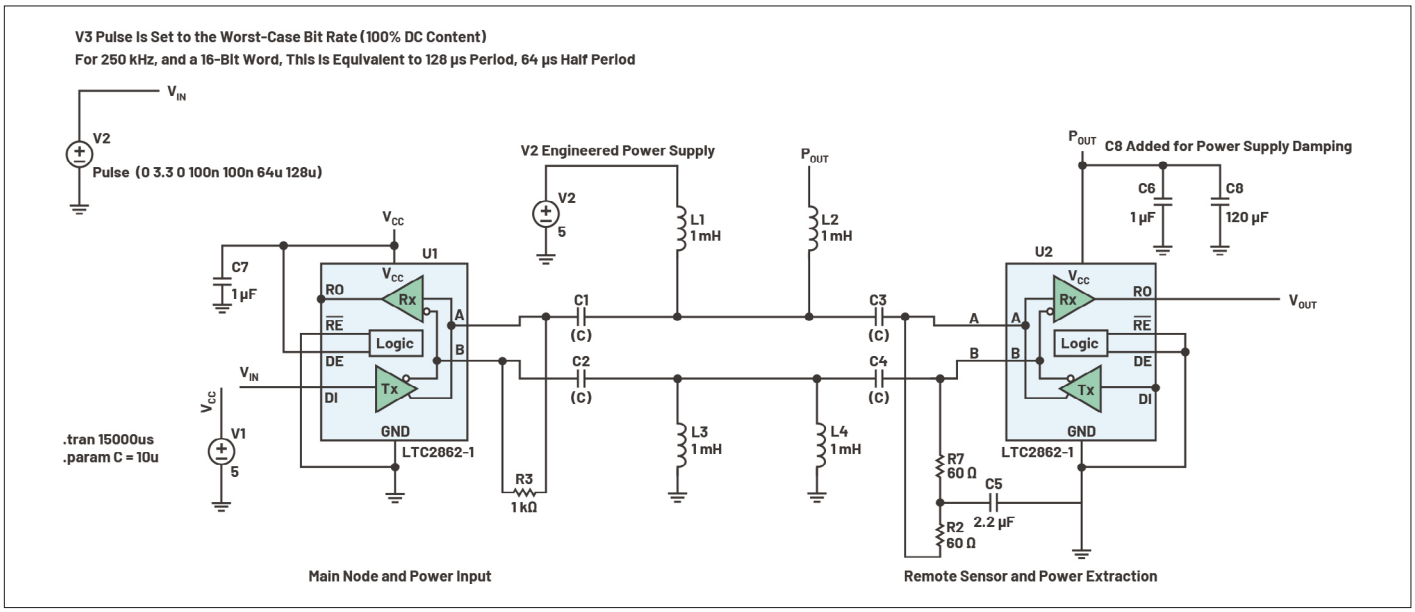

Bild 4: Engineered Power: LTspice-Simulationsschaltung mit einem LTC2862 (RS-485) und einer Induktivität von 1 mH von Würth (74477830)

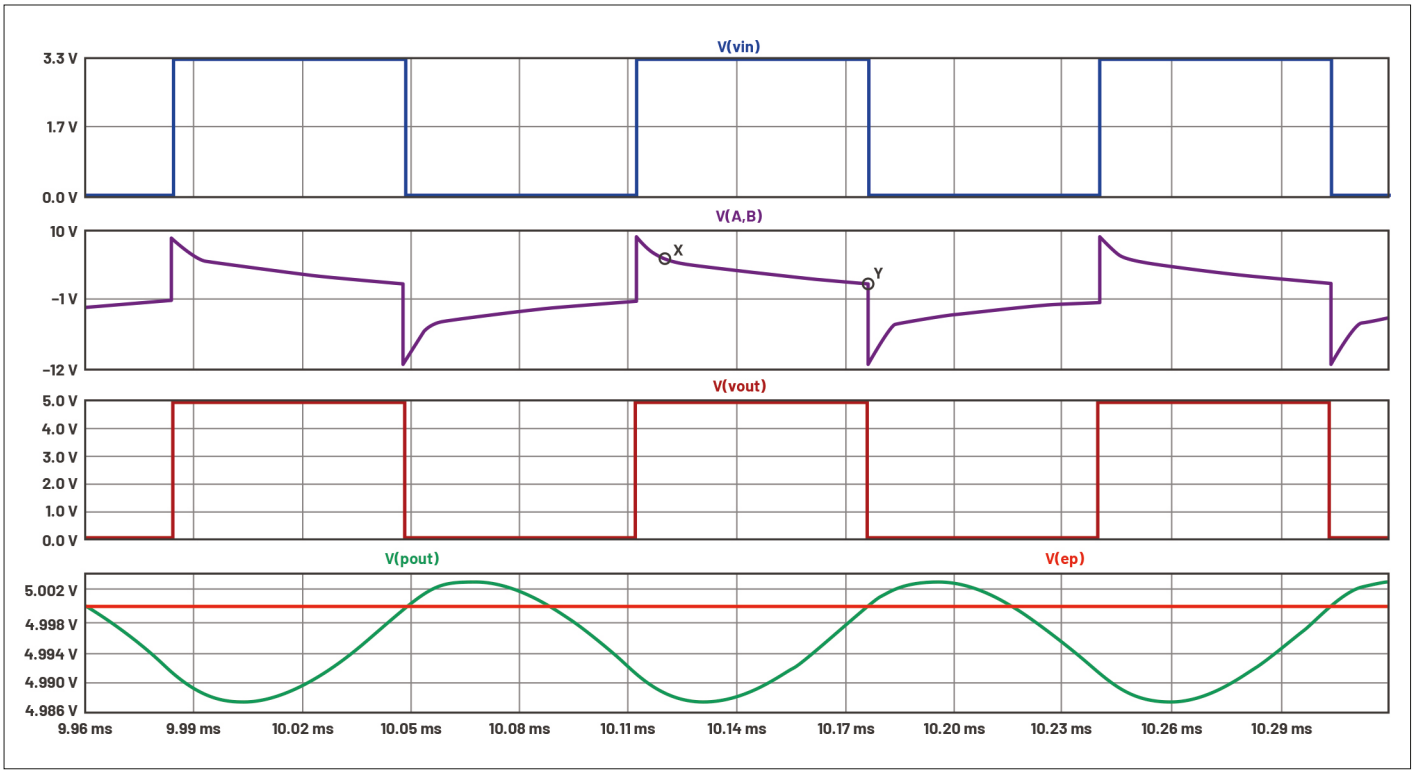

Bild 5: Ein Simulationsergebnis mit RS-485 Bus differentieller Spannung V(A,B) und Spannungsabfallpunkten X und Y

Schnittstellen sind jedoch nicht auf dem Physical Layer codiert, um DC-Inhalte zu entfernen, zum Beispiel SPI. In diesem Fall müssen Systementwickler ein Worst-Case-Szenario für den Gleichstromanteil berücksichtigen, bei dem alle in einem Datenframe übertragenen Bits den Zustand logisch High haben (100% Gleichstromanteil). Die gewählte Induktivität hat auch eine bestimmte Eigenresonanzfrequenz (SRF), oberhalb derer der Induktivitätswert sinkt und die parasitäre Kapazität steigt. Daher fungiert die entwickelte Leistungsschaltung sowohl als Tiefpass- als auch als Hochpassfilter. Die simulationsbasierte Modellierung kann Systementwicklern helfen, diese Einschränkung besser zu verstehen.

Wenn SPI-Signale über weite Entfernungen übertragen werden, beeinträchtigen Kabel und Komponenten die Synchronisierung von Systemtakt und Daten. Der maximal mögliche SPI-Takt wird durch die Systemlaufzeitverzögerung festgelegt, welche sich aus der Kabellaufzeitverzögerung und der Laufzeitverzögerung der Haupt- und Unterknotenkomponenten zusammensetzt. Auch wenn dies in diesem Beitrag nicht behandelt wird, sollten sich Entwickler dieser zusätzlichen Einschränkung bewusst sein.

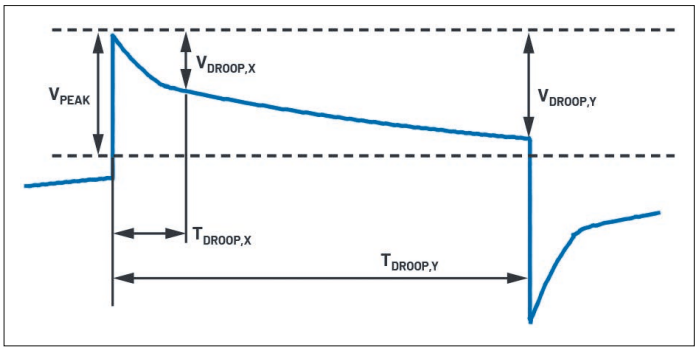

Bild 6: Analyse des Spannungsabfalls für die Punkte X und Y

Bild 2 zeigt eine vereinfachte Leistungsschaltung, die für die Analyse von Filter- oder Spannungsabfall (Droop Voltage) und Spannungsabfallzeit (Droop Time) verwendet werden kann. Aufgrund der Induktivität des Netzes aus Energie- und Datenleitungen fällt die Spannung des Kommunikationsbusses ab (Bild 3). Die Analyse des Spannungsabfalls ist deshalb wichtig, weil beim Überschreiten des Spannungsabfalls von 99% der Spitzenspannung, in einem Netz Bitfehler auftreten. Ein System kann so ausgelegt werden, dass es bestimmte Spezifikationen für Spannungsabfall und Spannungsabfallzeit erfüllt. Bei 1000BASE-T-Ethernet wird beispielsweise ein Spannungsabfall von 27% in 500 ns angenommen [3] (Bild 3).

Gleichungen liefern Induktivitäts- und Kapazitätswerte, um einen angestrebten Spannungsabfall und eine entsprechende Pufferzeit zu erreichen. Angenommen, die Spannungsänderung an den Gleichstromsperrkondensatoren während der Spannungsabfallzeit ist vernachlässigbar, so ergibt sich aus dem daraus folgenden Ausdruck für den Spannungsabfall der LR-Reihenschaltung ein Ausdruck für die Induktivität mit der dem Ziel-Spannungsabfall, der Spannungsabfallzeit und dem Widerstand [4]:

$$L = \frac{-R.T_{droop}}{\ln\left(1 - \frac{V_{DROOP}}{V_{PEAK}}\right)}$$

Das Dämpfungsverhältnis für eine RLC-Serienschaltung berechnet sich so:

$$\zeta = \frac{R}{2}\sqrt{\frac{C}{L}}$$

Die Annahme von 1 für ein gedämpftes System liefert die folgende Gleichung für C:

$$C = \zeta^2 \frac{4L}{R^2} = -\frac{4T_{DROOP}}{R.\ln\left(1 - \frac{V_{DROOP}}{V_{PEAK}}\right)}$$

Die Grenzfrequenz des Hochpassfilters der Schaltung ergibt sich aus obigen Ausdrücken für C und L:

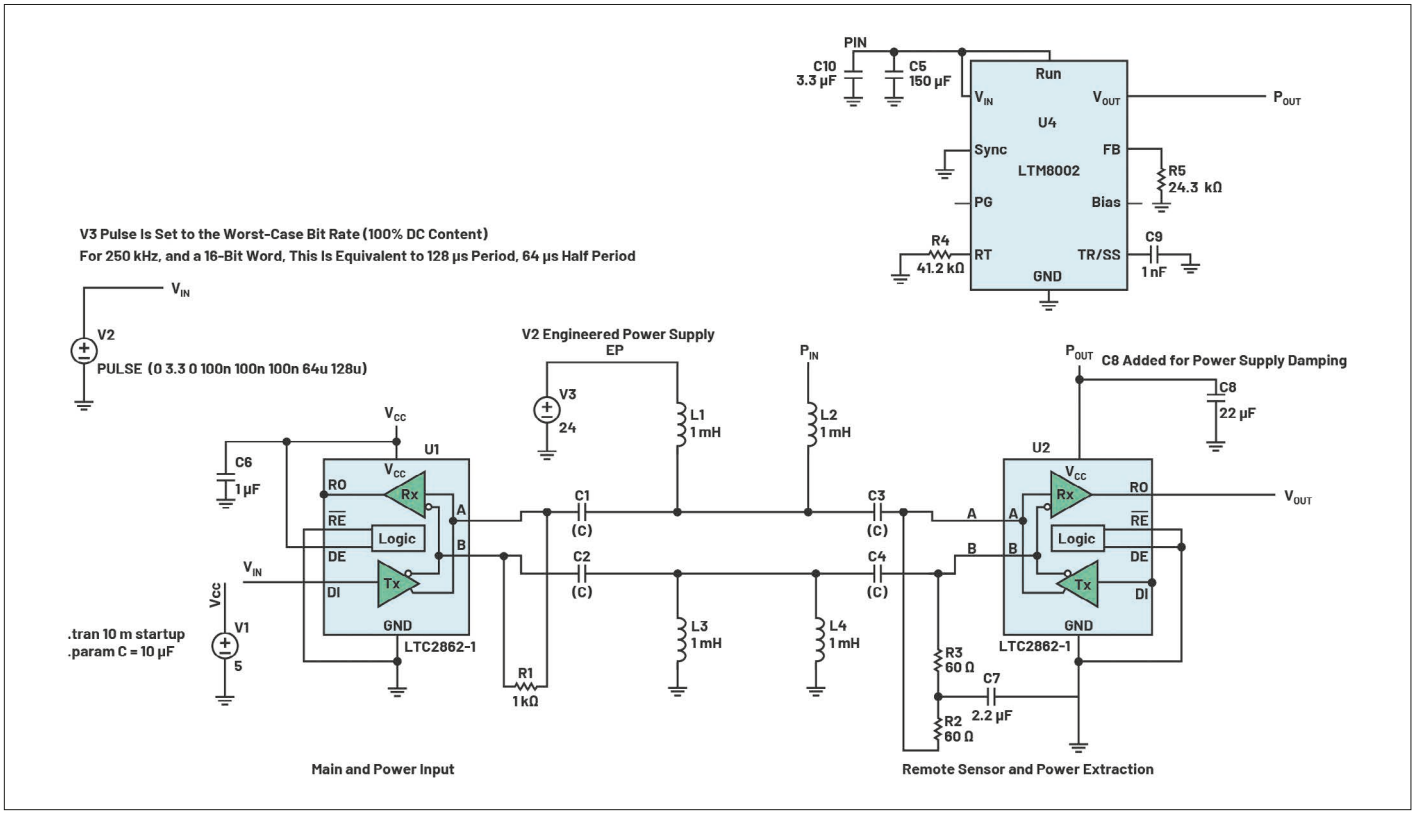

Bild 7: Mit dem rauscharmen Silent-Switcher-Bauteil von Analog Devices am Sensor-Subknoten (LTM8002) erhalten Entwickler mehr Flexibilität beim Design der Stromversorgungsschiene

$$\omega_0 = \frac{1}{\sqrt{LC}} = \frac{\ln\left(1 - \frac{V_{DROOP}}{V_{PEAK}}\right)}{2T_{DROOP}}$$

Für ein kritisch gedämpftes System:

$$\omega_0 = 2\pi f, f = \frac{\ln\left(1 - \frac{V_{DROOP}}{V_{PEAK}}\right)}{4\pi T_{DROOP}}$$

Warum LTspice?

Triftige Gründe für den Einsatz von LTspice zur Engineered-Power-Simulation sind:

- echte Spulenmodelle einschließlich der parasitären Eigenschaften des Bauteils für eine bessere Korrelation zwischen Simulation und realem Verhalten

Die LTspice-Bibliothek enthält Tausende Spulenmodelle von vielen bekannten Herstellern wie Würth, Murata, Coilcraft und Bourns.

- LTspice-Modelle für Physical-Layer-Kommunikationstransceiver von Analog Devices sind verfügbar und unterstützen zahlreiche Schnittstellenstandards (CAN, RS-485), die andere Halbleiterhersteller nicht anbieten.
- Der flexible LTspice-Wellenformbetrachter (Waveform Viewer) ermöglicht eine schnelle numerische Bewertung von Power-over-Data-Wires-Entwicklungen.
- Die Weiterentwicklungen von LTspice bedeuten, dass die Simulation von Leistungsbauteilen, wie zum Beispiel LDO-Regler und Schaltregler, im Vergleich zu normalen SPICE-Simulatoren extrem schnell ist, so dass Anwender die Wellenformen für die meisten Schaltregler in nur wenigen Minuten betrachten können.
- Die einsatzbereiten LTspice-Demonstrationsschaltungen verkürzen die Zeit für die Schaltplaneingabe.
- Von Analog Devices gibt es über 1000 Modelle für Leistungsbausteine, mehr als 200 OPV- und ADC-Modelle sowie Modelle für Widerstände, Kondensatoren, Transistoren und MOSFETs.

LTspice für die Droop-Analyse

Eine vereinfachte Schaltung für die Simulation von Power-over-Data-Wires zeigt Bild 4. Die Schaltung verwendet den RS-485-Transceiver LTC2862 mit LTspice-Makromodellen und 1-mH-Induktivitäten (Würth 74477830). LTspice enthält reale Modelle für Induktivitäten, die auch die parasitären Eigenschaften des Bauteils berücksichtigen und so eine engere Korrelation zwischen Simulation und realem Designverhalten ermöglichen. Die DC-Blockierkondensatoren haben 10 µF.

Im Allgemeinen sorgen größere Induktivitäts- und Kondensatorwerte für eine niedrigere Datenübertragungsrate im Kommunikationsnetz. Beim simulierten Testfall beträgt die Datenrate 250 kHz, was ungefähr 100 m kabelgebundener Kommunikation [2] bei der Portierung von taktsynchronisiertem SPI über eine RS-485-Schnittstelle entspricht. Die in der Simulation verwendete Eingangsspannungswellenform entspricht dem Worst-Case-DC-Inhalt mit einem 16-Bit-Wort und allen Bits mit dem Zustand H. Die Simulationsergebnisse sind in Bild 5 und 6 dargestellt. Die Wellenform der Eingangsspannung (VIN) stimmt mit der des Ausgangs am entfernt gespeisten Bauteils überein (ohne Kommunikationsfehler). Bild 6 zeigt eine vergrößerte Ansicht der differentiellen Busspannungs-Wellenform (Spannung A zu Spannung B) für die Analyse des Spannungsabfalls. Die Spannung am entfernten Sensorknoten, die von L2 abgeleitet wird (V(pout)), stellt eine Versorgungsschiene von 5 V ±1 mV zur Verfügung.

V_{DROOP}, V_{PEAK} und T_{DROOP} werden mit der LTspice-Wellenform in Bild 5 und Bild 6 gemessen. Die Werte für L und C werden dann mit den Gleichungen 2 und 4 berechnet. Der berechnete Wert für L liegt zwischen 1 und 3 mH (Tabelle 1), kann sich aber je nach Messort der Wellen-

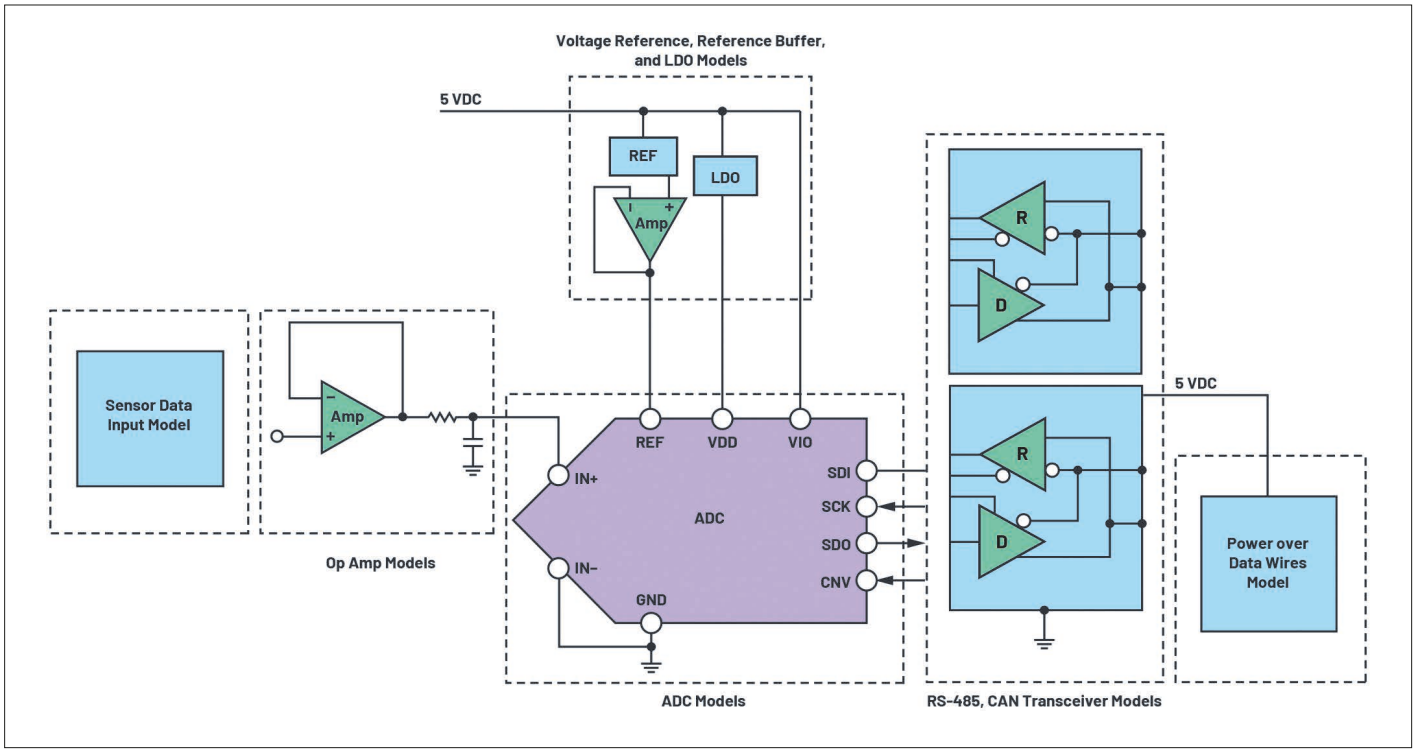

Bild 8: Simulation einer kompletten Sensorsignalkette mit LTspice (vereinfachtes Diagramm)

form ändern. Die Messung am Punkt X ist am genauesten und liefert den richtigen Wert für die Induktivität von etwa 1mH. Die Frequenz des Hochpassfilters (Gleichung 6) ist einfach eine Funktion der Spannungsabfallzeit und der Spannung. Für den Punkt X beträgt die Frequenz ungefähr 250 kHz/32 für 1 Bit (halber Taktzyklus), was der Eingangswellenform (V3) in Bild 5 entspricht.

Bei der Durchführung der Simulation in Bild 4 ist zu beachten, dass der Kondensator C8 empfohlen wird, um das Überschwingen der Spannung am Sensor (V_{POUT} am Leistungsentnahmeknoten) zu verringern. C hat 0,4 bis 1 µF (Tabelle 1), weniger als der DC-Sperrkondensator 10 µF, da die Schaltung zusätzliche Reihenkondensatoren (1 µF, 100 µF) enthält und möglicherweise überdämpft ist. Dies steht im Widerspruch zur Berechnung mit den Gleichungen 1 bis 6.

Komplexere Schaltungen

Mit einem LDO-Regler oder einem DC/DC-Wandler am Sensorknoten kann die Stromversorgung vom Hauptknoten Standardspannungen von 12 und 24 V DC liefern. Die Auswahl des Reglers hängt von den Anforderungen der Anwendung ab. Mit der rauscharmen Silent-Switcher-Architektur von Analog Devices lässt sich ein hoher Wirkungsgrad und ein geringes Rauschen erzielen. In der Norm EN 50155 für Bahnelektronik [5] ist eine Nenneingangsspannung von 24 V DC spezifiziert. Jedoch beträgt deren Schwankung 0,7 bis 1,25 V_{IN}, wobei noch erweiterte Bereiche spezifiziert sind. Der DC/DC-Wandler benötigt demnach einen Eingangsspannungsbereich von 14,4 bis 33,6 V DC. Der µModule-Regler LTM8002 mit Silent-Switcher-Architektur ist mit seinem 6,25 x 6,25 mm großen BGA-Gehäuse und einem weiten Eingangsbereich von 3,4 bis 40 V DC ideal für Vibrationssensoren mit begrenztem Platzangebot geeignet, wie sie bei der Überwachung von Schienenfahrzeugen im Einsatz sind. Bild 7 zeigt die Schaltung in Bild 4, erweitert um den LTM8002 und eine 24-V-DC-Versorgung vom Haupt- zum Unterknotensensor. Die Simulation zeigt eine Rampenzeit von 1 ms bis zur gewünschten Ausgangsspannung von 5 V ±1% am LTM8002. Es wird vorgeschlagen, eine Einschaltverzögerungszeit von 2 bis 3 ms vorzusehen; dies stellt sicher, dass am Ausgang des Sensorknotens gültige Daten ankommen.

Vollständige MEMS-Signalkettensimulation

Analog Devices hat zahlreiche Design-Hinweise verfasst, die helfen, die MEMS-Signalkette zu entwickeln und mit LTspice zu simulieren (Bild 8). Obwohl viele MEMS-Bauteile einen digitalen Ausgang haben, gibt es auch viele Hochleistungssensoren mit Analogausgang. Die Simulation der OPV- und ADC-Signalkette kann wertvolle Erkenntnisse liefern, bevor die Hardwareentwicklung abgeschlossen wird.

Um die Auswirkungen der Tiefpassfilterung, des Verstärkers und der ADC-Eingänge auf die Sensordaten zu analysieren, können Entwickler auf die LTspice-Referenzschaltung von Gabino Alonso und Kris Lokere zurückgreifen [6]. Simulationsmodelle für die 18-Bit-SAR-

Simulationspunkt	Gemessen mit LTspice-Wellenform				Berechnet mit Gleichung 1 bis 6		
	V_{DROOP} (V)	V_{PEAK} (V)	V_{DROOP}/V_{PEAK}	T_{DROOP} (µs)	R (Ω)	L (mH)	C (µF)
X	2,85	6,06	0,47	7,54	107	1,1	0,4
Y	5,14	6,06	0,85	63,6	107	3,6	1,2

Tabelle 1: Analyse des Spannungsabfalls: Ermittlung von Schaltungsinduktivität und –kapazität mithilfe von V_{DROOP}/V_{PEAK} und T_{DROOP}

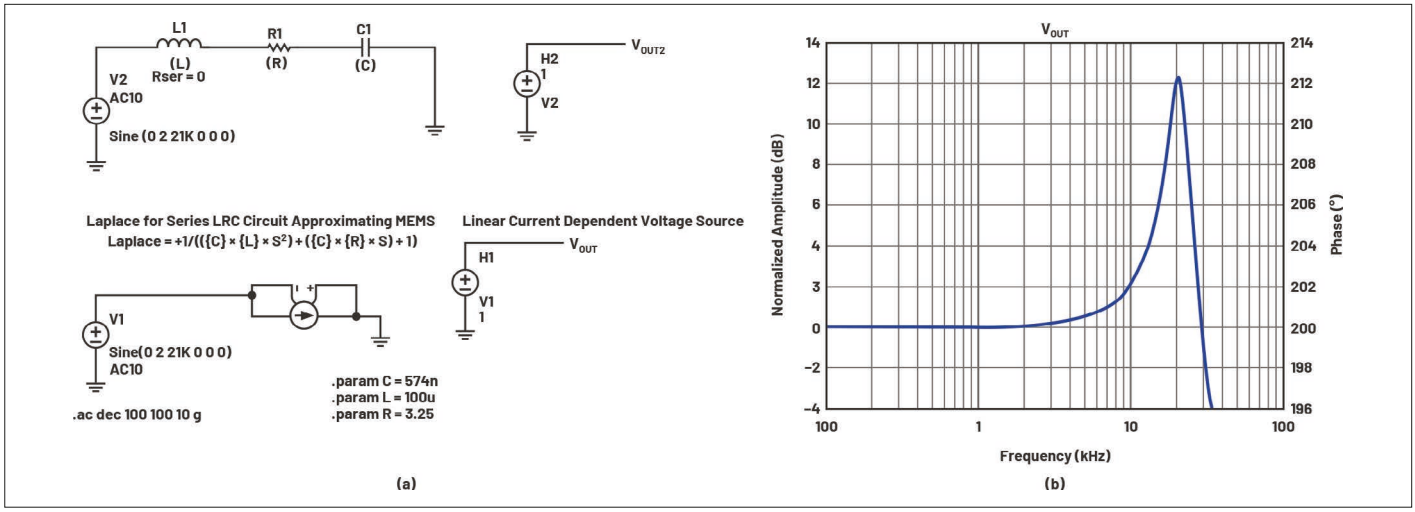

Bild 9: (a) Laplace-Modell für einen MEMS-Frequenzgang. (b) Das Diagramm zeigt die Resonanz bei 21 kHz und 3 dB bei 11 kHz

ADCs AD4002 und AD4003 sowie für den 16-Bit-A/D-Wandler LTC2311-16 stehen zur Verfügung. Für die Entwicklung eigener ADC-Modelle mit LTspice bietet Erick Cook eine gute praktische Anleitung [7]. Es sind über 200 OPV-Modelle erhältlich sowie Spannungsreferenz-Makromodelle.

Simon Bramble beschreibt in seinem Artikel über zustandsbasierte Überwachungssysteme [8], wie man LTspice zur Analyse des Frequenzgehalts von Vibrationsdaten verwendet. Der Artikel enthält hilfreiche Tipps zum Darstellen und Analysieren erfasster Sensordaten.

Bild 9 zeigt ein LTspice-Beispielmodell für den Frequenzgang des rauscharmen MEMS-Beschleunigungssensors ADXL1002 mit ±50 g. Eine LRC-Serienschaltung im LTspice-Laplace-Format ist eine gute Näherung für den Frequenzgang von MEMS. Das Simulationsmodell zeigt eine gute Übereinstimmung mit der typischen Leistungsfähigkeit im Datenblatt mit einer Resonanzfrequenz von 21 kHz und 3 dB bei 11 kHz. Für AC-Analysen ist es am besten, eine Laplace-Schaltung in LTspice zu verwenden. Für die transiente Analyse sollten jedoch diskrete RLC-Bauteile verwendet werden, um das beste Simulationsergebnis zu erzielen.

Bei Beschleunigungsmessern mit analogem Ausgang, wie dem ADXL1002, ist die Bandbreite definiert als die Signalfrequenz, bei der die Antwort auf -3 dB der Antwort auf DC oder niederfrequente Beschleunigung abfällt. Bild 10 zeigt das MEMS-Frequenzgangmodell von Bild 9 mit einer zusätzlichen OPV-Filterschaltung. So kann ein größerer Teil des MEMS-Frequenzgangs innerhalb von 3 dB gemessen werden. Das Diagramm zeigt, dass die V_{OUT} des OPVs bei 17 kHz 3 dB beträgt, verglichen mit einem ungefilterten MEMS-Ausgang mit 3 dB bei 11 kHz.

Bild 11 enthält das MEMS-Eingangsmodell (die diskrete RLC-Schaltung aus Bild 9), die OPV-Filterung und ein 16-Bit-Modell des SAR-A/D-Wandlers LTC2311-16. Die gesamte Signalkette kann mit einem modularen Ansatz aufgebaut und simuliert werden, wobei verdrahtete Schnittstelle und Engineered Power als separater Block hinzugefügt werden.

Bei einer Transientensimulation kann der DIGITAL_OUT-Knoten des LTC2311-16 untersucht werden, um das digitale Ausgangssignal zu betrachten, welches dem MEMS-Spannungseingang (V_{IN}) entspricht. Das LTspice-Modell des LTC2311-16 kann modifiziert werden, um das Timing des seriellen Takts und der

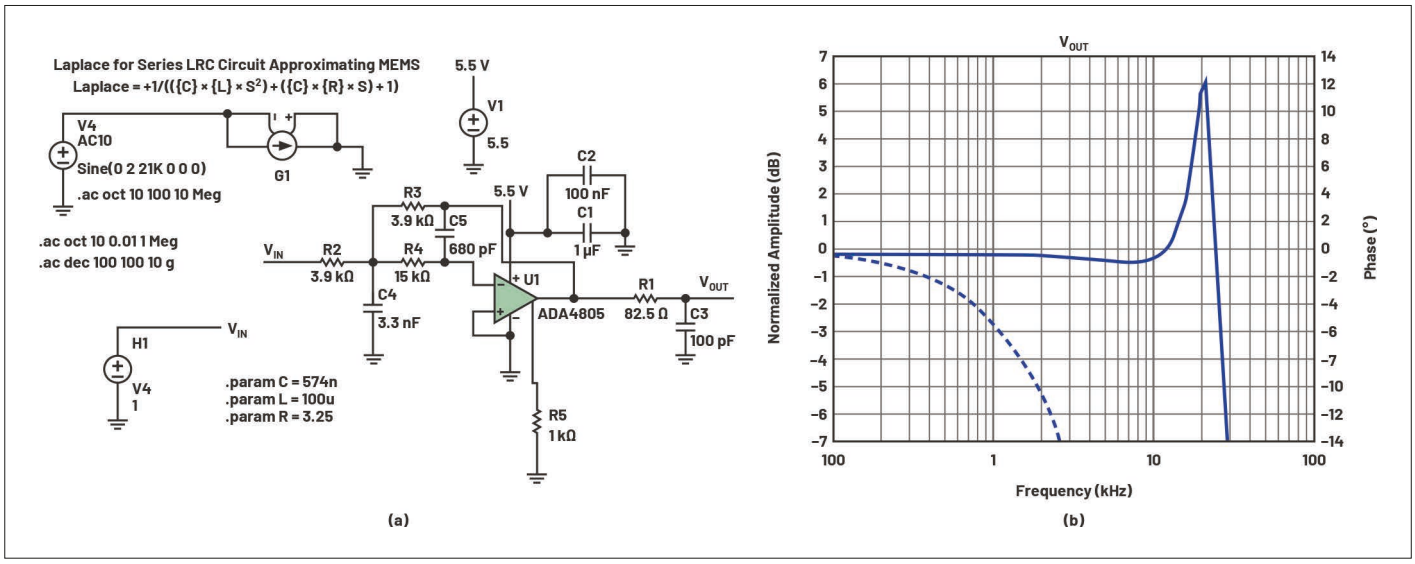

Bild 10: (a) MEMS-Frequenzgang- und Filtermodell (b). Ein auf 17 kHz verschobener 3-dB-Punkt (im Vergleich zu Bild 9b bei 11 kHz)

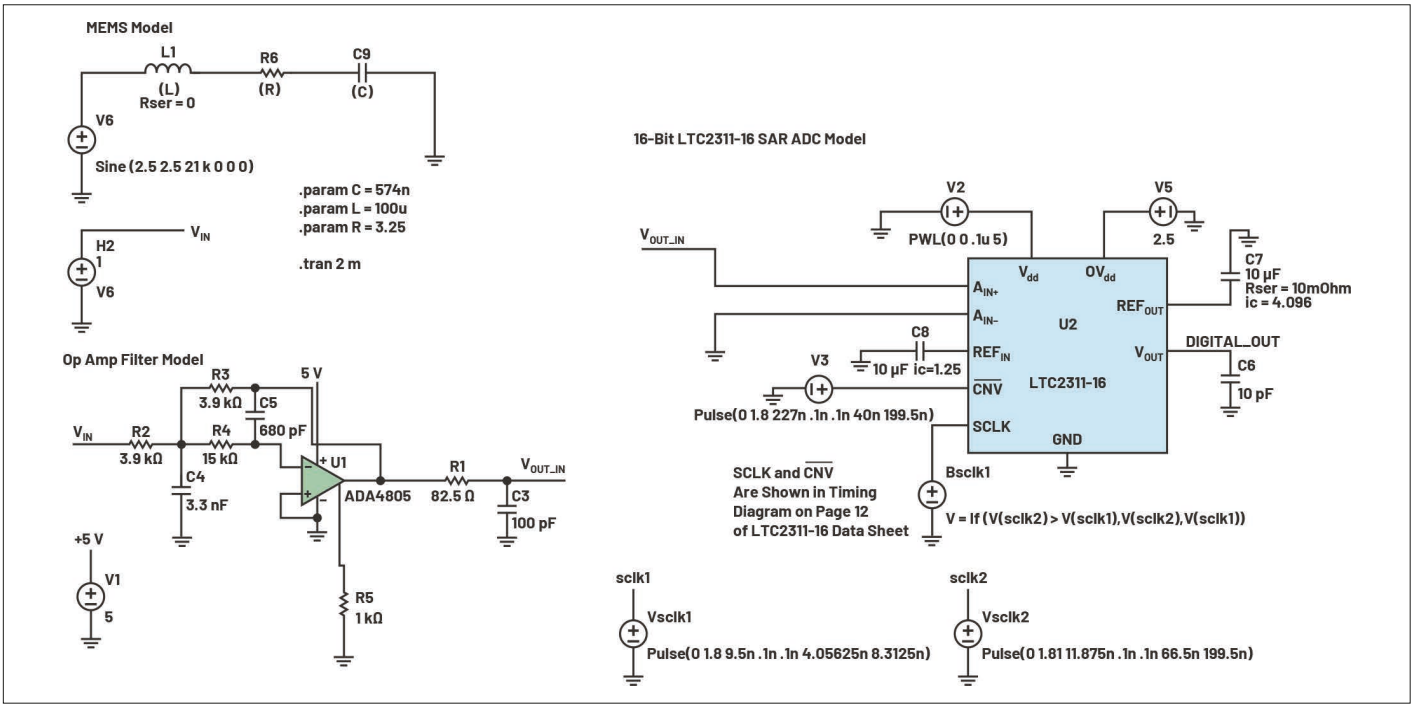

Bild 11: MEMS-Eingangsmodell, OPV-Filterung und ein 16-Bit-Modell des SAR-A/D-Wandlers LTC2311-16

CNV-Schnittstelle zu verringern. Die digitale Ausgangsreferenz OVDD ist auf einen beliebigen Wert von 1,71 bis 2,5 V änderbar.

Manche RS-485-Transceiver, wie etwa der LTC2865, verfügen über einen Logikschnittstellen-Pin VL, der mit 1,8 oder 2,5 V betrieben werden kann und sich für das kabelgebundene Streaming von digitalen ADC-Ausgangsdaten eignet. Die RS-485-Schnittstelle kann dann separat mit 3,3 oder 5 V über den V_{CC}-Pin des LTC2865 versorgt werden. Dadurch steht eine höhere Kabelspannung zur Verfügung.

Referenz-MEMS und Engineered-Power-Evaluierungsplattform

Die leitungsgebundene, zustandsbasierte Monitoring-Plattform von Analog Devices bietet eine industrielle, leitungsgebundene Verbindungslösung für den dreiachsigen Vibrationssensor ADcmXL3021. Die Hardware-Signalkette besteht aus dem Beschleunigungssensor ADcmXL3021 mit SPI- und Interrupt-Ausgängen, die an Schnittstellenplatinen angeschlossen sind und das SPI in einen RS-485-Physical-Layer über meterlange Kabel zu einer entfernten Hauptsteuerplatine übersetzen. Die Umsetzung des SPI- auf das RS-485-Physical-Layer-Protokoll auf der Hardware-Ebene kann mit isolierten oder nicht isolierten Schnittstellenplatinen erreicht werden, die iCoupler-Isolation (ADuM5401/ADuM110N0) und RS-485/RS-422-Transceiver (ADM4168E/ADM3066E) umfassen.

Diese Lösung kombiniert die Übertragung von nutzbarer elektrischer Energie und Daten über ein Standardleitungspaar (Engineered Power), was die Kosten für Kabel und Steckverbinder an entfernten MEMS-Sensorknoten senkt. Eine spezielle Software, die auf einem PC installiert werden kann und dann eine grafische Benutzeroberfläche für die Schaltung zur Verfügung stellt (Software GUI), ermöglicht die einfache Konfiguration des ADcmXL3021 und die Erfassung von Vibrationsdaten über lange Kabel. Mit der GUI-Software lassen sich die Daten als Rohdaten im Zeitbereich oder als FFT-Wellenformen visualisieren.

Referenzen

[1] Hiperface DSL - the Digital Evolution, SICK Sensor Intelligence, Oktober 2020

[2] Richard Anslow und Dara O'Sullivan, "Enabling Robust Wired Condition-Based Monitoring for Industry 4.0 - Part 2," Analog Devices Inc., November 2019

[3] "IEEE 802, 3bu-2016 - IEEE Standard for Ethernet - Amendment 8: Physical Layer and Management Parameters for Power over Data Lines (PoDL) of Single Balanced Twisted-Pair Ethernet", IEEE, Februar 2017

[4] Andy Gardner, "PoDL: Decoupling Network Presentation," Linear Technology, Mai 2014

[5] "EN 50155:2017 Railways Applications Electronic Equipment Used on Rolling Stock,"

[6] Gabino Alonso und Kris Lokere, "LTspice: Simulating SAR ADC Analog Inputs," Analog Devices Inc., November 2017

[7] Erick Cook, "Use LTspice to Simulate Mixed Continuous and Sampled Systems", EDN Asia, Januar 2020

[8] Simon Bramble, "Using LTspice to Analyze Vibration Data in Condition-Based Monitoring Systems," Analog Dialogue, Vol, 54, No, 2, Juni 2020 ◄

Der Autor

Richard Anslow ist System-Applikationsingenieur im Connected Motion and Robotics Team der Automation and Energy Business Unit bei Analog Devices. Seine Fachgebiete sind zustandsorientierte Überwachung und industrielles Kommunikationsdesign. Er erwarb seinen B.Eng. und M.Eng. an der Universität von Limerick, Irland. Erreichbar ist er per Mail: richard.anslow@analog.com.