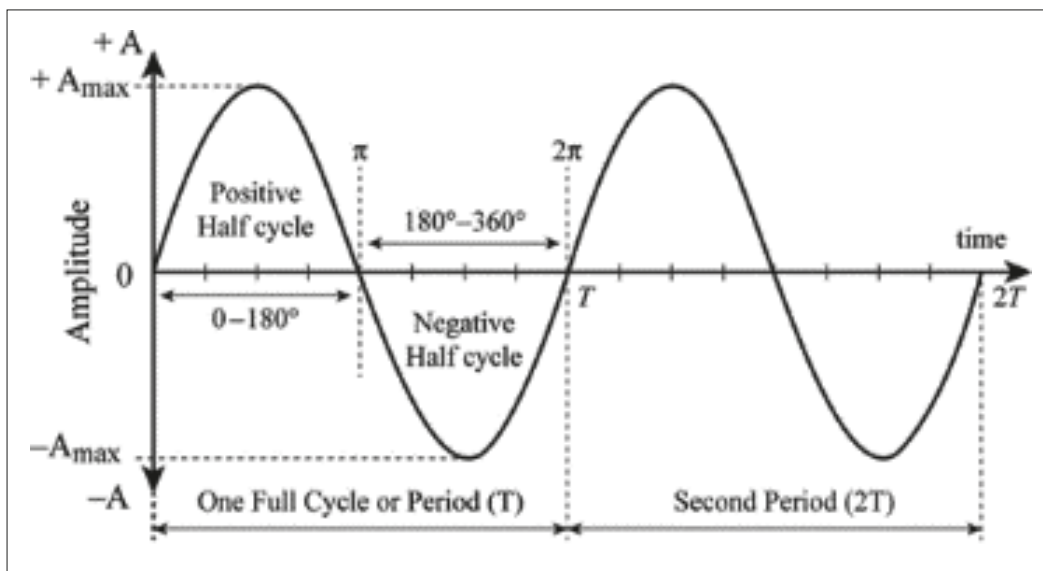


## Ein Leitfaden

# Ausgangstypen von Oszillatoren

Die am häufigsten gestellten Fragen zu Oszillatoren sind: Was ist der Unterschied zwischen Single-Ended- und Differenz-Ausgängen und für welche Anwendungen sind sie am besten geeignet? Die Antworten finden Sie hier.



- HCSL (High Speed Current Steering Logic) 0 bis 0,75 V

Welcher Oszillatortyp ist für Ihre Anwendung am besten geeignet? Schauen wir uns die Stärken und Schwächen jedes einzelnen an:

### Single-Ended-Spielarten

Wir beginnen mit den Single-Ended-Optionen:

- Sinuswelle und abgeschnittene Sinuswelle

Die Sinuswelle ist der Standard- oder „natürliche“ Signalausgang einer Quarzoszillatorschaltung. Die Sinuswellenausgänge mit Linearität bieten das beste Phasenrauschen gegenüber allen anderen Ausgängen. Sie eignen sich hervorragend für Anwendungen, die ein hochwertiges Ausgangssignal erfordern.

### Clipped Sine Wave

Der Sinuswellenausgang wird „geklemmt“/amplitudenbegrenzt, sodass die Sinuswelle nicht ihren maximalen Höchst- und Tiefstwert erreicht. Es entsteht ein Kompromiss, der die Vorteile der Rechteckwellenausgabe teilweise mit einem weiterhin niedrigen Phasenrauschen

Je nach Anwendung und benötigter Schalthäufigkeit gibt es oft mehrere Ausgangsarten, die bei einem Quarzoszillatortyp zur Auswahl stehen. Besprochen werden einige der verschiedenen Ausgaben im Detail, um die Vorteile und einzugehenden Kompromisse zu verdeutlichen. Dies sollte Ihnen eine bessere Vorstellung davon geben, welcher Typ für Ihre Anwendung am besten geeignet ist.

- Rechteckwelle, s. Bild 1

Für einen Single-Ended-Ausgang typisch sind:

- Sinuswelle und abgeschnittene Sinuswelle
- TTL (Transistor-zu-Transistor-Logik) 0,4 bis 2,4 V
- CMOS (komplementärer Metalloxid-Halbleiter) 0,5 bis 4,5 V
- HCMOS (Hochgeschwindigkeits-CMOS) 0,5 bis 4,5 V
- LVCMOS (Niederspannungs-CMOS) 0,5 bis 4,5 V
- Für einen Differenzausgang typisch sind:
- PECL (Positiv-Emitter-gekoppelte Logik) 3,3 bis 4 V
- LVPECL (Niederspannungs-PECL) 1,7 bis 2,4 V
- CML (Strommodus-Logik) 0,4 bis 1,2 V und 2,6 bis 3,3 V
- LVDS (Niederspannungs-Differential-Signal) 1 bis 1,4 V

### Hauptsächliche Möglichkeiten

Es gibt zwei Hauptausgabeformate, die verwendet werden:

- Sinuswelle, s. Aufmachergrafik

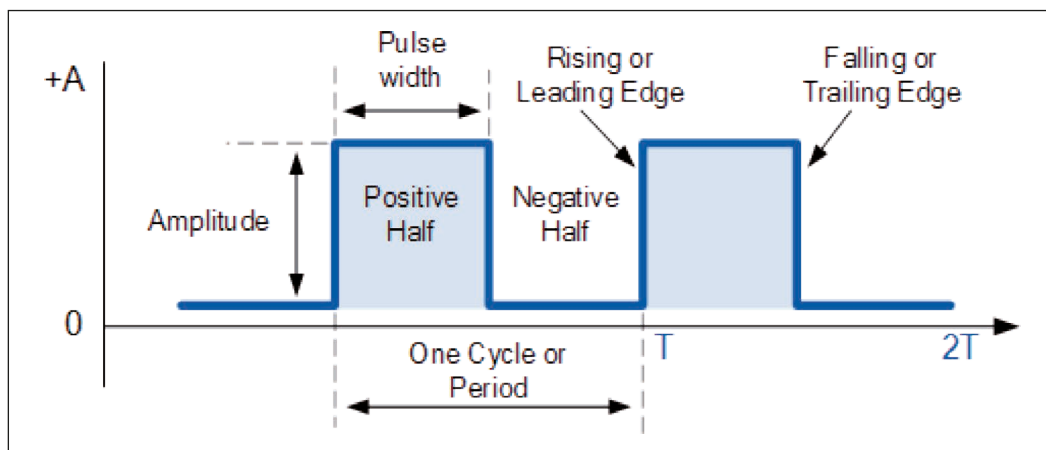


Bild 1: Darstellung der Rechteckwelle

Autor:  
David Meaney  
Vice President of Global  
Technical Sales and Marketing  
bei ECS Inc. International

Quelle:  
The ECS Inc. Guide to  
Oscillator Output Types, ECS  
Inc. International,  
www.ecsxtal.com  
übersetzt von FS

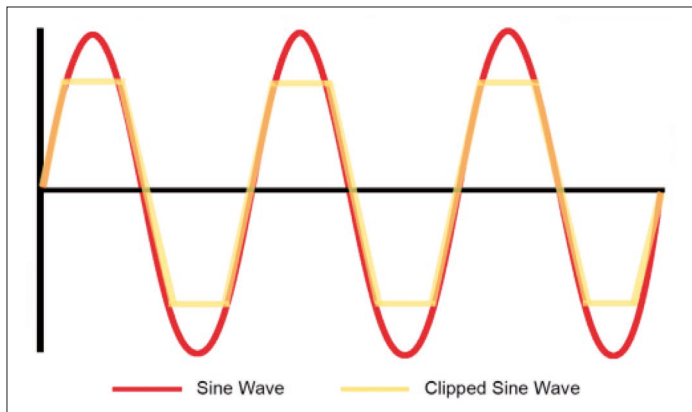


Bild 2: Eine Sinuswelle in Rot und die abgeschnittene Sinuswelle in Gelb

verbindet. Bild 2 bringt eine Sinuswelle in Rot und die abgeschnittene Sinuswelle in Gelb.

## • CMOS, HCMOS und LVCMOS

CMOS, HCMOS und LVCMOS fallen alle in die Kategorie der komplementären Metalloxid-Halbleiter. Es handelt sich um einen Rechteckwellenausgang, der sich am besten für niedrige und mittlere Taktfrequenzen eignet, typischerweise unter 250 MHz. Dies ermöglicht eine direkte Verbindung zwischen Taktausgang und Chipeingang. In den meisten Fällen wird ein Reihenwiderstand mit niedrigem Wert verwendet, um Signalkopplungen zu reduzieren und ein zuverlässigeres Signal aufrechtzuerhalten. Es gibt auch Hochgeschwindigkeits- und Niederspannungsoptionen, die möglicherweise besser zu Ihren spezifischen Anforderungen passen.

## • TTL (Transistor-zu-Transistor-Logik)

Dies ist ein älterer digitaler Ausgabestandard und er wurde größtenteils durch die CMOS-Technologie ersetzt. Das erfolgte, weil CMOS niedrigere Kosten und eine bessere Rauschleistung bietet. Sowohl CMOS als auch TTL eignen sich hervorragend für geringer Stromverbrauch und höhere Ausgangsleistung bei relativ geringen Kosten.

Bild 3 vergleicht die typischen Spannungsbereiche von TTL und CMOS.

## Optionen für differentielle Ausgangssignale

Ein Differenzausgang bietet zwei gleichwertige Signalleitungen, die um 180° phasenverschoben betrieben werden. Dies hat viele Vorteile für die Signalqualität einschließlich:

- bessere Anstiegs- und Abfallzeit
- überragende Jitter- und Phasenrauschleistung
- verbesserte Gleichtakt-Rauschunterdrückung
- robust gegen elektromagnetische Störungen
- ECL (emittergekoppelte Logik)

ECL wurde hauptsächlich als gute Alternative zu TTL eingeführt. ECL-Schaltungen können den logischen Zustand sehr schnell ändern. Dadurch sind sie besser für die Hochgeschwindigkeits-Datenübertragung geeignet. Einer der Nachteile von differentiellen Ausgängen besteht darin, dass sie einen relativ hohen Versorgungsstrom benötigen. ECL verwendet auch eine negative Versorgung. Dies kann zu Herausforderungen führen, wenn Sie versuchen, eine Verbindung mit Baugruppen mit einer positiven Basisstromversorgung herzustellen.

## • PECL und LVPECL

PECL-Ausgänge werden häufig in Hochgeschwindigkeits-Taktverteilungsschaltungen verwendet. Dies liegt daran, dass PECL eine hohe Störfestigkeit bietet,

in der Lage ist, hohe Datenraten über lange Leitungen zu erreichen und eine gute Jitter Performance aufgrund der großen Spannungshübe aufweist. Jedoch erfordert PECL eine hohe Betriebsleistung, was der Hauptnachteil ist.

LVPECL bietet eine gute Grundlage für die Nutzung von Gigabit Ethernet und Fibre Channel. LVPECL ist elektrisch wie LVDS zu betrachten, bietet aber einen größeren Differenzspannungshub und eine etwas geringere Energieeffizienz. Herausfordernd kann bei der Ausgabe von LVPECL sein, dass eine Terminierung erforderlich ist, um eine Spannung korrekt abzugeben. Auch können die Differenzschaltungen in Chips unterschiedliche Eingangstoleranzen aufweisen.

## • Strommodus-Logik (CML)

CML hat eine ähnliche Leistung wie LVPECL. Der Hauptunterschied besteht darin, dass CML keine externe Vorspannung benötigt. Dies macht CML zu einer guten Alternative zu LVPECL, wenn ein geforderter geringer Stromverbrauch ein Problem darstellt.

## • Niederspannungs-Differenzsignal (LVDS)

Ein LVDS-Ausgang ist elektrisch wie ein LVPECL-Ausgang zu betrachten, jedoch ist der Stromverbrauch für LVDS niedriger aufgrund der kleineren Spannungspegel. LVDS wird normalerweise für Hochgeschwindigkeits-Datenübertragung für den Takt verwendet und ist z.B. in Verteilern oder Backplane Transceivern zu finden. Für hohe Datenraten sind in der Regel HCSL, CML oder LVPECL zu bevorzugen, diese erfordern aber mehr Betriebsstrom als LVDS. Weitere Vorteile von LVDS sind reduzierte Störanfälligkeit und einfache Implementierung in CMOS-ICs. Ein Nachteil von LVDS ist die reduzierte Jitter-Performance im Vergleich zu PECL, aber neue Technologien werden eventuell die gleiche Jitter-Leistung wie LVPECL erreichen.

## • Hochgeschwindigkeits-Stromlenklogik (HCSL)

HCSL (High Speed Current Steering) ist ein neuerer Ausgabestandard, aber vergleichbar mit LVPECL ist. Ein Vorteil von HCSL ist seine hohe Ausgangsimpedanz, verbunden mit kurzen Schaltzeiten. Ein Vorwiderstand von 10 bis 30 Ohm wird empfohlen, um mögliches Überspringen und Klingeln zu unterdrücken. Weitere Vorteile sind geringerer Stromverbrauch gegenüber LVDS und LVPECL und eine durchschnittliche bis gute Phasenrauschleistung.

## Eine kurze Zusammenfassung

Für eine einfache Handhabung wählt man z.B. einen LVDS-Ausgang; dieser benötigt nur einen einzigen Widerstand am Empfänger, während LVPECL eine Terminierung sowohl am Sender als auch am Empfänger erfordert. Für höhere Frequenzen wählt man z.B. LVDS, LVPECL und HCSL; diese Signale haben schnellere Übergänge als CMOS, benötigen aber auch mehr Betriebsleistung. Für den niedrigsten Stromverbrauch zu empfehlen ist die Verwendung von CMOS oder LVDS, insbesondere wenn Ihre Frequenz höher ist als 150 MHz. Für beste Jitter-Leistung wären LVPECL, LVDS und dann CMOS in dieser Reihenfolge zu bevorzugen, wenn Ihre Frequenz niedrig genug ist. ◀

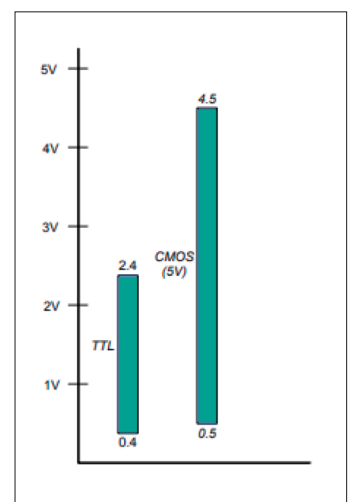


Bild 3: Typische Spannungsbereiche von TTL und CMOS