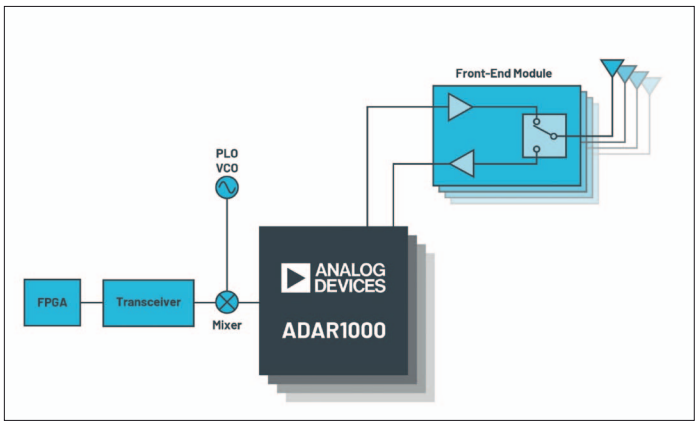
IC-Integration ermöglicht Antennen-Designs mit Flat-Panel-Phased-Arrays

In diesem Artikel wird beschrieben, wie Fortschritte bei Phased-Array-Chipsätzen planare Phased-Array-Antennen ermöglichen, einschließlich einiger Beispiele.



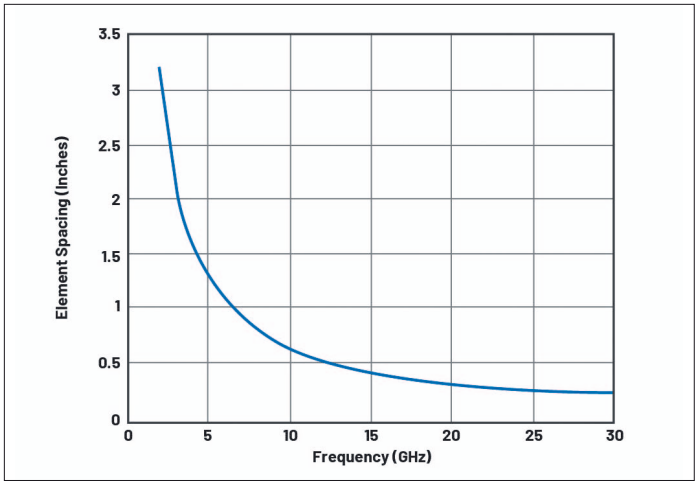


Bild 1: Abstand der Antennenelemente zur Vermeidung von Gitterkeulen bei 60° außerhalb der Hauptachse

Analog Devices
www.analog.com
www.analog.com/phasedarray

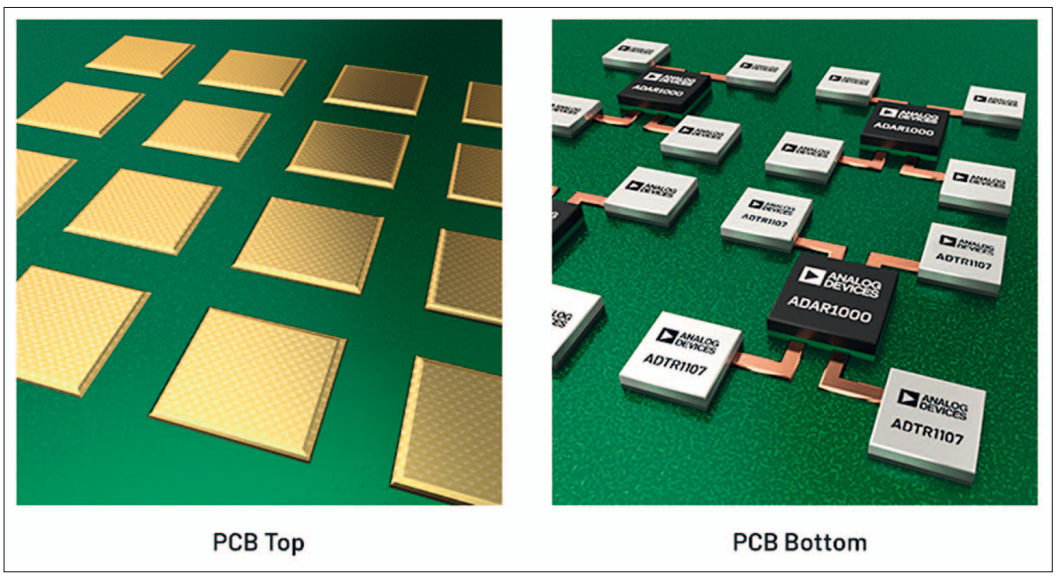


Bild 2: Flaches Antennenarray, bei dem sowohl die Antennen auf der Oberseite einer Leiterplatte als auch die ICs auf der Rückseite einer Antennenleiterplatte zu sehen sind

Fortschritte in der Halbleitertechnologie haben zu einer branchenweiten Verbreitung von Phased-Array-Antennen geführt.

Von Mechanik zu aktiver Elektronik

Diese Verlagerung von der mechanisch gesteuerten Antenne hin zur aktiven, elektronisch gescannten Antenne (AESA) begann vor Jahren in militärischen Anwendungen, hat sich aber in jüngster Zeit in der mobilen Satcom- und 5G-Kommunikation rasch weiterentwickelt. Die flachen AESA-Antennen bieten Vorteile wie schnelle Steuerbarkeit, Möglichkeit zur Erzeugung verschiedener Strahlungsdiagramme sowie höhere Zuverlässigkeit. Allerdings erforderten diese Antennen erhebliche Fortschritte in der IC-Technologie, bevor sie auf breiter Basis verfügbar gemacht werden konnten. Planare Phased Arrays erfordern Bausteine, die mit einem hohen Integrationsgrad, niedrigem Stromverbrauch und hohem Wirkungsgrad arbeiten, sodass diese Komponenten hinter dem Antennenarray untergebracht werden können, wobei die erzeugte Abwärme auf einem vertretbaren Niveau gehalten werden muss.

Technische Einführung in die Thematik

In vergangenen Jahren wurden vielfach Parabolantennen zum Senden und Empfangen von Signalen verwendet, bei denen die Richtwirkung entscheidend ist. Viele dieser Systeme funktionieren gut und sind nach Jahren der Optimierung relativ kostengünstig. Diese mechanisch gesteuerten Parabolantennen haben jedoch einige Nachteile. Sie sind baulich groß, langsam zu steuern, weisen eine schlechtere Langzeitzuverlässigkeit auf und bieten nur ein gewünschtes Strahlungsdiagramm beziehungsweise einen Datenstrom.

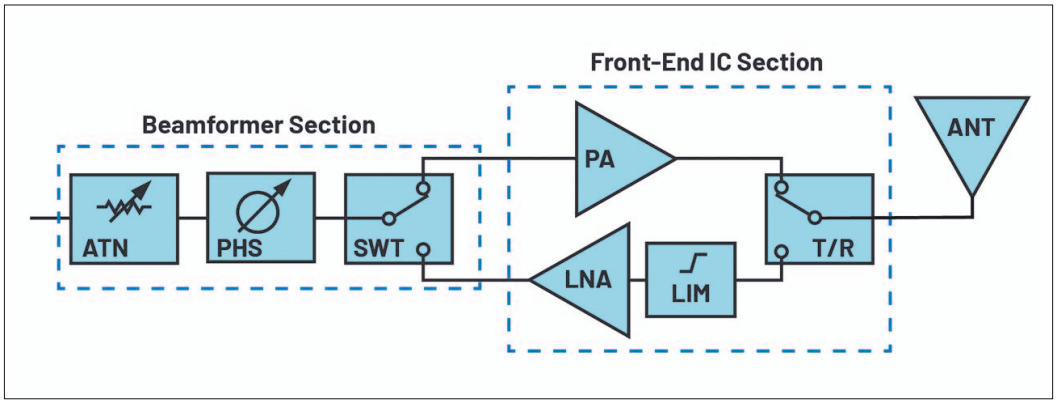


Bild 3: Die IC-Komponenten für Mikrowellen und Millimeterwellen (mmW), die als Bausteine für eine Phased-Array-Antenne verwendet werden

Phased-Array-Antennen werden elektrisch gesteuert und bieten zahlreiche Vorteile wie beispielsweise ein flacheres Profil, geringeres Volumen, verbesserte Langzeitzuverlässigkeit, schnellere Steuerung und mehrere gerichtete Strahlen.

Ein wichtiger Aspekt beim Entwurf von Phased-Array-Antennen ist der Abstand der Antennenelemente. Der für die meisten Arrays erforderliche Elementabstand von etwa einer halben Wellenlänge führt zu besonders anspruchsvollen Designs bei höheren Frequenzen. Dies führt dazu, dass die ICs bei höheren Frequenzen immer zunehmend integriert werden und Gehäuselösungen immer fortschrittlicher werden.

Es besteht großes Interesse an der Nutzung der Phased-Array-Antennentechnologie für verschiedene Anwendungen. Allerdings waren die Ingenieure bei der Realisierung bisher durch die verfügbaren ICs eingeschränkt. Dies ist aufgrund der jüngsten Entwicklungen bei IC-Chipsätzen nicht mehr der Fall. Die Halbleitertechnologie bewegt sich in Richtung fortschrittlicher Silizium-ICs, bei denen sich digitale Steuerungen, Speicher und HF-Transistoren auf ein und demselben IC kombinieren lassen. Zudem lässt sich mit Galliumnitrid (GaN) die Leistungsdichte von Leistungsverstärkern deutlich erhöhen, dies bei viel kleinerer Grundfläche.

Die Phased-Array-Technologie

In der Branche gibt es einen starken Trend hin zu flachen Arrays mit weniger Volumen und Gewicht. Bei der klassischen Platinenarchitektur werden im Wesentlichen kleine Leiterplatten mit entsprechender Elektronik verwendet, die senkrecht in die Rückseite der Antennenleiterplatte eingeführt werden. Dieser Ansatz wurde in den letzten 20 Jahren verbessert, um die Größe der Platinen kontinuierlich zu verringern und dadurch die Tiefe der Antenne zu reduzieren. Die Antennenkonstruktionen der neusten Generation bewegen sich von dieser Platinenarchitektur hin zu einem Flachantennenansatz. Flachantennenkonstruktionen verringern die Tiefe von Antennen erheblich, wodurch diese leichter in tragbare oder Luftfahrtanwendungen eingebaut werden können. Um kleinere Abmessungen zu erreichen, ist eine hinreichende Integration in den einzelnen ICs erforderlich, um diese auf der Rückseite der Antenne unterbringen zu können.

Bei planaren Arraykonstruktionen ist der für ICs verfügbare Platz auf der Rückseite der Antenne durch den Abstand der Antennenelemente begrenzt. Beispielsweise liegt der maximale Abstand zwischen den Antennenelementen zur Verhinderung von Gitterkeulen bis zu einem Abtastwinkel von 60° bei 0,54 Lambda. Bild 1 zeigt diesen maximalen Elementabstand in Zoll in Abhängigkeit von der Frequenz. Je höher die Frequenz, desto kleiner wird der Abstand zwischen den Elementen, sodass hinter der Antenne wenig Platz für Komponenten bleibt.

Bild 2 zeigt links die Gold-Patch-Antennenelemente auf der Oberseite der Leiterplatte und rechts das analoge Frontend der Antenne auf der Unterseite der Leiterplatte. Eine Frequenzumsetzungsstufe und ein Verteilungsnetz auf zusätzlichen Lagen sind ebenfalls typisch für diese Designs. Es ist leicht zu erkennen, dass höherintegrierte ICs die Herausforderungen hinsichtlich des Layouts der Antennenkonstruktion mit dem erforderlichen Abstand deutlich verringern. Da die Antennen immer kleiner werden und mehr Elektronik auf kleinerer Grundfläche untergebracht werden muss, sind neue Halbleiter- und Gehäusetechnologien erforderlich, um diese Lösungen praktikabel zu machen.

Halbleitertechnologie und Gehäusetechnik

Die IC-Komponenten für Mikrowellen und Millimeterwellen (mmW), die als Bausteine für eine Phased-Array-Antenne verwendet werden, sind in Bild 3

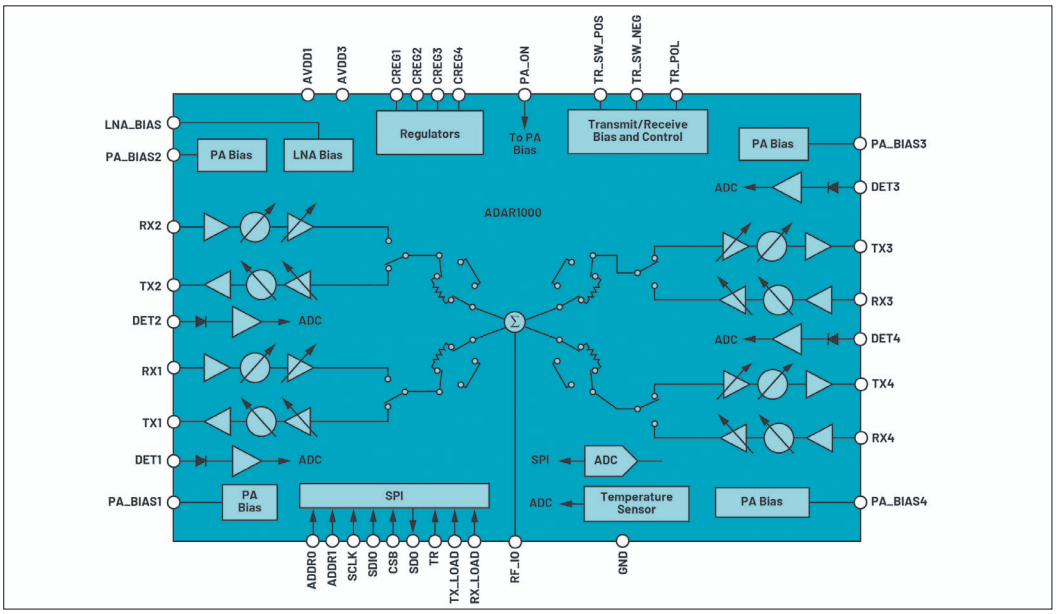


Bild 4: Funktionsblockdiagramm ADAR1000

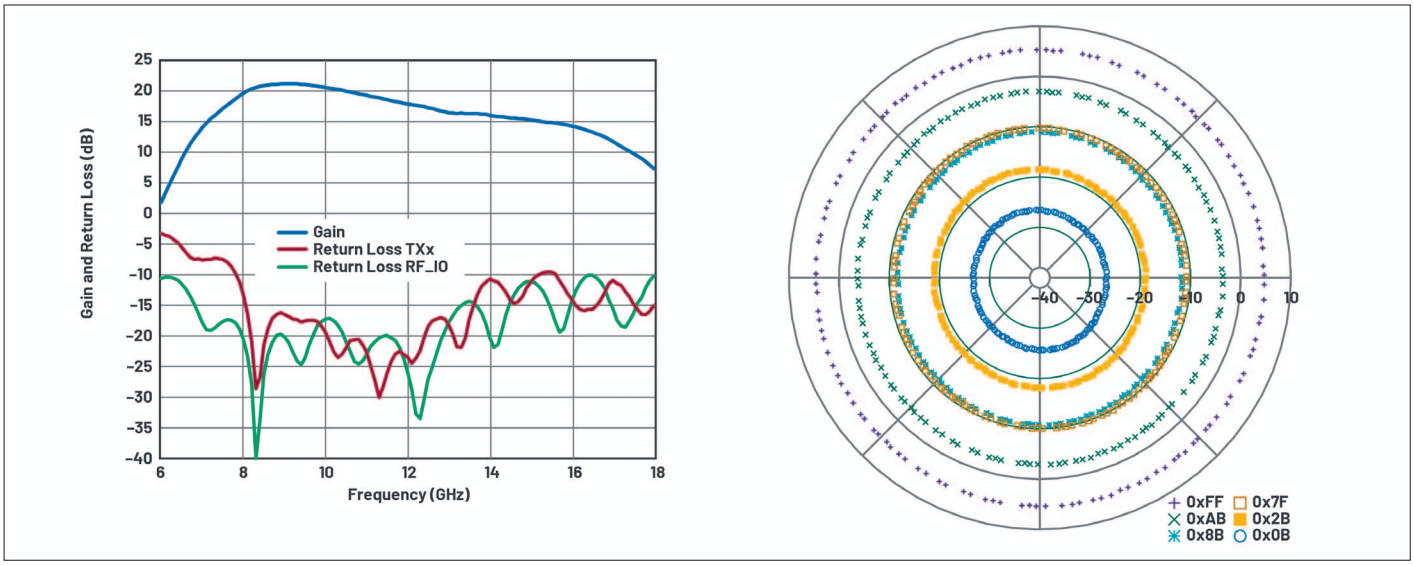


Bild 5: Gewinn/Rückflussdämpfung und Phase/Verstärkungssteuerung des ADAR1000 bei 11,5 GHz

dargestellt. Im Strahlformungsabschnitt regelt das Dämpfungsglied den Leistungspegel an jedem Antennenelement, sodass die Nebenkeulen des Antennendiagramms reduziert werden können (–>Tapering). Der Phasenschieber stellt die Phase eines jeden Antennenelements ein, um den Hauptstrahl der Antenne zu steuern, und zur Umschaltung zwischen Sender- und Empfängerpfad wird ein Schalter benutzt.

Im Frontend-IC-Bereich wird ein Leistungsverstärker für das Sendesignal, ein rauscharmer Verstärker für das Empfangssignal und schließlich ein weiterer Schalter zum Umschalten zwischen Sender und Empfänger verwendet. Bei früheren Implementierungen wurde jeder dieser ICs in einem separaten Gehäuse angeboten.

Bei fortschrittlicheren Lösungen könnte ein integrierter monolithischer Einkanal-GaAs-IC integriert werden, um diese Funktionalität zu erreichen. Nicht abgebildet, aber in den meisten Arrays vor dem Strahlformer enthalten, sind ein passives HF-Combiner-Netzwerk, ein Empfänger/Erreger sowie ein Signalprozessor.

Die zunehmende Verbreitung der Phased-Array-Antennentechnologie in jüngster Zeit wurde durch Fortschritte in der Halbleitertechnologie begünstigt. Bei den fortschrittlichen Geometrien in SiGe-BiCMOS, Silizium-On-Isolator (SOI) und Bulk-CMOS-Technologie werden Digital- und HF-Schaltkreise kombiniert. Diese ICs können sowohl die digitalen Aufgaben im Array ausführen als auch den HF-Signalweg steuern, um die gewünschte Phasen- und Amplitudeneinstellung zu erhalten. Es lassen sich heute mehrkanalige Strahlformungs-ICs realisieren, die eine Verstärkungs- und Phasenanpassung in einer 4-Kanal-Konfiguration durchführen und die auf bis zu 32 Kanäle für mmW-Designs abzielen.

Für Konzepte bei geringeren Leistungen könnte ein IC auf Siliziumbasis eine monolithische Lösung für alle bisherigen Funktionen sein. Bei Anwendungen mit höherer Leistung haben Leistungsverstärker auf Galliumnitridbasis die Leistungsdichte deutlich erhöht, die in der Elementarzelle einer Phased-Array-Antenne untergebracht werden kann. Bei diesen Verstärkern kamen herkömmlicherweise auf Wanderfeldröhren (TWT) basierende Technologien zum Einsatz oder GaAs-basierte ICs mit relativ geringer Leistung.

Bei Luftfahrtanwendungen lässt sich ein Trend zu Flat-Panel-Architekturen mit den Power-Added-Efficiency-Vorteilen (PAE) der GaN-Technologie erkennen. GaN hat es zudem bei großen bodengestützten Radargeräten ermöglicht, von einer Parabolantenne, die von einer TWT angesteuert wird, zu einer phased-array-basierten Antennentechnologie überzugehen, angesteuert von Festkörper-GaN-ICs.

Es stehen inzwischen monolithische GaN-ICs zur Verfügung, die mehr als 100 W Leistung mit über 50% PAE liefern können. Die Kombination dieses Wirkungsgrades mit dem geringen Tastverhältnis von Radaranwendungen ermöglicht oberflächenmontierte Lösungen, bei denen die erzeugte Wärme über die Gehäusebasis abgeführt werden kann. Diese oberflächenmontierten Leistungsverstärker reduzieren die Größe, das Gewicht und die Kosten des Antennenarrays erheblich.

Der zusätzliche Vorteil, der über die reine Leistungsfähigkeit von GaN hinausgeht, ist die Größenreduzierung im Vergleich zu bestehenden GaAs-IC-Lösungen. Beispielsweise reduziert ein GaN-basierter Leistungsverstärker mit 6...8 W im X-Band den Platzbedarf im Vergleich zu einem GaAs-basierten Verstärker um 50%. Diese Reduzierung des Platzbedarfs ist signifikant beim Versuch, diese Elektronik in die Elementarzelle einer Phased-Array-Antenne einzubauen.

Die Fortschritte in der Gehäusetechnologie ermöglichen zudem

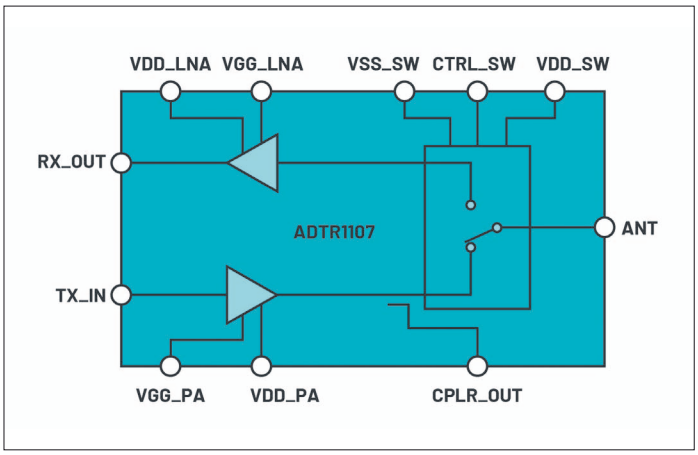


Bild 6: Funktionsblockdiagramm ADTR1107

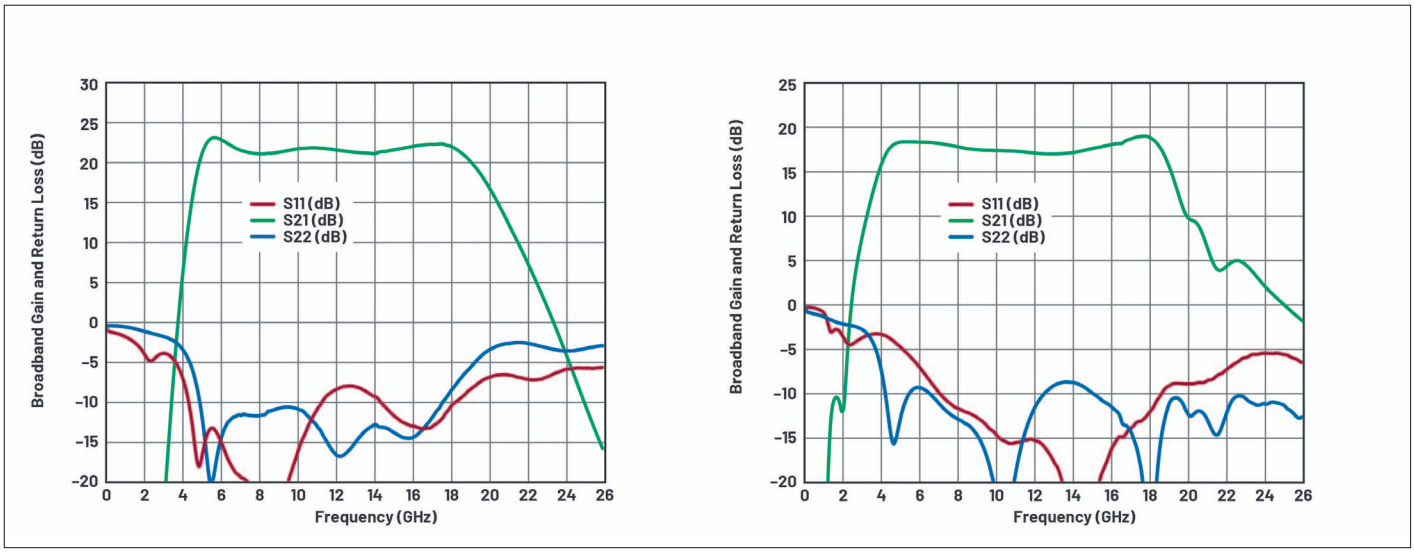


Bild 7: Sende- und Empfangsgewinn und die Rückflussdämpfung des ADTR1107

planare Antennenarchitekturen zu wesentlich geringeren Kosten. Für High-Reliability-Designs können vergoldete, hermetisch abgedichtete Gehäuse mit Chip-und-Draht-Bondings im Inneren verwendet werden. Diese Gehäuse sind für extreme Umgebungen zwar robuster, allerdings auch groß und teuer.

Bei Multichip-Modulen (MCMs) werden mehrere MMIC-Bausteine sowie passive Bauelemente in einem relativ kostengünstigen oberflächenmontierten Gehäuse kombiniert. MCMs ermöglichen nach wie vor das Mischen von Halbleitertechnologien, sodass die Leistung eines jeden Bauelements maximiert und gleichzeitig beträchtlich Platz eingespart werden kann. Beispielsweise kann ein Frontend-IC einen Leistungsverstärker, einen rauscharmen Verstärker und einen Sende-/Empfangsschalter enthalten. Die thermischen Durchkontaktierungen oder die massive Kupferfläche im Boden des Gehäuses werden zur Ableitung der Wärme verwendet. Für kommerzielle, militärische und Weltraum-Anwendungen, bei denen Kosten eingespart werden müssen, werden nun vielfach die wesentlich kostengünstigeren oberflächenmontierten Gehäusealternativen verwendet.

Strahlformer-ICs für Phased-Arrays

Integrierte analoge Strahlformungs-ICs, oft als Core-Chips bezeichnet, werden zur Unterstützung einer Reihe von Anwendungen wie Radar, Satellitenkommunikation und 5G-Telekommunikation eingesetzt. Die Hauptfunktion dieser Chips besteht darin, den relativen Gewinn und die Phase eines jeden Kanals genau einzustellen, sodass sich die Signale in der gewünschten Richtung des Antennenhauptstrahls kohärent addieren. Sie werden für analoge Phased-Array-Anwendungen oder hybride Arrayarchitekturen entwickelt, die eine Kombination aus digitaler Strahlformung und analoger Strahlformung verwenden.

Der X-/Ku-Band-Strahlformungs-IC ADAR1000 ist ein 4-Kanal-Bauelement mit einem Frequenzbereich von 8 bis 16 GHz, das im TDD-Modus (Time Division Duplex) arbeitet, wobei Sender und Empfänger in einem IC integriert sind. Im Empfangsmodus durchlaufen die Eingangssignale vier Empfangskanäle und werden anschließend an einem RF_IO-Pin zusammengeführt. Im Sendemodus wird das RF_IO-Eingangssignal aufgeteilt und durchläuft die vier Sendekanäle. Ein Blockdiagramm ist in Bild 4 dargestellt.

Eine einfache serielle Vierdraht-Schnittstelle (SPI) steuert die Onchip-Register. Zwei Adress-Pins ermöglichen die SPI-Steuerung von bis zu vier Geräten auf denselben seriellen Leitungen. Dedizierte Sende- und Empfangs-Pins sorgen für die Synchronisierung aller Core-Chips im selben Array. Ein einzelner Pin steuert den schnellen Wechsel zwischen Sende- und Empfangsmodus. Der vierkanalige IC ist zur einfachen Integration in Flachantennenarrays in einem 7 × 7 mm großen oberflächen-

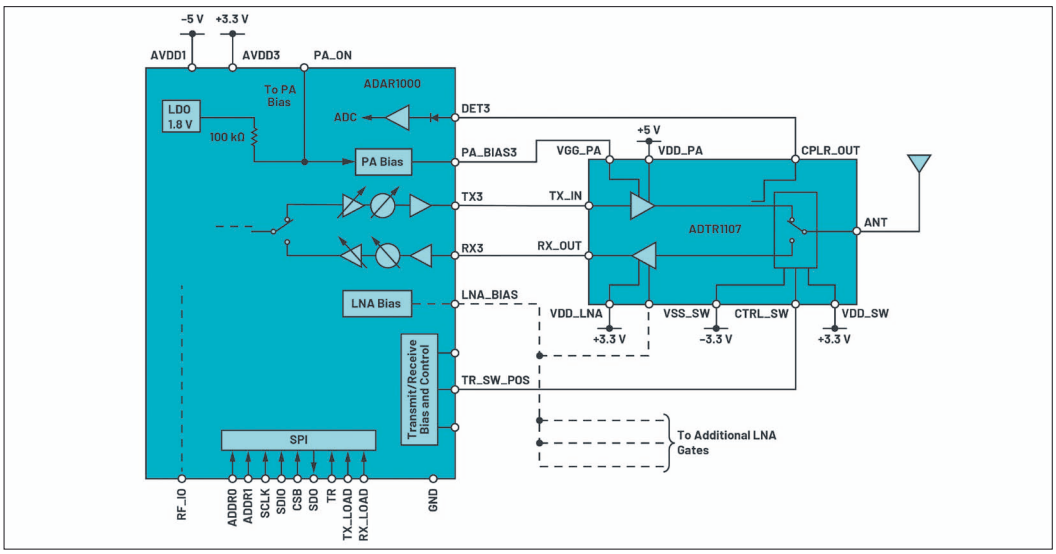


Bild 8: Schnittstelle zwischen dem Frontend-IC ADTR1107 und dem X-Band- und Ku-Band-Strahlformer ADAR1000

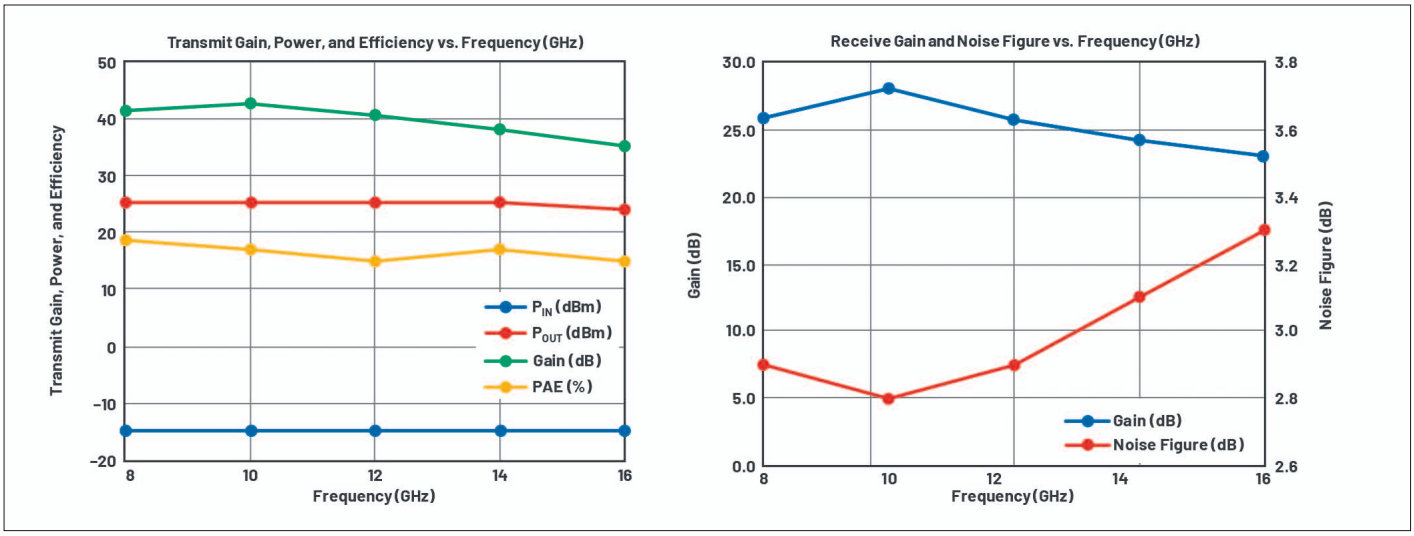


Bild 9: Sende- und Empfangsleistung des ADTR1107 in Verbindung mit dem ADAR1000 (einkanalig)

montierbaren QFN-Gehäuse untergebracht. Der hohe Integrationsgrad in Verbindung mit einem kleinen Gehäuse löst einige der Probleme hinsichtlich Größe, Gewicht und Leistung in Phased-Array-Architekturen mit hoher Kanalzahl. Der Baustein erzeugt pro Kanal eine Verlustleistung von nur 240 mW/Kanal im Sendebetrieb und 160 mW/Kanal im Empfangsbetrieb.

Die Sende- und Empfangskanäle sind direkt nach außen geführt und für die Verbindung mit einem Frontend-IC ausgelegt. Bild 5 zeigt Diagramme von Verstärkung und Phase für den Baustein. Es wird eine vollständige 360°-Phasenabdeckung mit Schritten von weniger als 2,8° und über 30 dB Verstärkungsanpassung erreicht.

Der ADAR1000 enthält einen Speicher für bis zu 121 Strahlzustände, wobei ein Zustand alle Phasen- und Verstärkungseinstellungen für den gesamten IC enthält. Der Sender liefert ca. 19 dB Verstärkung bei 15 dBm Sättigungsleistung, wobei die Empfangsverstärkung ca. 14 dB beträgt. Eine weitere wichtige Messgröße ist die Phasenänderung über die Verstärkung, die über einen Bereich von 20 dB etwa 3° beträgt. Entsprechend beträgt die Verstärkungsänderung mit zunehmender Phase etwa 0,25 dB über die gesamte 360°-Phasenabdeckung, was die Kalibrierung erleichtert.

Eine Ergänzung zum Strahlformungs-Chip ADAR1000 ist das Frontend-IC ADTR1107. Der ADTR1107 ist ein kompakter 6…18-GHz-Frontend-IC mit integriertem Leistungsverstärker, rauscharmem Verstärker (LNA) und einpoligem Wechselschalter (SPDT). Das Blockdiagramm ist in Bild 6 dargestellt.

Dieser Frontend-IC bietet 25 dBm gesättigte Ausgangsleistung und 22 dB Kleinsignalverstärkung im Sendezustand sowie 18 dB Kleinsignalverstärkung und ein Rauschmaß von 2,5 dB (einschließlich Sende-/Empfangsschalter) im Empfangszustand. Der Baustein verfügt über einen Richtkoppler zur Leistungserfassung. Die Ein-/Ausgänge (I/Os) sind intern an 50 Ohm angepasst. Der ADTR1107 wird in einem 5 × 5 mm großen 24-Pin-LGA-Gehäuse (Land Grid Array) geliefert. Sende- und Empfangsgewinn und Rückflussdämpfung sind in Bild 7 dargestellt.

Der ADTR1107 wurde für eine einfache Kombination mit dem ADAR1000 entwickelt. Ein Schnittstellen-Schaltbild bringt Bild 8. Vier ADTR1107-ICs werden von einem einzigen ADAR1000-Kernchip angesteuert. Der Einfachheit halber sind hier nur die Anschlüsse für einen der vier ADTR1107-ICs dargestellt.

Der ADAR1000 liefert alle erforderlichen Gate-Bias-Spannungen und Steuersignale, wodurch sich eine nahtlose Schnittstelle zum Frontend-IC ergibt. Obwohl das LNA-Gate des ADTR1107 intern vorgespannt ist, kann die Spannung auch über den ADAR1000 gesteuert werden. Die Gate-Spannung für den Leistungsverstärker ADTR1107 wird ebenfalls vom ADAR1000 bereitgestellt. Für die Gate-Bias-Spannung der Leistungsverstärker werden vier unabhängige negative Gate-Spannungen benötigt, da ein ADAR1000 vier ADTR1107 ansteuert. Jede Spannung wird über einen 8-Bit-DAC eingestellt. Diese Spannung kann über den ADAR1000-TR-Eingang oder über eine serielle periphere Schnittstelle aktiviert werden. Die Aktivierung des ADAR1000-TR-Pins schaltet die Polarität/Richtung des ADAR1000 zwischen Empfangs- und Sendemodus um. Der TR_SW_POS-Pin kann die Gates von bis zu vier Schaltern ansteuern und zudem zur Steuerung des SPDT-Schalters ADTR1107 verwendet werden.

Der Kopplerausgang CPLR_OUT des ADTR1107 kann zur Messung der Sendeausgangsleistung an einen der vier HF-Detektoreingänge des ADAR1000 (DET1 bis DET4 in Bild 4) rückgekoppelt werden. Diese HF-Diodendetektoren haben einen Eingangsbe-

Über den Autor

Jeff Lane hat einen Masterabschluss in Elektrotechnik von der University of Massachusetts und arbeitet seit 2001 für Analog Devices. Er hat langjährige Erfahrung in den Bereichen Mikrowellenantennendesign, Systemtechnik, Vertrieb und Marketing. Derzeit ist er als Produktmarketing-Ingenieur im Bereich Luft- und Raumfahrt, Verteidigung und HF-Produkte tätig, wobei er sich hauptsächlich mit HF- und Mikrowellen-MMIC-Verstärkern befasst. Er ist zu erreichen unter jeff.lane@analog.com.

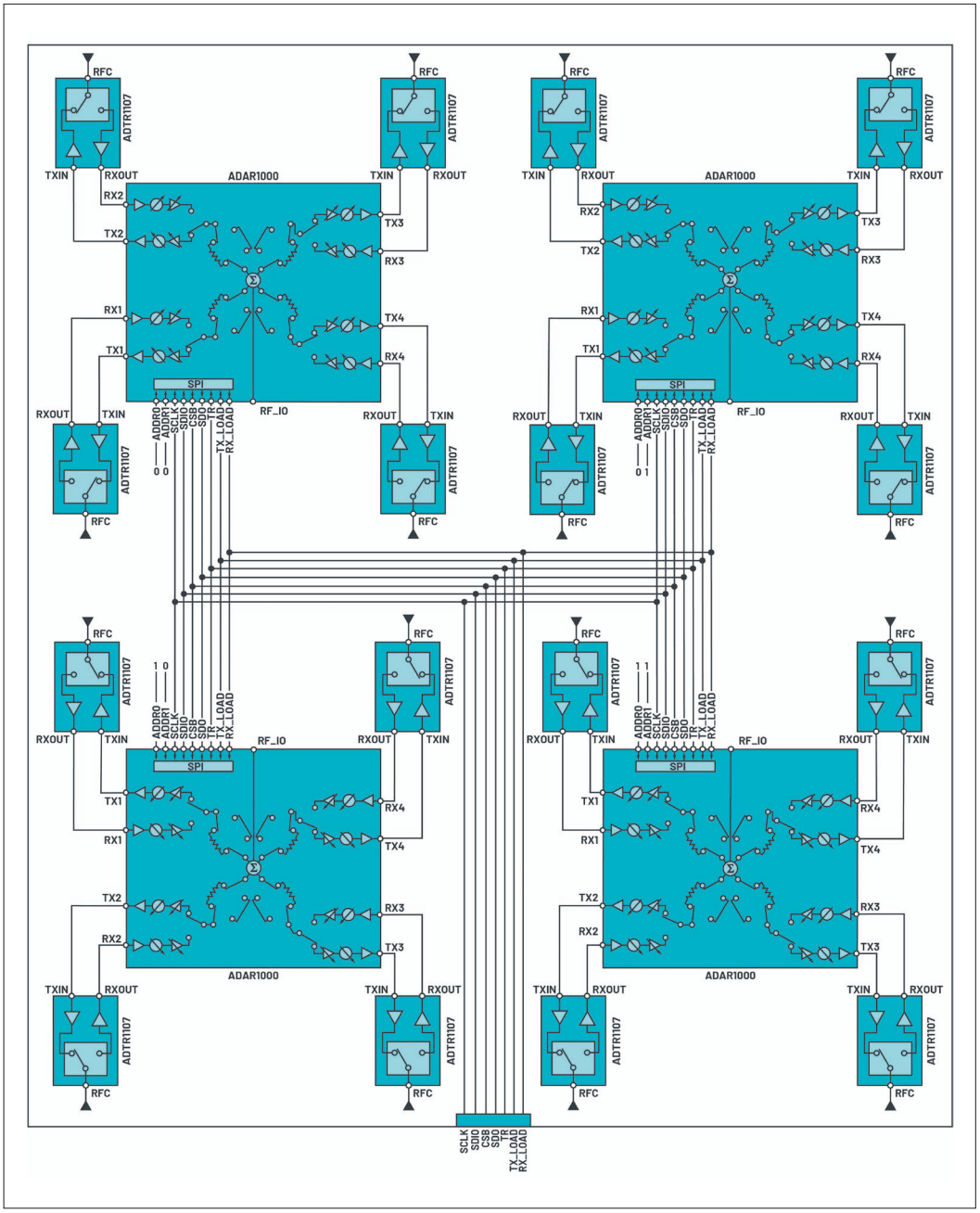


Bild 10: Vier ADAR1000-Chips steuern 16 ADTR1107-Chips an

reich von -20 bis +10 dBm. Der Koppelfaktor des Richtkopplers ADTR1107 reicht von 28 dB bei 6 GHz bis 18 dB bei 18 GHz.

Das Pulsen des ADTR1107 kann über die vom ADAR1000 gesteuerte Gate-Spannung erreicht werden, während die Spannung am der Drain-Anschluss konstantgehalten wird. Dies hat Vorteile gegenüber dem Pulsen über den Drain-Anschluss, da dies einen Hochleistungs-MOSFET-Schalter und Gate-Treiberbaustein erfordern würde im Vergleich zum niedrigen Strom für das Schalten des Gates. Es ist zudem zu beachten, dass der ADAR1000 genügend Leistung hergibt, um den ADTR1107 im Sendemodus zu sättigen, und dass der ADTR1107 dafür ausgelegt ist, die gesamte reflektierte Leistung im Falle eines Antennenkurzschlusses zu überstehen.

Die kombinierten Leistungsmerkmale des ADTR1107 und des ADAR1000 sowohl im Sende- als auch im Empfangsmodus über einen Frequenzbereich von 8 bis 16 GHz bringt Bild 9. Im Sendemodus stehen eine Verstärkung von 40 dB und eine gesättigte Ausgangsleistung von 26 dBm zur Verfügung, während im Empfangsmodus eine Verstärkung von 25 dB bei einer Rauschzahl von ungefähr 2,9 dB vorliegt.

Bild 10 zeigt vier ADAR1000-Chips, die 16 ADTR1107-Chips ansteuern. Eine einfache Vierdraht- SPI-Schnittstelle steuert die On-Chip-Register. Zwei Adress-Pins ermöglichen die SPI-Steuerung von bis zu vier ADAR1000-Chips auf denselben seriellen Leitungen. Dedizierte Load-Pins für Sende- und Empfangsbetrieb sorgen zudem für die Synchronisierung aller Core-Chips im selben Array, wobei ein einziger Pin das schnelle Umschalten zwischen den Sende- und Empfangsmodus steuert.

Transceiver-Chipsätze und andere Begleitprodukte

Hochintegrierte HF-Transceiver-Chips ermöglichen eine bessere Integration auf Antennenebene. Der ADRV9009 ist ein Beispiel für einen solchen Chip. Er enthält zwei Sender und Empfänger, einen integrierten Synthesizer und digitale Signalverarbeitungsfunktionen. Der Baustein enthält einen hochmodernen Direct-Conversion-Empfänger mit hohem Dynamikbereich, großer Bandbreite, Fehlerkorrektur und eingebauter digitaler Filterung. Die Zusatzfunktionen umfassen einen ADC und einen DAC. Mehrzweck-Ein-/Ausgänge für den Leistungsverstärker und HF-Frontend-Regelung sind ebenfalls integriert. Eine Hochleistungs-Phasenregelschleife ermöglicht eine Fraktional-N-HF-Frequenzsynthese für die Signalwege von Sender und Empfänger. Äußerst geringer Stromverbrauch und umfassende Abschaltmodi dienen dazu, Strom zu sparen. Der ADRV9009 ist mit einem 12 × 12 mm großen 196-Pin-Ball-Grid-Array im Chip-Maßstab ausgestattet.

Komplette Signalkette

Analog Devices bietet die komplette Signalkette für Phased-Array-Antennendesigns von der Antenne bis ins kleinste Detail an und hat zudem dem die ICs für diese Anwendung optimiert, was Kunden eine schnellere Markteinführung ermöglicht. Die Fortschritte in der IC-Technologie haben zu einem Technologiewandel im Antennen-Design geführt, was Veränderungen in verschiedenen Branchen vorantreibt. ◄