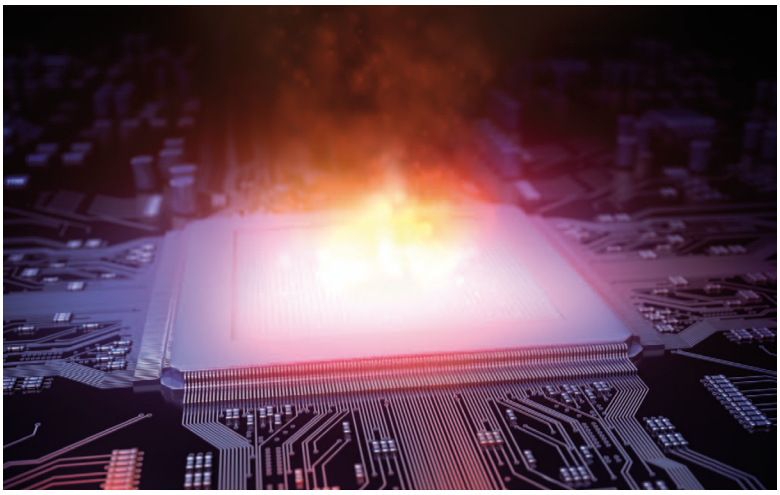
IEC-Systemüberspannungsschutz für analoge Eingänge sicherstellen



Externe Hochspannungsspitzen, die mit den analogen Eingängen und Ausgangsknoten eines Systems interagieren, können die integrierten Schaltungen (ICs) innerhalb des Systems zerstören, wenn die analogen Eingänge nicht entsprechend geschützt werden. Die analogen Ein- und Ausgangs-Pins eines modernen IC sind üblicherweise vor elektrostatischen Hochspannungsentladungen (ESD) geschützt. Das Human-Body-Model (HBM), das Maschinenmodell (MM) und das Charged-Device-Modell (CDM) sind die Standards auf Bausteinebene, die verwendet werden, um die Fähigkeiten der Bausteine zu messen, ESD-Ereignisse zu verkraften. Diese Tests wurden so entwickelt, dass sie den Produktions- und Baugruppen-Bestückungsprozess überstehen, die üblicherweise in einer geregelten Umgebung stattfinden.

Systeme, die in rauen elektromagnetischen Umgebungen arbeiten, müssen an den Ein- oder Ausgangsknoten hohen Spannungsspitzen widerstehen – und man muss dazu von den Standards auf Bausteinebene auf Standards für die Widerstandsfähigkeit gegenüber hohen Spannungsspitzen auf der Systemebene übergehen, denn es gibt dabei einen wesentlichen Unterschied bezüglich des Energieniveaus, das an den Pin eines IC angelegt wird. Deshalb muss ein IC, das direkt mit diesen System-Ein-/Ausgangsknoten verbunden ist, ausreichend geschützt werden, um den hohen Spannungsspitzen auf Systemebene zu widerstehen. Diese Schutzmaßnahmen nicht schon früh im Systemdesign zu berücksichtigen, kann zu einem unzureichenden Schutz des Systems, verzögerter Markteinführung und verringerter Systemleistung führen. Dieser Artikel beschreibt, wie man empfindliche analoge Ein- und Ausgangsknoten vor diesen Spannungsspitzen nach IEC-Standard schützt.

Kurz gefasst

Integrierte Schaltungen (ICs) können durch externe Hochspannungsspitzen, die auf die analogen Eingänge und Ausgangsknoten eines Systems einwirken können, zerstört werden. Dieser Artikel beschreibt, wie man diese empfindlichen Ein- und Ausgangsknoten vor diesen Spannungsspitzen schützt.

Die IEC 61000

Die IEC 61000 ist der Standard, der die Unempfindlichkeit gegenüber EMC auf Systemebene beschreibt. Die drei Sektionen dieses Standards, die sich mit hohen Spannungsspitzen befassen, sind IEC 61000-4-2, IEC 61000-4-4 und IEC 61000-4-5. Dies sind die Standards für elektrostatische Entladungen (ESD) auf Systemebene, schnelle elektrische Spannungsspitzen (EFT) und Schaltstoßspannungen (surge). Diese Standards definieren die Signalformen, Testverfahren und Testniveaus zur Untersuchung der Immunität von elektrischen und elektronischen Geräten, wenn sie diesen Spannungsspitzen ausgesetzt sind.

Die primäre Aufgabe des IEC 61000-4-2-Tests ist es, die Immunität des Systems auf externe ESD-Ereignisse zu bestimmen, die auf das System während des Betriebs einwirken, z. B. wenn ein Systemein- oder -ausgang in Kontakt mit einem aufgeladenen Menschen, Kabel oder Werkzeug kommt. IEC 61000-4-2 spezifiziert das Testverfahren mit zwei Kontaktmetho-

Autor:
David Forde, Applikations-Ingenieur in die Instrumentation and Precision Technology Group und arbeitet am Produktportfolio analoger Schalter und Multiplexer.

Analog Devices
Welche ADresse kommt jetzt drunter?

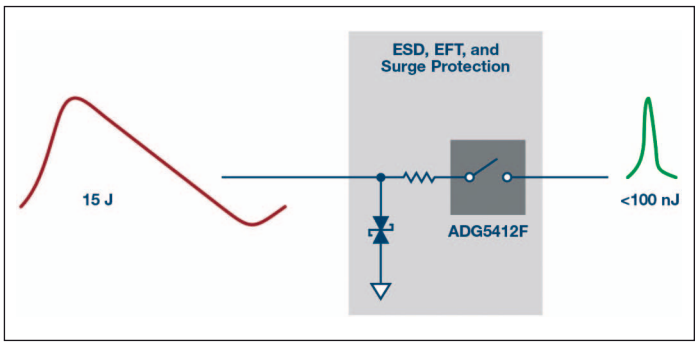


Bild 1: IEC-Systemschutz für analoge Präzisionseingänge

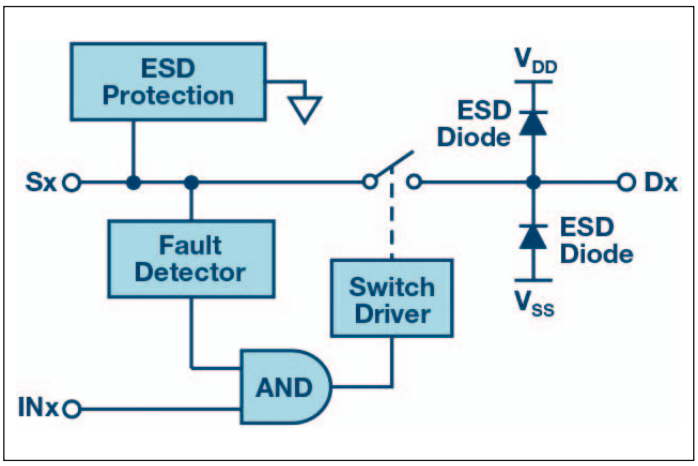


Bild 2: Funktions-Blockdiagramm eines OVP-Schalters

den: Kontaktentladung und Entladung über einen Luftspalt.

Der EFT-Test nach IEC 61000-4-4 betrifft das Einkoppeln einer Anzahl von extrem schnellen Spannungsimpulsen auf die Signalleitungen, Störungen durch Spanungsspitzen, die von externen schaltenden Schaltkreisen herrühren, die kapazitiv in die Signalleitungen eingekoppelt werden. Diese Testmethode reflektiert das Kontaktprellen eines Schalters oder Spannungsspitzen, die vom Schalten induktiver oder kapazitiver Lasten verursacht werden, wie sie häufig in industriellen Umgebungen vorkommen.

Schaltstoßspannungen werden von Überspannungen durch Schalten oder von Blitzen verursacht. Schalttransienten können beim Schalten von Leistungselektroniksystemen, Lastwechseln in Energieverteilungssystemen, oder unterschiedlichen Systemfehlern, wie Kurzschlüssen oder Lichtbogenfehler auf das Massesystem der Installation vorkommen. Blitztransienten können von den hohen Strömen und Spannungen resultieren, die in die Schaltung von naheliegenden Blitzeinschlägen eingespeist werden.

Überspannungsbegrenzer (TVS) - Grundlegende Parameter

Ein Überspannungsbegrenzer (TVS = transient voltage suppressor) kann verwendet werden, um Überspannungen zu begrenzen. Er wird eingesetzt, um hohe Spannungsspitzen zu klemmen und große Ströme, weg von der empfindlichen Schaltung zu verschieben. Die grundlegenden Parameter für einen TVS sind:

- Betriebs-Spitzensperrspannung: Die Spannung, unter der keine signifikante Leitung auftritt.
- Durchbruchspannung: Die Spannung, bei der eine spezifizierte Leitung einsetzt.
- Maximale Klemmspannung: Die maximale Spannung über dem Baustein, wenn es den maximal spezifizierten Strom leitet

Es gibt mehrere Faktoren, die in Betracht gezogen werden müssen, wenn man einen TVS-Baustein an einem Systemein- oder -ausgang einsetzt. Ein ESD- oder EFT-Ereignis generiert eine sehr schnelle Transientenform (1 bis 5 ns), die in einem Anfangsüberschwingen des Systemeingangs führt bevor das TVS-Bauteil die Spannung bei seiner Durchbruchspannung klemmt. Ein Schaltstoß hat eine andere Transientenform mit einer langsamen Anstiegszeit (1,2 µs) und langer Pulsdauer (50 µs) und bei diesem Ereignis wird die Spannung anfangs bei der Durchbruchspannung geklemmt, kann aber weiter bis auf die maximale TVS-Klemmspannung ansteigen. Darüber hinaus muss der TVS-Baustein höhere als jede tolerierte Gleichüberspannung verkraften, die durch falsche Verdrahtung, Leistungseinbrüche oder Anwendungsfehler verursacht ist, um das System vor dieser hohen Gleichspannung zu schützen. Alle drei dieser Situationen können eine potentiell zerstörende Überspannung an den Eingängen der nachgelagerten Schaltungen hervorrufen.

Analoge Eingangsschutzschaltungen

Um den Ein-/Ausgangsgknoten eines Systems vollständig zu schützen, muss das System vor Gleichüberspannungen und hohen Spannungsspitzen geschützt werden. Bei Einsatz eines robusten Präzisionsschutzschalters (OVP) am Systemeingang, kombiniert mit einem TVS können empfindliche nachgelagerte Schaltungen (z. B. A/D-Wandler oder Verstärker-Ein-/Ausgänge) geschützt werden, da dieser genutzt werden kann, Überspannungen abzublocken und Restströme zu unterdrücken, die vom TVS nicht auf Masse abgeleitet wurden.

Bild 2 zeigt das Funktions-Blockdiagramm eines typischen Überspannungsschutzschalters. Man beachte, dass dieser Schalter an seinem Eingangsknoten keine ESD-Schutzdioden hat, die auf ihre Versorgung referenzieren. Stattdessen hat er eine ESD-Schutzzelle, die über der maximalen Standoff-Spannung triggert, was es dem Baustein erlaubt, Spannungen über seinen Versorgungen auf gleichem Niveau zu halten und zu blockieren. Da ein analoges System normalerweise erfordert, dass nur die außenliegenden Pins des Schalters IEC-Schutz benötigen, bleiben die ESD-Schutzdioden an den innen liegenden Pins erhalten (bezeichnet als Schaltausgang oder Drain-Seite). Diese Dioden, obwohl hinzugefügt, sind vorteilhaft, da sie als sekundäres Schutzbauteil dienen. Während einer kurzen Dauer wird eine hohe Spanungsspitze mit einer schnellen Anstiegszeit, wie ES oder EFT, geklemmt, so dass

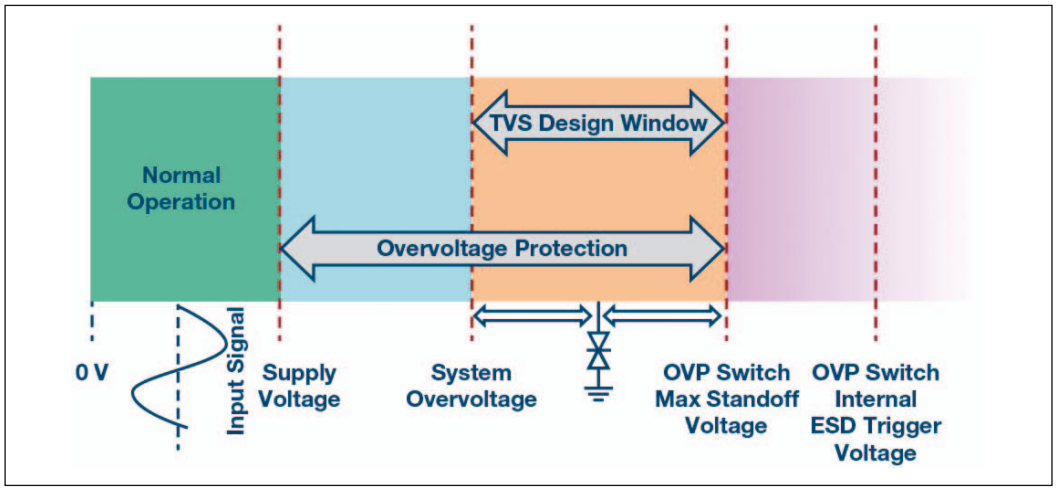


Bild 3: Betriebsbereiche eines Systems

Schutzart	IEC 61000-4-2 ESD-Kontaktentladung	IEC 61000-4-2 ESD Kontaktentladung, IEC 61000-4-2 ESD Luftentladung	IEC 61000-4-4 EFT	IEC 61000-4-4 EFT IEC 61000-4-5 Schaltstoß
33 V TVS und 0 Ohm Widerstand	5 kV		3 kV	4 kV
33 V TVS und 10 Ohm Widerstand	8 kV	16 kV	4 kV	4 kV
45 V TVS und 0 Ohm Widerstand	4 kV		2 kV	4 kV
45 V TVS und 15 Ohm Widertand	8 kV	16 kV	4 kV	4 kV
54 V TVS und 30 Ohm Widerstand	8 kV	16 kV	4 kV	4 kV

Tabelle 1: Testergebnisse (IEC Luftspalt wurde nicht getestet mit 0 Ohm Widerstand bei 33 V TVS und 45 V TVS)

diese Spannung die nachgelagerten Schaltungen nicht erreicht. Bei einer langen Dauer wird eine hohe Spanungstransiente mit einer langsamen Anstiegszeit, wie Schaltstöße, über die Ausgangsspannung des Schalters von den internen Schutzdioden geklemmt, bevor der Überspannungsschutz des Schalters aktiviert wird und der Schalter öffnet, um den Fehler vollständig von den nachgelagerten Schaltungen fern zu halten.

Bild 3 zeigt die Betriebsbereiche für einen Systemeingang, der mit der Außenwelt verbunden ist. Der linke (grüne) Bereich repräsentiert den Normalbetrieb, bei dem die Eingangsspannung innerhalb des Bereichs der Versorgungsspannung liegt. Der zweite Bereich von links (blau) repräsentiert den Bereich möglicher anhaltender Gleichspannung oder langer Dauer von Wechselüberspannungen, die am Eingang wegen Leistungsverlust, falscher Verdrahtung oder Kurzschlüssen auftreten. In diesem Diagramm sind auch auf der ganz rechten Seite (violett) die Triggerspannung für die internen ESD-Schutzdioden des Überspannungsschutzschalters dargestellt. Die TVS-Durchbruchspannung (orange) muss niedriger gewählt werden, als die maximale Standoff-Spannung des Überspannungsschutzschalters und auch größer als jede bekannte anhaltende Gleichspannung oder Wechselüberspannung mit langer Dauer, um ein unbeabsichtigtes triggern des TVS zu verhindern.

Die folgende Schutzschaltung in Bild 4 verkraftet bis zu 8 kV IEC-ESD (Kontaktentladung), 16 kV IEC-ESD (Luftentladung), 4 kV EFT und 4 kV Schaltstoß. Der ADG5412F (±55 V Überspannungsschutz und -erkennung, Vierfach-SPST-Schalter von Analog Devices) widersteht den Überspannungen, die von ESD, EFT und Schaltstoß-Transienten verursacht werden, wobei der Überspannungsschutz, kombiniert mit den Schutzdioden am Drain die nachgelagerten Schaltungen isoliert und schützt. Tabelle 1 zeigt die Pegel der Hochspannungstransienten denen der ADG5412F bei unterschiedlichen Kombinationen von TVS-Durchbruchspannungen und Widerständen widersteht.

Das Schutznetzwerk besteht aus einem TVS und einem optionalen Widerstand mit niedrigem Wert. Dieser Widerstand ist nötig, um höhere Pegel des ESD- und EFT-Schutzes zu erreichen, da er das triggern der internen ESD-Schutzzelle des Überspannungsschalters verhindert, bevor der TVS die Spannung auf den Eingang klemmt. Bild 4 stellt auch die verschiedenen Strompfade während einer Hochspannungsspitze dar. Der Großteil des Stroms wird über den TVS-Baustein auf Masse abgeleitet (Pfad I1). Pfad I2 zeigt den Strom, der über die internen ESD-Dioden am Ausgang des ADG5412F abfließt, wobei die Ausgangsspannung auf 0,7 V über der Versorgungsspannung geklemmt wird. Und schließlich ist der Strom in Pfad I3 der restliche Strompegel, den die nachgelagerten Schaltungen vertragen müssen. Weitere detaillierte Informationen über diese Schutzschaltung liefert die Applikationsschrift AN-1436 von Analog Devices.

IEC-ESD-Schutz

Die Bilder 6 und 7 zeigen die Messergebnisse die mit der Testschaltung aus Bild 5 sowohl an 8 kV Kontaktentladung als auch 16 kV Luftentladung IEC-ESD gewonnen wurden. Wie bereits beschrieben, gibt es eine anfängliche Überspannung am Source-Pin, bevor der TVS die Spannung auf rund 54 V klemmt. Die Spannung am Drain des Schalters wird während dieser Überspannung auf 0,7 V über der Versorgungsspannung geklemmt. Die Messung des Drain-Stroms zeigt den Strom, der in die Dioden des nachgelagerten Bausteins fließt. Der Spitzenstrom des Pulses ist ungefähr 680 mA und seine Dauer beträgt etwa 60 ns. Zum Vergleich: ein 1 kV HBM-ESD-Puls hat einen Spitzenstrom von 660 mA und eine Dauer von 500 ns. Deshalb ist die Schlussfolgerung vertretbar, dass eine nachgelagerte Komponente mit einer HBM-ESD-Auslegung von 1 kV

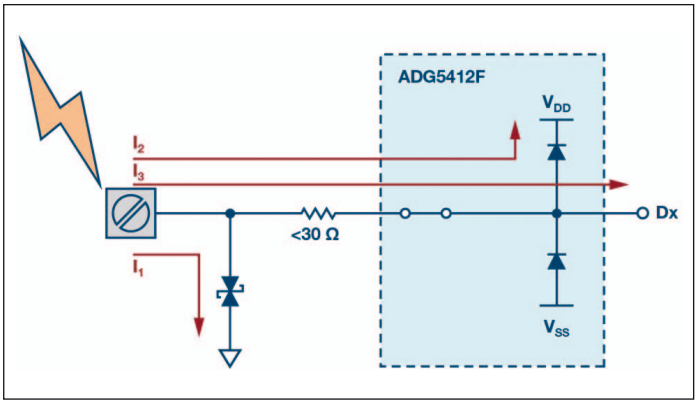


Bild 4: Schutzschaltung

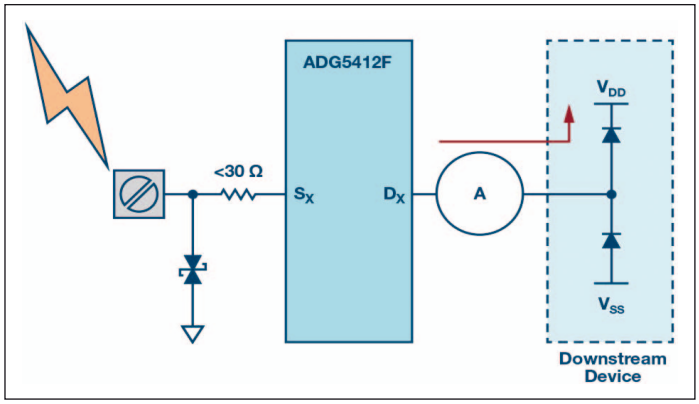


Bild 5: Testschaltung

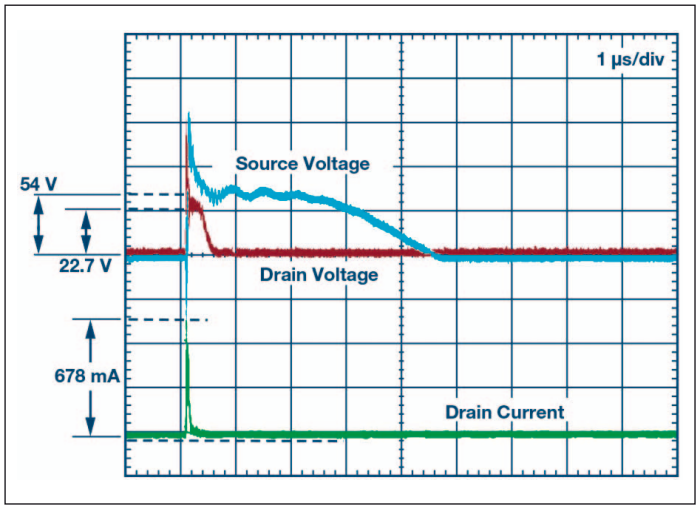


Bild 6: Drain-Spannung und Ausgangsstrom am Drain während einer 8-kV-Kontaktentladung

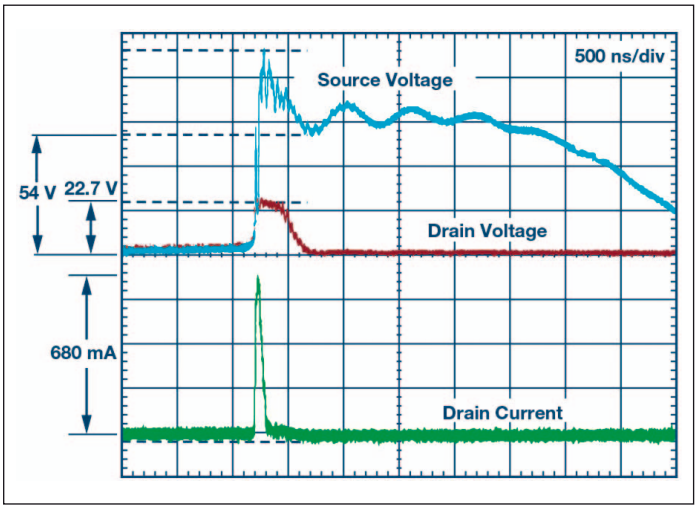


Bild 7: Drain-Spannung und Ausgangsstrom am Drain während einer 16-kV-Luftentladung

bei Einsatz dieser Schutzschaltung sowohl der 8 kV Kontaktentladung als auch der 16 kV Luftentladung nach IEC ESD widerstehen sollte.

EFT-Schutz

Bild 8 zeigt das Messergebnis eines 4-kV-EFT-Pulses. Ähnlich wie bei einer ESD-Transiente gibt es eine anfängliche Überspannung am Source-Pin, bevor der TVS-Baustein die Spannung auf ungefähr 54 V klemmt. Die Spannung am Drain des Schalters während dieser Überspannung ist wieder auf 0,7 V über der Versorgungsspannung geklemmt. Der Spitzenstrom dieses Pulses, der in den nachgelagerten Baustein fließt, ist in diesem Fall nur 420 mA und die Dauer beträgt nur rund 90 ns. Wieder mit einem HBM-ESD-Ereignis verglichen, hat ein 750 V HBM-ESD-Puls einen Spitzenstrom von 500 mA und eine Dauer von 500 ns. Die Energie wird deshalb während eines 4-kV-EFT-Ereignisses an den Pin des nachgelagerten Bauteils weitergeleitet, die aber geringer ist, als die eines 750-V-HBM-ESD-Pulses.

Überspannungsschutz

Das Messergebnis in Bild 9 zeigt das Resultat einer 4-kV-Überspannungsspitze, die am Eingang der Schutzschaltung anliegt. Wie bereits erwähnt kann die Spannung über die Durchbruchspannung der TVS bis zu dessen maximaler Klemmspannung ansteigen. Der Überspannungsschutzschalter in dieser Schaltung hat eine Reaktionszeit von ungefähr 500 ns und die Spannung am Drain des Bausteins ist während dieser ersten Zeitspanne von 500 ns auf 0,7 V über der Versorgungsspannung geklemmt. Der Spitzenstrom, der an das nachgelagerte Bauteil fließt beträgt während dieser Zeitspanne nur 608 mA und nach weiteren ungefähr 500 ns schaltet der Schalter ab und isoliert die nachgelagerte Schaltung vom Fehler. Und wieder wird weniger Energie übertragen als während eines 1-kV-HBM-ESD-Ereignisses.

Zusammenfassung

Dieser Artikel beschreibt wie man die analogen Ein- und Ausgänge einer Integrierten Schaltung vor hohen Spannungsspitzen schützt, wie es die Standards IEC 61000-4-2, IEC 61000-4-4 und IEC 61000-4-5 vorschreiben.

Diese Information bietet Systementwicklern die erforderliche Kenntnis für die Entwicklung einer Schutzschaltung für System-Ein- und -Ausgänge und dabei folgende Vorteile zu gewinnen:

- Einfaches Design der Schutzschaltung
- Schnellere Markteinführung
- Höhere Leistung der Schutzschaltung wegen der geringeren Anzahl erforderlicher diskreter Komponenten
- Reduzierte Werte der Serienwiderstände im Signalpfad
- Schutz auf Systemebene für die folgenden Standards
  - IEC 61000-4-2 16 kV air discharge (Luftentladung)
  - IEC 61000-4-2 8 kV contact discharge (Kontaktentladung)
  - IEC 61000-4-4 4 kV
  - IEC 61000-4-5 4 kV
  - Überspannungsschutz für AC- und anhaltende DC-Spannungen bis zu ±55 V
  - Abschaltschutz bis zu ±55 V ◀

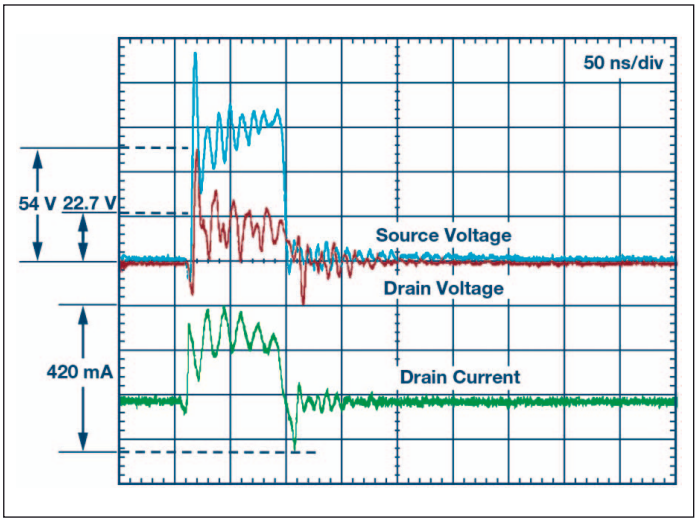


Bild 8: EFT-Strom bei einem einzigen Puls

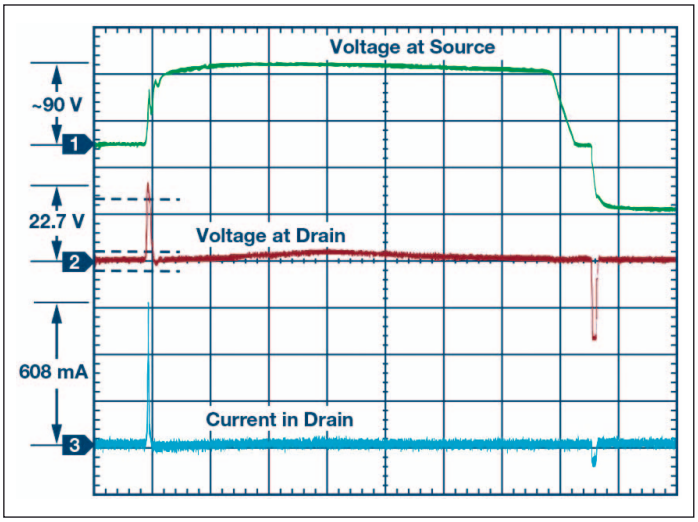


Bild 9: Betrieb der OVP während eines längeren Schaltstoßes (surge)