

Störabstand bei Breitband-A/D-Wandlern mit hohen Abtastraten

Bei der Auswahl eines breitbandigen A/D-Wandlers für ein High-Performance-System sollten mehrere analoge Eingangsspezifikationen beachtet werden, wie Auflösung, Sample Rate, Signal/Rausch-Verhältnis (SNR), effektive Abzahl von Bits (ENOB), Eingangsbandbreite, störfreier Dynamikbereich (Spurious Free Dynamic Range, SFDR) sowie differentielle oder integrale Nichtlinearität.

Für sogenannte Gigasample per Second (GSPS) ADCs ist der SFDR eine der wichtigsten AC-Performance-Spezifikationen. Der SFDR definiert die Fähigkeit des ADCs und damit meist des gesamten Systems, ein Nutzsignal von jegdeweden Störinflüssen, wie Rauschen oder unerwünschten Störsignalen, fernzuhalten.

Hintergrundwissen zum SFDR

Um eine hohe Umwandlungsgeschwindigkeit bei den GSPS ADCs zu erreichen, wurden verschiedene Architekturen entwickelt. Davon eignen sich einige dazu, einen hohen SFDR über die volle Bandbreite des ADCs zu gewährleisten.

Quelle:

Technical Article MS-2660, *Understanding Spurious-Free Dynamic Range in Wideband GSPS ADCs* by Ian Beavers, Analog Devices Inc. frei übersetzt von FS

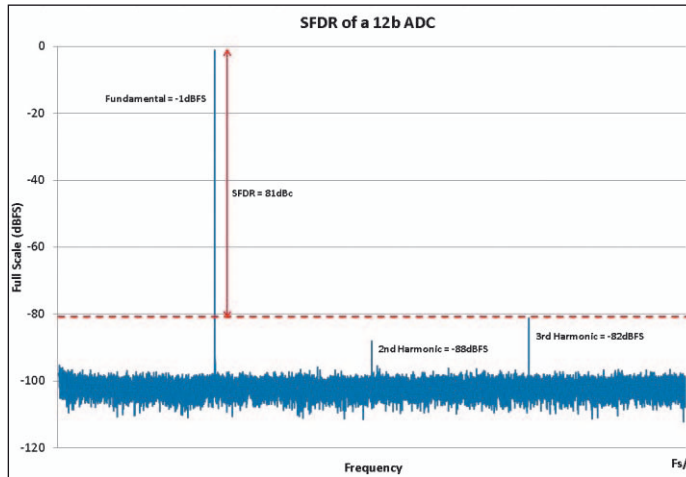


Bild 1: Diese FFT eines monolithischen 12-Bit ADCs zeigt die dritte Harmonische als Haupteinflussfaktor auf den SFDR. Hier beträgt der Dynamikbereich von der Grundwelle (-1 dBFS) zur dritten Harmonischen (-82 dBFS) -81 dBc bezüglich Trägerleistung

Um den Einfluss des SFDRs des Wandlers auf das System zu verstehen, gilt es, einige allgemein interessante Fragen zu den Details der SFDR-Spezifikation zu beantworten, wie sie in den Datenblättern der Wandler vorgestellt werden. Dabei begrenzt oder maximiert die Architektur des ADCs dessen Performance, sodass hier ein Auswahlkriterium auftaucht. Weiterhin aber bestimmt das Systemdesign die SFDR-Performance. Was exakt ist also der SFDR?

Das Nutzsignal möglichst gut gegenüber Störungen zu isolieren, ist ein Schlüsselaspekt bei vielen Signalerfassungssystemen. Konkrete Beispiele sind Systeme mit definiertem Telekommunikationsprotokoll, Radar-Sweep-Systeme oder Messsysteme. In all diesen Fällen ist die Störfreiheit der schwachen Signale das A und O bei der gesamten System-Performance.

Der SFDR repräsentiert gewissermaßen das kleinstmögliche Nutzsignal, welches bei Störinfluss noch verwendbar ist. Der SFDR definiert das dynamische Verhältnis zwischen dem Effektivwert der Leistung eines Trägers und dem Effektiv-

(Träger, Carrier) zum nächstliegenden und wichtigsten Störsignal aufweist, daher das Verhältnismaß dBc (c für carrier). Es ist aber auch möglich, den SFDR in Form des Full-Scale-Signals auszudrücken (dBFS). Das ist ein wichtiger Unterschied, denn der interessierende Träger kann ein relativ schwaches Signal darstellen, welches deutlich unterhalb des Full-Scale-Eingangswerts des ADCs liegt. Wenn das der Fall ist, dann hat der SFDR höchste Bedeutung in Bezug darauf, das Nutzsignal von Rauschen und anderen Störungen fernzuhalten.

Was begrenzt den SFDR eines ADCs?

Bei einem gut entwickelten monolithischen ADC-Kern wird der SFDR typisch vom Dynamikbereich zwischen einer Trägerfrequenz und der zweiten oder dritten Harmonischen dominiert. Bei einigen Schmalband-ADCs wird der SFDR lediglich innerhalb der Schmalband-Arbeitsweise definiert, insbesondere, wenn schon die zweite Harmonische aus diesem Band herausfällt. Andere Datenblätter beschreiben

wert des am meisten störenden unerwünschten Signals im Frequenzbereich, wie es mithilfe der Fast Fourier Transform (FFT) sichtbar gemacht werden kann. Gemäß der Definition muss dieser Dynamikbereich frei sein von schmal- und breitbandigen Störsignalen.

Der SFDR wird oft als derjenige Abstand quantifiziert, den das interessierende Nutzsignal

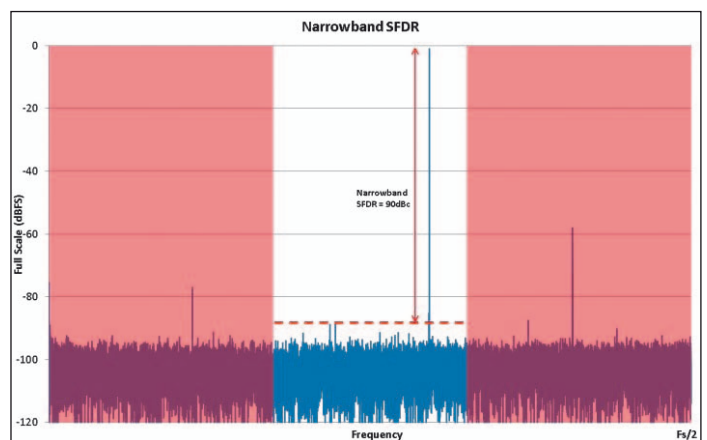


Bild 2: Eine Schmalbandapplikation ermöglicht effektiv die Nutzung des uneingeschränkten Breitband-SFDRs eines ADCs. Setzt man ein Antialiasing-Filter zur Unterdrückung der Frequenzen im roten Bereich ein, dann werden alle Harmonischen und sonstigen Störungen, die sonst den SFDR beeinträchtigen würden, aus dem Nutzband ausgefiltert

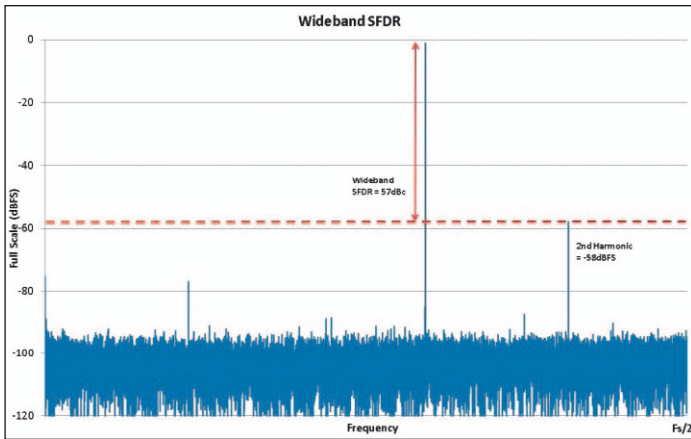


Bild 3: Unter gleichen Bedingungen und unter der Annahme, die ADC-Filterung wäre herausgenommen, würden die Harmonischen oder sonstigen Störungen den SFDR einengen. Dies demonstriert einen Fall, in dem die Extrapolation eines exzellenten Schmalband-SFDRs zu Breitbandbedingungen nicht möglich ist

den SFDR innerhalb eines breiten Bands, wobei Bedingungen gestellt werden, um diese Performance zu erreichen.

Obwohl die zweite oder dritte Harmonische typisch die dominierende Störfrequenz ist, gibt es daneben auch Möglichkeiten für Störeinflüsse, welche den SFDR eines GPS ADCs limitieren können. Beispielsweise können mehrfach interleavende (überlappende, geschachtelte) ADC-Kerne störende Frequenzen in Form von Artefakten infolge der Überlappung in den Frequenzbereich einbringen. Diese können einen größeren Pegel als die zweite oder dritte Harmonische aufweisen und somit der begrenzende Faktor für den SFDR sein. Obwohl dies etwas unverständlich erscheinen mag, kann der SFDR für einen interleavenden ADC in dessen Datenblatt unter der Bedingung angegeben sein, dass Störungen durch Interleaving aus der Kalkulation herausgenommen werden (Bild 1).

Schmal- und Breitband-SFDR

Lässt sich der Breitband-SFDR aus dem Schmalband-SFDR extrapolieren? Falls das System nur ein schmales Nutzspektrum verarbeiten muss, kann man ein Bandpass- bzw. Antialiasing-Filter im Eingang nutzen, um die Harmonischen oder

andere Artefakte auszublenden. Das funktioniert immer dann gut, wenn man keine Frequenzen im ausgefilterten Bereich beobachten muss. Für ein breitbandiges Datenerfassungssystem ist es aber nicht praktikabel. In einigen Datenblättern von ADCs wird der SFDR lediglich innerhalb eines schmalen Abschnitts der nominellen Eingangsbandbreite des ADCs spezifiziert.

Typischerweise kann man nicht annehmen, dass sich der SFDR bezüglich eines schmalen Frequenzbereichs extrapolieren lässt, um die selbe Performance in einem breiteren Bereich oder innerhalb der vollen Nyquist-Bandbreite ($f_s/2$) zu erhalten. Dies rührt in erster Linie daher, dass die Frequenzplanung für das schmale Band mit der Grundfrequenz vornehmlich eingerichtet wurde, um Harmonische der Grundfrequenz auszublenden. Wenn diese Filterwirkung wegfällt, dann werden Harmonische und andere Störungen Teil des nun komplexeren Eingangssignals, sodass ein Breitband-SFDR anzugeben wäre, der deutlich abgenommen hat (Bilder 2 und 3).

SFDR bei ADCs mit Differenzeingang

Kann der SFDR bei Einsatz eines ADCs mit Differenzeingang von anderen Komponenten im Frontend des Systems

negativ beeinflusst werden? Die meisten Highspeed ADCs nutzen eine differentielle Eingangsstruktur, um eine hohe Gleichtakt-Unterdrückung von Störungen zu erreichen. Daher ist oft eine Symmetrierung im Eingang des Systems erforderlich. Meist werden ein Balun-Transformator und ein Verstärker eingesetzt. Aber auch bei Verwendung hochwertiger Ausführungen werden sich kleine Unsymmetrien nicht vermeiden lassen. Dies bedeutet eine Verschlechterung des Signals und eine Herabsetzung des SFDRs. Denn eine Phasungleichheit bedeutet eine Erhöhung der Harmonischen der Grundfrequenz. Diesen negativen Effekt will Bild 4 verdeutlichen.

Als zweite mögliche Unsymmetrie im Frontend kommt eine Amplitudenungleichheit infrage. Diese bedeutet eine effektive Reduzierung des Nutzsignals und somit des SFDRs in dBc. Beispielsweise zieht eine 2-dB-Amplituden-Ungleichheit eine 1-dB-Full-Scale-Reduktion der Leistung des Nutzsignals für den ADC nach sich.

Beide Einflüsse sollten nicht unterschätzt werden!

Welche ADC-Architekturen sind kritisch für den SFDR?

Einige ADCs mit Abstraten über 1 GSPS setzen auf ein Interleaving-Schema von einigen diskreten Kanälen oder Kernkomponenten, um die volle Highspeed-Datenrate zu erzie-

len. Beispielsweise könnte ein Dualchannel ADC bei jeder Kernrotation durch den Datenerfassungsprozess das Interleaving nutzen, um die volle Samplerate ausnutzen zu können. Während ein Kanal abtastet, verarbeitet dabei der andere zuvor erfasste Samples. Diese interleaved Architektur kann auch drei oder mehr ADC-Kerne nutzen.

Bei Einsatz der Überlappungsmethode können verschiedene ADC-Kerne parallel arbeiten, um eine höhere Samplerate zu erreichen als mit einem einzelnen Kern. Jedoch bewirken geringfügige Variationen bei Phase, Offset, Verstärkung und Bandbreite neue Interleaving-Artefakte, was den Breitband-SFDR des ADCs herabsetzt. Das erniedrigt auch den Dynamikbereich des ganzen Systems, sodass dieses nicht mehr in der Lage ist, ein sehr geringes Signal fehlerfrei zu verarbeiten. Um diese Artefakte beim interleaved ADC zu eliminieren, sollte ein Systemingenieur die Applikationsberichte studieren, in denen spezielle Kalibrations-Modi und Methoden zur Vermeidung von Störungen beschrieben werden.

Die Architektur eines monolithischen ADCs mit nur einem Processing-Kern erlaubt nicht das Hervortreten von Interleaving-Störsignalen. Ein einfacher Pipeline-Kern-ADC ist ein Beispiel für einen Breitbandkonverter, der einen relativ hohen SFDR bietet, welcher typisch durch die zweite oder dritte Harmonische limitiert wird.

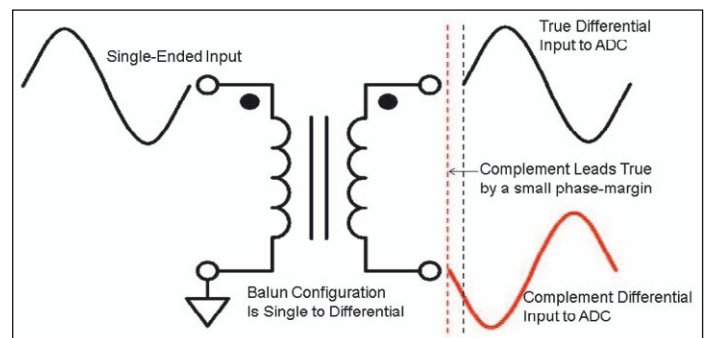


Bild 4: Phasenfehler von wenigen Grad am Ausgang eines Baluns bzw. am Differenzeingang des ADCs. Dies kann dazu führen, dass die zweite Harmonic in der FFT höher erscheint

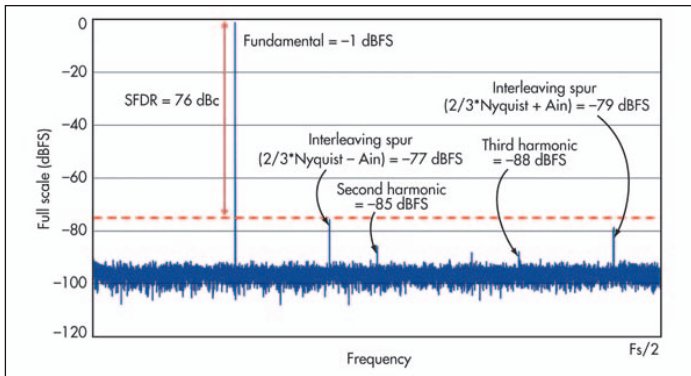


Bild 5: Diese FFT zeigt das Spektrum bei drei diskreten ADCs auf einem interleaved-Systemboard. Interleaving-Störungen würden das SFDR um 8 dB im Vergleich zur zweiten Harmonischen (-85 dBFS) reduzieren

Leistungsfähigkeit des Interleaving ADCs

Wie würde sich die Performance eines interleaving ADCs im Frequenzbereich darstellen? Etwa mit einer Sampling-Architektur aus drei diskreten, verschachtelten Kernen gibt es zwei Stör-signale infolge Verstärkung und Phase und ein Störsignal infolge Offset (Bild 5). Eine Offset-Störung sieht man bei $2/3 \times$ Nyquist; diese ist hier jedoch nicht dominant bezüglich des SFDRs. Den SFDR limitieren Gain- und Phasenstörungen, die bei $2/3 \times$ Nyquist \pm Eingangsfrequenz auftreten.

Die im Pegel größte Störung ist meist der bestimmende Faktor für den SFDR des gesamten Systems. Ohne die Störungen durch Überlappung würde der SFDR gleich dem Dynamikbereich zwischen Grundfrequenz und zweiter Harmonischer entsprechen. Die Performance-Herabsetzung in diesem speziellen Fall beträgt 8 dB beim SFDR infolge der durch Interleaving entstandenen Störungen.

Mit vier diskreten interleaved Kernen sind drei Gain- und Phasen-Störungen und zwei Offset-Störungen möglich. In Bild 6 erkennt man Offset-Störungen bei Nyquist und $1/2 \times$ Nyquist sowie andere Störungen bei Nyquist - Eingangsfrequenz, aber diese sind nicht dominant. Entscheidend für den SFDR ist die Störung bei $1/2 \times$ Nyquist \pm

Eingangsfrequenz infolge Verstärkungs- und Phasenfehler.

Ohne die Störungen durch Überlappung würde der SFDR dem Dynamikbereich zwischen der Grundfrequenz und der dritten Harmonischen entsprechen. Die Performance-Herabsetzung in diesem speziellen Fall beträgt 13 dB beim SFDR infolge der durch Interleaving entstandenen Störungen.

Andere SFDR-Begrenzungen

Eine andere Ursache der SFDR-Herabsetzung ist ein Systemdesign, welches es zulässt, dass sich externe Störungen ein-koppeln können, entweder in den Dateneingang oder auf die Taktleitung des ADCs. Hinzu kommt, dass die digitalen Ausgänge eines ADCs das Potential dazu besitzen, auf den analogen Eingang rückzukoppeln. Das ist dann der Fall, wenn das Platinen-Layout nicht besonders sorgfältig geplant wurde. Externe Störungen können weiterhin auf eine Referenz, eine Stromversorgungsleitung oder einen Teil des Massesystems ein-koppeln. Falls eine dieser Störungen oder mehrere in Summe groß genug oder entsprechend gestaltet (semiperiodisch) sind, so können sie sich im Frequenzbereich als unerwünschte Reduzierung des SFDRs niederschlagen. Hier besteht natürlich keine Beziehung zur Grundfrequenz des Nutzsignals oder zur ADC-Architektur.

Verbesserte GSPS ADCs

GSPS ADCs, welche einen hohen Breitband-SFDR aufweisen, auch wenn die Interleaving-Artifakte einbezogen bleiben, die in der Vergangenheit die System-Performance herabgesetzt hätten, sind seit wenigen Jahren lieferbar: Der AD9680 ist ein Dual-Channel, 14-Bit, 1 GSPS ADC, der einen SFDR von 78 dBc bei einem 1-GHz-Signal am Eingang aufweist. Der AD9625 ist ein einfacher 12-Bit, 2 GSPS ADC und bietet einen typischen Breitband-SFDR von 80 dBc mit einem 1-GHz-Signal. Sogenannte single monolithic pipeline ADCs und andere fortschrittliche Architekturen stellen den neusten Fortschritt bei High-Performance-GSPS-Konvertern dar. Sie machen aufgrund ihres stabilen und von Interleaving-Störungen unbeeinflussten SFDRs Applications einfacher möglich, die früher problematisch in der Planung waren.

Quellen:

Kester, Walt, „Understand SINAD, ENOB, SNR, THD, THD + N, and SFDR so You Don’t Get Lost in the Noise Floor” MT-003 Tutorial, www.analog.com/static/importedfiles/tutorials/MT-003.pdf

Looney, Mark, “Advanced Digital Post-Processing Techniques Enhance Performance in Time-Interleaved ADC Systems” Ana-

log Dialogue, Volume 37, Issue 8, August 2003

Kester, Walt, Analog-Digital Conversion, Analog Devices, 2004, ISBN 0-916550-27-3, Chapter 6; also available as The Data Conversion Handbook, Elsevier/Newnes, 2005, ISBN 0-7506-7841-0, Chapter 2

Black, W.C., Jr. and D.A. Hodges, “Time Interleaved Converter Arrays” IEEE International Conference on Solid State Circuits, Feb. 1980, pp. 14-15

Black, W.C., Jr. and D.A. Hodges, “Time Interleaved Converter Arrays” IEEE Journal of Solid State Circuits, Dec. 1980, Volume 15, pp. 1022-1029

Harris, Jonathan, “The ABCs of interleaved ADCs” EDN Network, Feb. 17, 2013, www.edn.com/design/analog/4407107/3/The-ABCs-of-interleaved-ADCs

Zum Autor:

Ian Beavers ist Applikationsingenieur für Highspeed-A/D-Wandler bei Analog Devices, Greensboro, N.C. Er arbeitet für das Unternehmen seit 1999 und verfügt über eine 20-jährige Erfahrung in der Halbleiterindustrie. Er ist Mitglied von EngineerZones Highspeed ADC Support Community.

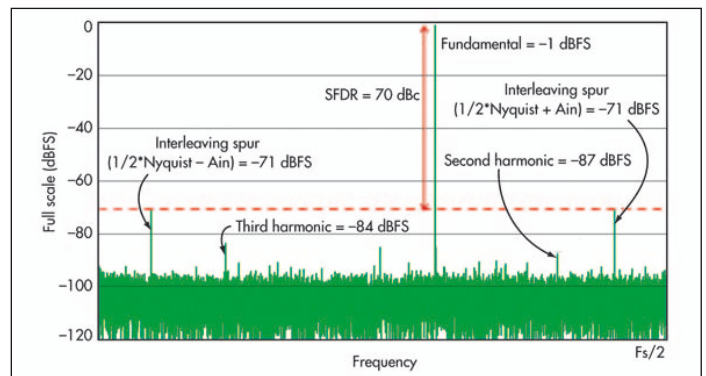


Bild 6: Diese FFT zeigt das Spektrum bei vier diskreten ADCs auf einem interleaved-Systemboard. Störungen limitieren hier das SFDR um 13 dB gegenüber dem Wert im Vergleich zur dritten Harmonischen von -84 dBFS