

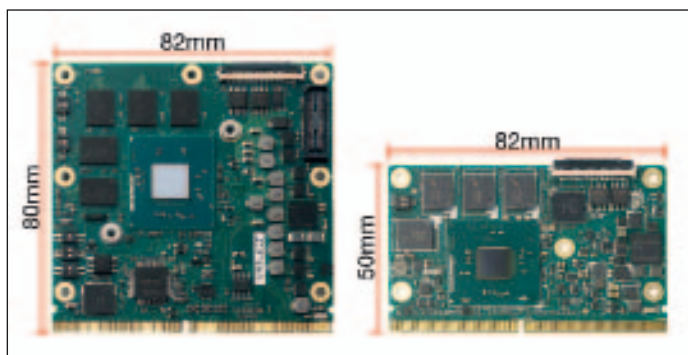
Eine neue Ära des Designs mobiler Systeme beginnt

SMARC 2.0

Der SMARC (Smart Mobility ARchitecture) Standard spezifiziert kreditkartengroße Computer-on-Module (COMs) für höchst kompakte, mobile Systeme. Auch wenn solche Module ein besonders breites Anwendungsspektrum haben – von stationären oder tragbaren Geräten bis hin zu Produkten für Outdoor- und In-Vehicle-Applikationen – so haben sie dennoch vieles gemeinsam: Sehr oft sind ihre Designs besonders klein, flach und energiesparend. Außerdem können sie mit Solarzellen und/oder Batterien betrieben werden. Mit der SMARC-2.-Spezifikation der Standardization Group für Embedded Technologies e.V. (SGET) beginnt eine neue Ära bei der Entwicklung solcher mobiler Systeme.

Was sind die wichtigsten Features und was die wesentlichen Verbesserungen?

Der SMARC-Standard wurde von einem Konsortium namhafter Embedded Computer Hersteller initiiert – darunter auch Adlink Technology als einer der Hauptbeitragenden – und hat sich seit seiner ersten Präsentation im Jahr 2011 als einer wichtigsten COM-Formfaktoren etabliert. Heute werden SMARC-Module von allen führenden Herstellern unterstützt und die herstellerunabhängige SGET, die diesen Standard seit 2012 verantwortet, hat sich bis heute auf insgesamt 53 Mitglieder vergrößert. Mit der SGET-Veröffentlichung der SMARC-2.0-Spezifikation im Juni 2016 wurde eine neue Ära für das Design mobiler Systeme eingeleitet, ohne dabei die Abwärtskompatibilität zu verletzen. Es ist zu erwarten, dass diese neue Spezifikation von noch mehr Hersteller unterstützt wird, sodass sie eine noch



SMARC unterstützt zwei Formate: Full Size und Short

höhere Marktakzeptanz erlangen wird. Deshalb lohnt sich ein genauer Blick auf das, was SMARC bietet und was die wegweisenden Verbesserungen sind.

Die Grundlagen

SMARC definiert zwei verschiedene Modulgrößen: ein Short Format mit 82 mm x 50 mm und ein Full Size Format mit 82 mm x 80 mm, das mehr Platz für mehr RAM und Flash sowie weitere onboard Funktionen bietet.

SMARC-Module zeichnen sich durch einen Low-Profile, Low-Power Edge Connector aus, der in den zukunftssicheren MXM 3.0 Sockel gesteckt wird. Er wurde ursprünglich für den Einsatz von MXM 3.0 Grafikkarten definiert. SMARC-Module bieten zudem eine extrem hohe I/O-Dichte auf dem nur 82 mm breiten Edge Connector und positionieren sich somit perfekt zwischen Qseven und COM Express. Mit 314 Pins bieten SMARC-Module mehr Interfaces als Qseven (230 Pins) und im Vergleich zu COM Express (440 Pins) bietet SMARC eine reduzierte Größe sowie Strom- und Kostenersparnis.

Das Unterscheidungsmerkmal

SMARC greift zudem dem Prozessor-trend bei kommerziellen mobilen Systemen auf und ist die erste COM-Spezifikation, die von Anfang an für beide führenden Prozessortechnologien in diesem Bereich entwickelt wurde: ARM und x86. Das ist ein großer Unterschied zu älteren Modulstandards wie COM Express,

der sich nur auf x86 konzentriert. Folglich sind alle Low- und Ultra-Low-Power Embedded SoCs, die für smarte mobile Systeme entwickelt wurden, auf SMARC verfügbar.

Die Evolution

Seit 2011 haben die für smarte mobile Systeme entwickelten SoCs ihre Performance und Energieeffizienz enorm gesteigert. Sie erreichen Werte, die mit CPUs für stationäre Systeme nicht erzielt werden können. Einige dieser Fortschritte wurden durch die Integration neuer Interfaces erzielt. LCDs wurden beispielsweise mehr oder weniger obsolet, wohingegen höhere Displayauflösungen von bis zu 4K jetzt Standard sind und von den neuesten x86 Prozessoren sogar im niedrigeren TDP-Bereich von 5 Watt unterstützt werden. Auch das Kamera-Interface hat sich verändert. Es hat sich von einem parallelen CSI zu einem seriellen CSI oder einem USB-Bus entwickelt. Durch den stationären Einsatz von Slim-Line Devices haben die Anforderungen an die Displays dazu geführt, dass mehr Varianten wie z.B. Dual Channel LVDS angeboten werden müssen. SMARC war bereits auf diese Änderungen vorbereitet, indem einige der Pins in der 1.1 Revision nicht spezifiziert wurden. Diese Pins wurden als AFBs (Alternate Function Blocks) spezifiziert und boten in der SMARC 1.1 Ära die Flexibilität zur Integration individueller Funktionen. Nun wurden sie genutzt, um einen reibungslosen Übergang zur neuen Version 2.0 zu vollziehen.

Die neue Ära

Mit der Veröffentlichung der 2.0 Spezifikation wurden die neuesten Interfaces führender SoC-Plattformen integriert, die Kompatibilität zum 1.1 Pinout bleibt jedoch weitestgehend erhalten. Nur die Pins für Interfaces, die kaum genutzt wurden oder wahrscheinlich in Zukunft durch modernere Interfaces ersetzt werden, durften neu zugewiesen werden. Zudem sollte sichergestellt werden, dass ein Design nicht beschädigt werden kann, wenn ein 2.0 Modul irrtümlicherweise auf ein 1.1 Carrierboard gesteckt wird oder umgekehrt ein 1.1 Modul auf ein 2.0 Carrierboard. Solange die Änderung bei der Pin-Belegung berücksichtigt werden, können SMARC-2.0-Module in bestehende Carrierboards integriert werden, sodass die Langzeitverfügbarkeit bestehender Designs sogar über die Verfügbarkeit von SMARC-1.1-Modulen hinaus verlängert werden kann. Die meisten der zentralen Interfaces, die von 1.1 unterstützt wurden, haben sich unter 2.0 nämlich nicht geändert. Zu diesen Interfaces gehören 1x SATA, 12x GPIO, 2x CAN Bus, 1x SDIO (4 bit), 4x UART, 1x HDMI, 1x SPI und 4x I²C. Was wurde aber beim Upgrades von SMARC 1.1 zu SMARC 2.0 im Detail geändert? Dies ist in Tabelle 1 gelistet.

Weitere Display-Interfaces

Die „sichtbarste“ Änderung in SMARC 2.0 ist die Unterstützung von drei unabhängigen, hochauflösenden digitalen Displays durch DP ++ (Dual-Mode DisplayPort) Support. Dieses Upgrade wird durch erweiterte Grafikfunktionalitäten und Technologien der neuesten SoCs getrieben. DP++ unterstützt Auflösungen bis zu Ultra HD / 4K mit 3840 x 2160 Pixeln. Ein weiterer Vorteil von DP++ ist seine Vielseitigkeit, denn auch DVI- und HDMI-Displays lassen sich einfach realisieren, indem man eine einfach umzusetzende elektrische Signalpegelumsetzung von TMDS auf LVDS integriert [1].

Zusätzlich wurde der bisherige Single Channel LVDS in SMARC 1.1 auf

Autor:

Knud Hartung,
Product Marketing Manager
Computer-on-Modules and
Boards bei Adlink

Hinzugefügt in SMARC 2.0	Upgraded in SMARC 2.0	Unverändert	# Interfaces SMARC 2.0	Details	Entfernt in SMARC 2.0
Display Interfaces					
LVDS/eDP/DSI			1	Neu in SMARC 2.0: Upgrade auf Dual Channel LVDS, auch als eDP oder MIPI DSI konfigurierbar	
DP++			1	Neu für SMARC 2.0 Module: DisplayPort++	
	HDMI/DP++	HDMI/DP++	1	HDMI, jetzt konfigurierbar als DP++	
			-	Entfernt in SMARC 2.0, bisher erstes Display mit 24 Bit parallelen RGB Daten verbrauchte 28 Pins	Parallele LCD
Kamera Interfaces					
		CSI	2	Unverändert: Ein CSI 2 Lane Kamera Input und ein CSI 4 Lane Input	
			-	Paralleler Kamera Support multiplext mit CSI und dedizierten Unterstützungssignalen, die in SMARC 2.0 entfernt wurden	PCAM
Serielle Interfaces					
	USB 2.0		6	Hinzugefügt in SMARC 2.0: 3x zusätzliche USB 2.0 Ports, eins davon OTG (Client or Host); andere Ports nur Host	
USB 3.0			2	Hinzugefügt in SMARC 2.0: 3 2x USB Super Speed Ports (USB 3.0), 1x OTG (Client oder Host); zweiter Port nur Host	
Audio Interfaces					
		HDA	1	Unverändert in SMARC 2.0: High Definition Audio	
		I2S	1	Reduziert auf einen I2S Port in SMARC 2.0	1x I2S
				SPDIF entfernt in SMARC 2.0	SPDIF
Netzwerk & Daten-Interfaces					
	GBE		2	Zweiter Gigabit Ethernet Port hinzugefügt	
	PCIe		4	In SMARC 2.0 hinzugefügt: vierte PCIe x1 Lane, Unterstützungssignale für Legacy PCIe weggelassen	
		SATA	1	Unverändert, Support bis zu SATA Gen 3.0.	
		SDIO	1	Unverändert	
		SPI	2	2 Ports (einer von beiden kann ein Boot Device sein)	
eSPI			1	Hinzugefügt in SMARC 2.0: eSPI	
		I2C	4	Unverändert	
		Serielle Ports	4	Unverändert	
		CAN	2	Unverändert	
		GPIO	12	Unverändert	
				eMMC entfernt in SMARC 2.0	eMMC

Tabelle 1: Die SMARC 2.0 Upgrades

Dual Channel LVDS in 2.0 erweitert. Dieses Interface kann nun entweder zwei Displays mit niedriger Auflösung oder ein Display mit hoher

Auflösung ansteuern. Je nach integriertem SoC bietet das Interface Displays eine Auflösung von bis zu 1920 x 1200 Pixeln bei 60 Hz. Hinzu

kommt, dass die für LVDS-Signale verwendeten Pins mit Signalen für eDP oder MIPI DSI gemultiplext werden können.

Das bestehende HDMI/DP Interface bleibt unverändert. So können bereits vorhandene Carrierboards mit Single Channel LVDS und HDMI

SMARC 2.0 Display Support		
Interface	Konfiguration	Kompatibel zu SMARC 1.1 Carrierboards
LVDS LCD	Default Display, konfigurierbar als 18/24 Bit Single Channel oder als 24 Bit Dual Channel. Auch als eDP oder MIPI DSI ausführbar	Ja
HDMI / DP	konfigurierbar als HDMI oder DP	Ja
DP++	-	Nein

Tabelle 2: SMARC 2.0 Display-Support

auch mit SMARC-2.0-Modulen verwendet werden (siehe Tabelle 2).

Weitere und schnellere USB-Ports

Ein weiterer großer Schritt in Richtung Support neuester serieller Peripherieschnittstellen ist der verbesserte USB-Support. Die Anzahl der unterstützten USB-Ports hat mit SMARC 2.0 deutlich zugenommen – von drei USB-2.0-Ports (ohne AFB) auf sechs High Speed 2.0 USB-Ports mit einer Bandbreite von 480 Mbit/s. Mindestens ein USB-2.0-Port ist nun als obligatorisch spezifiziert. Der erste

USB-Port kann als Client, OTG oder Host konfiguriert werden, die restlichen fünf USB-2.0-Ports sind als Hosts spezifiziert (siehe Tabelle 3).

Darüber hinaus können bei der Version 2.0 zwei USB-Ports als SuperSpeed USB-3.0-Interfaces ausgeführt werden, die eine beeindruckende Übertragungskapazität von jeweils 4.000 Mbit/s bieten. Dieser hohe Datendurchsatz eignet sich besonders für Plug & Play-Speichergeräte mit hoher Bandbreite für Media-Streaming-Anwendungen sowie für Hochgeschwindigkeitskameras und Speziallösungen wie Framegrabber oder DSP-Karten für industrielle Applikationen.

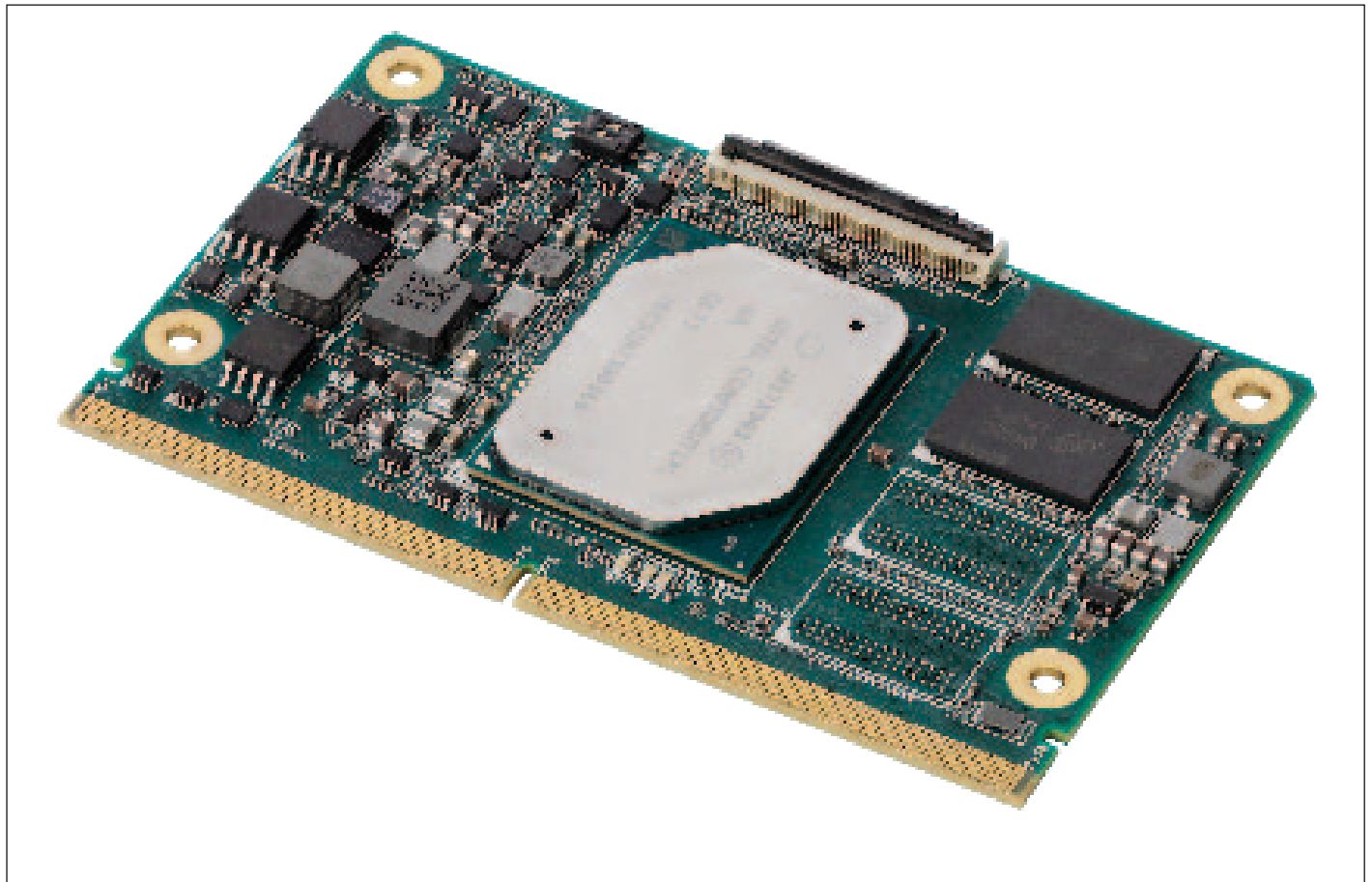
SMARC 2.0 USB Support		
Interface	Konfiguration	Kompatibel zu SMARC 1.1 Carrierboards
USB 0	USB 2.0 Client/OTG/Host	Ja
USB 1	USB 2.0 Host	Ja
USB 2	USB 2.0 Host oder USB 3.0 Host	Ja / Nein
USB 3	USB 2.0 Host oder USB 3.0 Client/OTG	Ja / Nein
USB 4	USB 2.0 Host	Nein
USB 5	USB 2.0 Host	Nein

Tabelle 3: SMARC 2.0 USB-Support

Weitere Gigabit Ethernet Ports

Die SMARC-2.0-Spezifikation unterstützt angebundene IoT-Devices mit optional zwei Gigabit Ethernet Schnittstellen anstelle von nur einer. Dies kommt vielen industriellen Devices zugute, die mehrere Geräte im Feld verbinden müssen, denn jetzt kann das Ethernet-Netzwerk einfach durchgeschleift werden. Das reduziert den Verkabelungsaufwand erheblich, da so Linien- oder Ring-Topologien anstelle von Stern-Topologien installiert wer-

den können. Die native Unterstützung eines zweiten Ethernet Interfaces ist ebenfalls ein Plus für vertikal zu integrierende IoT Devices, Gateways oder Prozessrechner. Ein Ethernet-Port bindet dann das Feld an, der andere die Management-Ebene (siehe Tabelle 4). Ein weiteres wichtiges Merkmal ist der Support des neuen IEEE1588-Triggersignals, mit dem man über das Precision Time Protocol mehrere Systeme in einem lokalen Netzwerk sehr präzise synchronisieren kann. Dies ist zum Beispiel für die Echt-



SMARC Modul LEC-AL mit Intel Atom E3900 Series



Kundenspezifisches SMARC Carrierboard Design mit passiver Kühlung

zeitsteuerung von IoT- und Industrie-4.0-angebundenen Maschinen von Bedeutung.

Weitere PCI Express Lanes

Neben diesen dedizierten Interfaces profitieren Entwickler von einer 33-prozentigen Bandbreitensteigerung, die nun durch eine vierte PCI Express (PCIe) Lane zur Verfügung steht, um individuelle Funktionen auf dem Carrierboard integrieren zu können. Dies können beispielsweise Rechenkern wie ASICs oder FPGAs für die Vorverarbeitung von Messwandlerdaten in tragbaren medizinischen Ultraschallgeräten sein. Integrierte IoT-Gateway-Designs können alternativ auch für bis zu acht zusätzliche GbE-Ports verwendet werden oder um einen modularen mPCIe-Slot auf dem Board auszuführen. Dies ermöglicht es Entwicklern, jegliche Erweiterungen zu implementieren, die es in diesem globalen Steckplatzstandard gibt, wie zum Beispiel drahtlose Modems für WLAN oder 3G / 4G sowie Flash-Speichermedien. Drei dieser PCIe Lanes sind abwärtskompatibel zu SMARC 1.1.

Weitere Verbesserungen

Für den Multimedia-Bereich bietet die neue Spezifikation nun ein HDA (High Definition Audio) Interface, das digitale Audio-Streams mit bis zu 2x 192 kHz bei 32 Bit oder bis zu 8x 96 kHz bei 32 Bit überträgt und 7.1 High Definition

Surround Sound ermöglicht. HDA ist üblich in x86 SoCs. Es bietet besondere Vorteile bei der Integration, da HDA-Codex eine stärkere Standardisierung bieten als I²S. Da SMARC 2.0 neben HDA auch weiterhin I²S unterstützt, geht die Flexibilität und die höhere Energieeffizienz dieses Busses nicht verloren.

Zu guter Letzt wurde einer der beiden SPI-Busse aufgerüstet und kann nun auch als eSPI (enhanced Serial Peripheral Interface) konfiguriert werden. eSPI ist der Nachfolger von Intels LPC-Bus. Sowohl SPI als auch eSPI eignen sich für IoT-Applikationen, da beide Busse für die Kommunikation mit einem breiten Spektrum von Sensoren ausgelegt sind.

Die eingemotteten Legacy Schnittstellen

Der umfangreiche Ausbau des SMARC-2.0-Standards mit neuen Interfaces erforderte die Belegung unbenutzter Pins und die Umwidmung von Pins von veralteten Interfaces. Signifikante Mehrwerte wurden durch die Nutzung der 28 Pins erreicht, die zuvor von dem parallelen LCD-Interface belegt waren. Diese Pins werden weiterhin als Display-Interfaces genutzt, sie übertragen aber jetzt DP++ und Second Channel LVDS-Signale. Die bislang nicht spezifizierten 20 Pins des AFB sind nun dem zweiten GbE-Port den neuen USB-Schnittstellen zugeordnet. Da viele SMARC-

Produkte bereits ein Flash-Medium zum Booten auf dem Modul integrieren, wurde die externe eMMC/ SD (8 bit) Schnittstelle entfernt, was 11 Signalleitungen freigegeben hat. Die kaum verwendeten PCIe Supportsignale lieferten weitere sechs Pins. Im Rahmen der Entwicklung einer rein seriellen Spezifikation wurde auch die parallele Unterstützung der Kameraschnittstelle entfernt. Die sechs dedizierten Pins, die zuvor für die PCAM-Unterstützung benötigt wurden, werden nun für die zusätzliche GbE- und CSI-Signalisierung verwendet. Zu guter Letzt wurden die beiden Pins des ehemals dritten I²S-Port sowie des beiden Pins des elektrischen SPDIF Interfaces dem neuen digitalen Audiointerface zugeschrieben.

Fazit

Laut Technavio [2] wird erwartet, dass der gesamte COM-Markt während des Prognosezeitraums 2016 - 2020 einen CAGR von nahezu 18 Prozent hat. Das 2.0-Upgrade stärkt die Positionierung von SMARC im COM-Markt weiter. Es bietet nun

ein noch umfangreicheres Feature-Set, eine klare Marktposition und eine zuverlässige Prozessor-Roadmap der Mobile Device Klasse, die in unterschiedlichsten Märkten zur Anwendung kommen kann. Dazu zählen beispielsweise platzsparende IoT-Devices und Gateways sowie extrem kompakte und lüfterlose, grafikorientierte Anwendungen wie Digital Signage, Gaming und mobile bzw. auch portable Medizingeräte. Mit CAN-Bus und bis zu vier seriellen Interfaces bietet SMARC 2.0 auch spezifische Interfaces für Industrie- und Transportation-Applikationen. Dank der Erweiterung auch der generischen Interfaces sind die Marktoptionen nahezu unbegrenzt. Mit einem solch flexiblen multifunktionalen Feature-Set sieht SMARC in den kommenden fünf Jahren einer vielversprechenden Zukunft mit hoher Marktakzeptanz und einer beeindruckenden CAGR entgegen.

Quellen:

- [1] <https://en.wikipedia.org/wiki/DisplayPort>
- [2] <http://www.businesswire.com/news/home/20160607005664/en/Global-Computer-Module-Market-Post-CAGR-18>

■ Adlink Technology
www.adlinktech.com

SMARC 2.0 Ethernet Support		
Interface	Konfiguration	Kompatibel zu SMARC 1.1 Carrierboards
GBE 0	Erstes GBE	Ja
GBE 1	Zweites GBE	Nein

Tabelle 4: SMARC 2.0 USB-Support