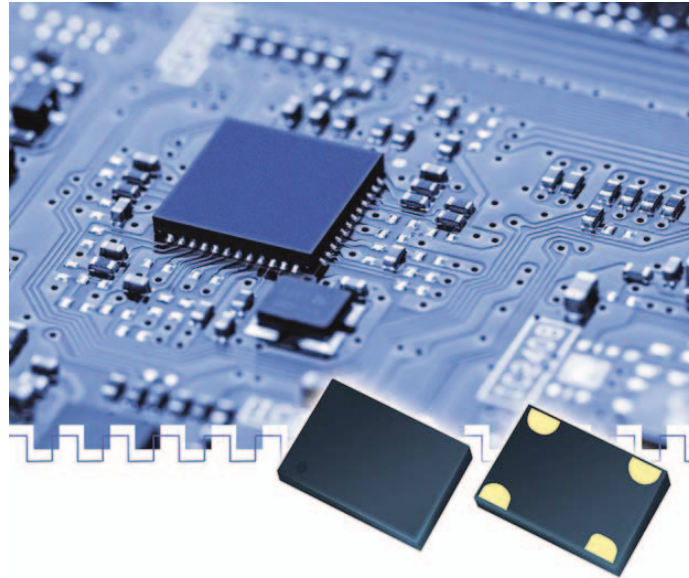


SMD-Silizium-Clock-Oszillatoren reduzieren unerwünschte Abstrahlungen

Mit dem Thema Elektromagnetische Verträglichkeit (EMV) hat jeder Produktdesigner täglich zu kämpfen – vor allem, wenn frequenzbestimmende Bauteile wie Quarzoszillatoren verwendet werden.



Was die SoftLevel-Funktion bewirkt

Bild 1 zeigt die Periodendauer t eines LVCMOS Ausgangssignals mit t_{rise} und t_{fall} zwischen 20% bis 80%, Bild 2 den Flankenverlauf eines normalen LVCMOS-Rechtecksignals (rote Line) im Vergleich zum SoftLevel-LVCMOS-Ausgangssignals (blaue Line) mit der Versorgungsspannung von +3,3 VDC. Dabei ist deutlich zu sehen, dass die SoftLevel-Funktion die Kanten des Rechtecksignals abrundet (Form ähnlich einer Haifischflosse) und dadurch die harmonischen Oberwellen deutlich reduziert. Bild 3 zeigt die EMV-Dämpfung (ungerade harmonische Oberwellen) in Relation zu der Periodendauer t des Ausgangssignals. t_{rise} und t_{fall} werden im Verhältnis zur Periodendauer t des Clocksignals ausgedrückt. Dabei kann t_{rise} und t_{fall} im Bereich von 0,05 bis 0,45 (5% bis 45%) von t verlängert werden. Wird t_{rise} und t_{fall} im Vergleich zum Basissignal um 5% verlängert, dann kommt die Signalform dem Originalrechtecksignal ziemlich nahe. Mit einer Verlängerung um bis zu 45%, ähnelt die Form des Ausgangssignals immer mehr einer Haifischflosse und die EMV-Dämpfung beträgt bei der 11. harmonischen Oberwelle über

Die in den Oszillatoren verwendeten ICs generieren steile, scharfkantige Flanken und erzeugen dabei kräftige harmonische Oberwellen. Zwar gibt es Spread-Spectrum-Oszillatoren, die allerdings in vielen Applikationen nicht verwendbar sind.

Mit einem Center Spread von zum Beispiel $\pm 0,5\%$ wird die Ausgangsfrequenz in einem Bereich von $f_{out} \pm 0,5\%$ moduliert. Basierend auf einer Frequenz von 33,333 oder 66,666 MHz würde die Frequenzmodulation von $\pm 0,5\%$ einem Frequenzmodulationsbereich von 33,333 MHz $\pm 166,665$ kHz oder 66,666 MHz $\pm 333,330$ kHz entsprechen – zu viel, für ein genaues Clocking. Meistens sind in diesen Applikationen nur ± 50 ppm zulässig, also um den Faktor 100 weniger. Eine Frequenzstabilität von ± 50 ppm entspricht bei 33,333 MHz einer Toleranz von $\pm 1,66665$ kHz bzw. bei 66,666 MHz einer Toleranz von $\pm 3,3333$ kHz. Die Entwickler mussten in solchen Fällen bislang versuchen, die EMV durch sehr teure Maßnahmen zu reduzieren. Dies ist nun nicht mehr nötig. Denn basierend auf innovativer IC-Technologie, Next Generation Clocking, bietet die

Petermann-Technik verschiedenste SMD-Silizium-Clock-Oszillatoren mit einem SoftLevel-Ausgangssignal an. Bei der SoftLevel-Technologie handelt es sich um ein programmierbares Ausgangssignal, bei dem durch die Erhöhung der Rise- (t_{rise}) und Fall-Time (t_{fall}) die harmonischen Oberwellen eines LVCOMS-Ausgangssignals deutlich reduziert werden können. Dank der SoftLevel-Technologie ist eine exakte Anpassung des Ausgangssignals an den jeweiligen Kundenbedarf möglich.



Autor:
Roland Petermann
Petermann-Technik
www.petermann-technik.de

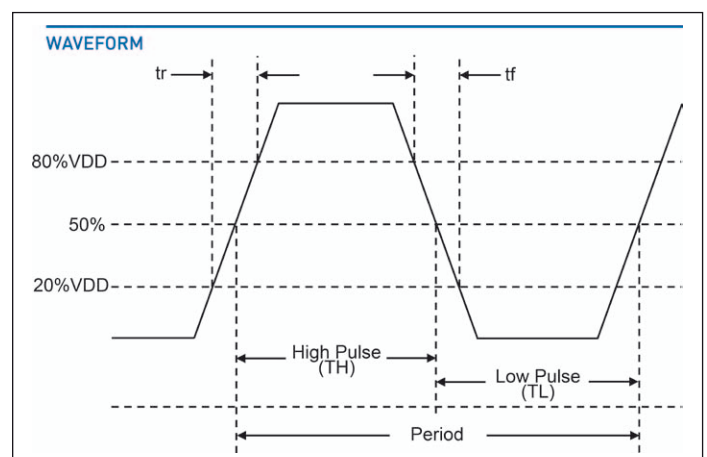


Bild 1: Periodendauer t eines LVCMOS Ausgangssignals mit t_{rise} und t_{fall} zwischen 20% und 80%

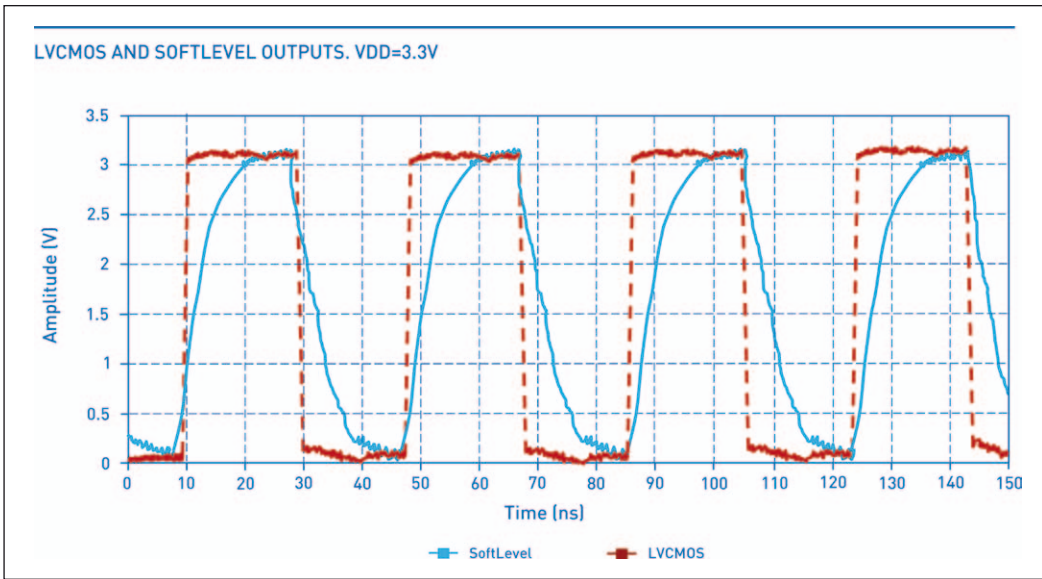


Bild 2: Flankenverlauf eines normalen LVCMOS-Rechtecksignals (rote Line) im Vergleich zu einem SoftLevel-LVCMOS-Ausgangssignal (blaue Line) mit abgerundeten Kanten

-60 dB. Ein enormer Wert, für eine derart einfache Anpassung von t_{rise} und t_{fall} .

Was kostet den Entwickler die SoftLevel-Funktion?

Nichts, denn die SoftLevel-Funktion ist ein Standard-Feature der SMD-Silizium-Clock-Oszillatoren der Serien LPO, LPOP, HTLPO, WTLPO, UPO, HTLPO-AUT und WTLPO-AUT. (AUT = Automotive anhand AEC-Q100). Darüber hinaus sind diese Oszillatortypen in Standardgehäusen mit den Abmessungen von 7 mm x 5 mm, 5 mm x 3,2 mm, 3,2 mm x 2,5 mm, 2,5 mm x 2,0 mm und 2,0 mm x 1,6 mm lieferbar und können damit auf bereits vorhandenen Platinenlayouts bestückt werden, um Quarzoszillatoren sofort direkt ersetzen. Damit das In-House Engineering der PETERMANN-TECHNIK den Kunden optimal beraten und ein Produkt anhand seines Applikationsbedarfs programmieren kann, muss der Entwickler mitteilen, welche t_{rise}/t_{fall} -Zeit er in seiner Applikation akzeptieren kann. Über die Programmierung der Länge der t_{rise}/t_{fall} -Zeit wird die Dämpfung der ungeraden harmonischen Oberwellen erreicht. Beim Schaltungsdesign für die SMD-Silizium-Clock-Oszilla-

toren wird die Verwendung einer Entkoppelungskapazität von 0,1 μ F zwischen den Pins Supply Voltage und Ground empfohlen. Dadurch werden die Einflüsse der eingespeisten Versorgungsspannung deutlich minimiert.

Weitere Vorteile der SMD-Silizium-Clock-Oszillatoren

Die SMD-Silizium-Clock-Oszillatoren der oben genannten Serien sind auch mit einem

Versorgungsspannungsbereich von 2,25 bis 3,63 V_{DC} lieferbar. Innerhalb dieses V_{DD} -Bereiches können die Oszillatoren mit einer beliebigen Versorgungsspannung (z.B. 2,5 $V_{DC} \pm 10\%$, 2,8 $V_{DC} \pm 10\%$, 3,0 $V_{DC} \pm 10\%$ oder 3,3 $V_{DC} \pm 10\%$) betrieben werden. Damit muss der Produktentwickler nur noch einen Oszillator für vier klassische Versorgungsspannungen qualifizieren. Dieses Standard-Feature spart Geld in der Bauteilequalifizierung, in der Beschaffung,

Verwaltung und der Lagerung, da deutlich weniger Bauteile benötigt werden. Selbstverständlich ist die beschriebene SoftLevel-Funktion auch für den V_{DD} -Bereich von 2,25 bis 3,63 VDC als Standard-Feature möglich.

Darüber hinaus verfügen die SMD-Silizium-Clock-Oszillatoren standardmäßig über sehr genaue Frequenztoleranzen, zum Beispiel $\pm 20\text{ppm}@-40/85^\circ\text{C}$, $\pm 30\text{ppm}@-40/105^\circ\text{C}$ und $\pm 50\text{ppm}@-40/125^\circ\text{C}$. Selbstverständlich sind auch AEC-Q100-kompatible Oszillatoren (HTLPO-AUT und WTLPO-AUT) mit allen beschriebenen Features lieferbar.

SoftLevel-Funktion verbessert das EMV-Verhalten

Durch einfache und kostenlose Anpassung von t_{rise} und t_{fall} des Ausgangssignals kann mit der SoftLevel-Funktion das EMV-Verhalten von SMD-Clock-Oszillatoren deutlich verbessert werden, sodass teure Maßnahmen für das EMV-Verhalten einer Applikation nicht mehr nötig sind. Die SMD-Silikon-Clock-Oszillatoren können sofort auf bestehende Platinenlayouts bestückt werden. ◀

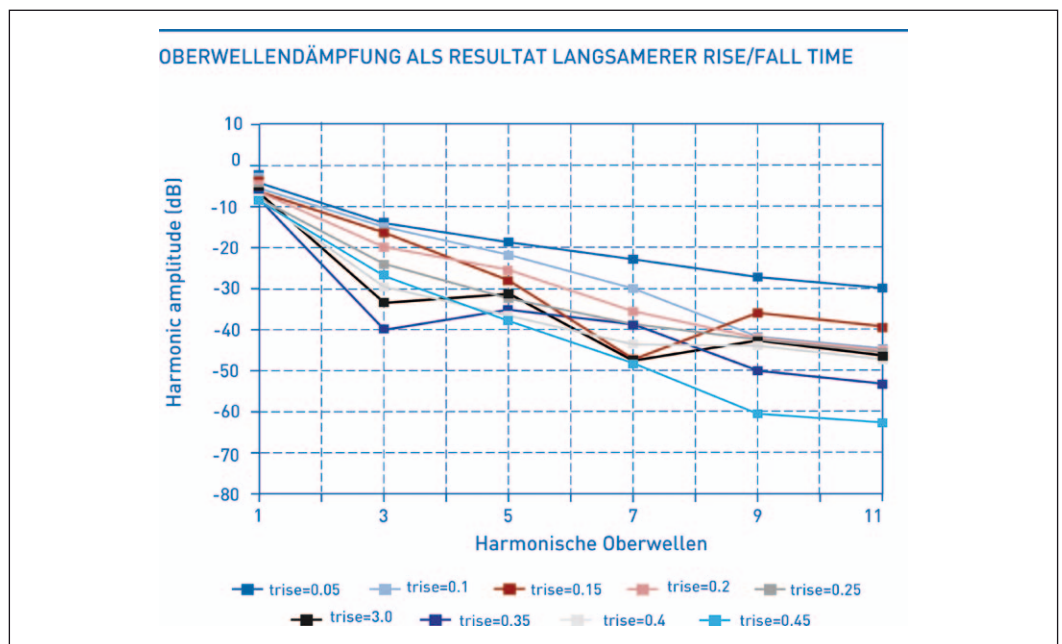


Bild 3: EMV-Reduktion in Relation zu der längeren Periodendauer