Design-Konzept für höhere Frequenzen

Neue Entwicklungs-Methoden und integrierte Phasen/Amplitudenregler erleichtern Doherty-Verstärker-Design

Dieser Verstärker-Typ geht bekanntlich zurück auf W.H. Doherty, der ihn 1929 bei Bell Labs entwickelte, um die Leistungs-Effizienz von AM-Rundfunksendern zu steigern. Da die heute ständig steigenden Anforderungen an spektrale Effizienz und hohe Übertragungsgeschwindigkeiten zu komplexen Modulationsverfahren für 3G und 4G mit hohen Werten für das Verhältnis Spitzen-zu-Durchschnittsleistung geführt haben, bietet der Doherty-Verstärker eine sehr gute Möglichkeit, eine hohe durchschnittlicher Leistungseffizienz bei gleichzeitig guter Linearität durch die Verwendung von DPD (digitale Vorverzerrung) zu erreichen.

Der ursprünglich nur für niedrige Frequenzbereiche konzipierte Verstärker kann mit modernen Leistungshalbleitern und einer entsprechenden Design-Methode mit Computer-/Software-Unterstützung auch bei höheren Frequenzen eingesetzt werden. Ein Problem war bisher auch, dass der Doherty-Verstärker nur einen Bruchteil des Bandes abdeckte, für das er konzipiert war und außerdem in der Schaltung frequenzabhängige Elemente enthalten sind, die bei Verwendung in einem anderen Bereich eine sinnvolle Umdimensionierung erforderten.

Infineon stellt ein modernes Design-Konzept für die Entwicklung eines Verstärkers für den DVB-T-Bereich in aller Ausführlichkeit in seiner Application Note „Broadband Doherty Design technique for UHF 470 – 790 DBVT-Application mit PTVA042502FC LDMOS Device“ vor. Wie gezeigt wird, sind die Anpassungen mit dem vorgestellten Konzept relativ leicht durchzuführen.

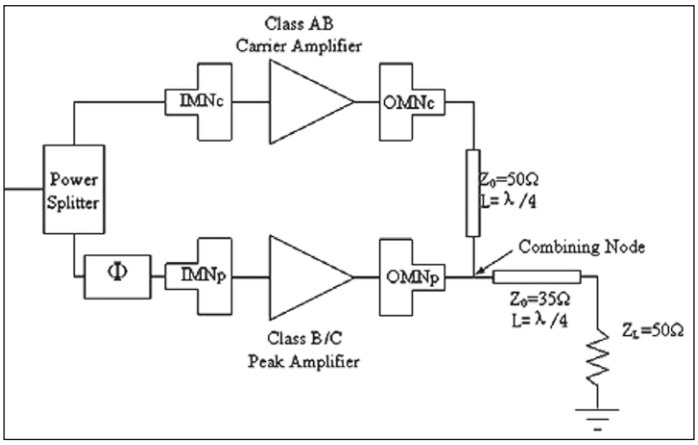

Bild 1: Schematisches Blockdiagramm einer klassischen Doherty-Verstärkerschaltung

Das Doherty-Verstärkerkonzept basiert auf dem Last-Modulationsprinzip: Ohne Eingangssignal sieht der Main- oder Carrier-Verstärker seine doppelte optimale Belastungsimpedanz am Ausgang. Sobald jedoch die Signalamplitude von -6 dB auf 0 dB ansteigt, wird der Spitzenverstärker (Peak) aktiv und beginnt als Stromquelle zu arbeiten und die Impedanz des Hauptverstärkers (Main) zu modulieren.

Normalerweise zeigt eine klassische Doherty-Leistungsverstärkertopologie gute Effizienz und konstante Ausgangsleistung über etwa 6% bis 10% des vorgesehen Betriebsbandes. Daher wurde das Doherty-Konzept bis jetzt auch nur für relativ kleine Bandbreiten verwendet. Weil aber immer mehr Basisstationsbetreiber die Verstärker für verschiedene Frequenzbereiche aus Kosten- und Platzgründen durch eine oder zwei Breitbandeinheiten ersetzen möchten, wurden erhebliche Anstrengungen zur Verbesserung der Doherty-Verstärkerbandbreite gemacht, zumal mit DVB T ein neuer Anwendungsbereich (470 bis 800 MHz) hinzukam. Verwendet wird der 250-W-LDMOS-Transistor PTVA042502FC. Er wurde für UHF entwickelt, weshalb auch die beschriebene Entwurfstechnik für den Bereich von 470 – 800 MHz ausgelegt ist. Jedoch ist es relativ leicht die Schaltung entsprechend der Frequenz zu skalieren, so dass sie auch in den Bereichen 1,8 und 2,7 GHz verwendet werden kann.

Der PTVA042502FC ist ein 250 W/50-V-LDMOS-Transistor, der speziell für DVB und zellulare Anwendungen unterhalb 1 GHz entworfen wurde. Er ist am Eingang vorangepasst, jedoch nicht am Ausgang, um Breitband-Schaltungen zu ermöglichen. Der Transistor wurde in Infineons LDH1 LDMOS-Hochspannungsprozess entwickelt, der hohe Leistungsdichte und niedrige Ausgangskapazitäten vereint. Integrierte Gate-Widerstände steigern noch seine Robustheit. Der Halbleiter ist auch in einem T2PAC-Gehäuse mit reinen Kupferflanschen erhältlich, das für hervorragendes thermisches Verhalten sorgt.

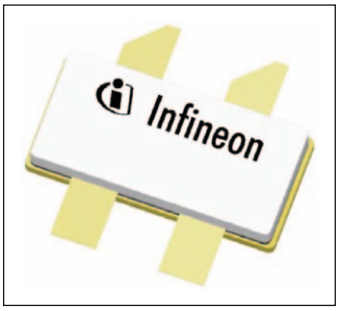

Bild 2: Der PTVA042502FC im Keramik-TPAC

Der Applikationsbericht „Application Note, Revision: Rev. 1.0, 2013-07-22“ erläutert die Entwurfsschritte für die Main- und Peak-Verstärker eines Breitband-Doherty-Verstärkers bei Verwendung eines PTVA042502FC für einen 470-MHz- bis 790-MHz-Verstärker mit über 50% fraktionaler Bandbreite. Verwendet werden lineare Modelle für den Haupt- sowie den

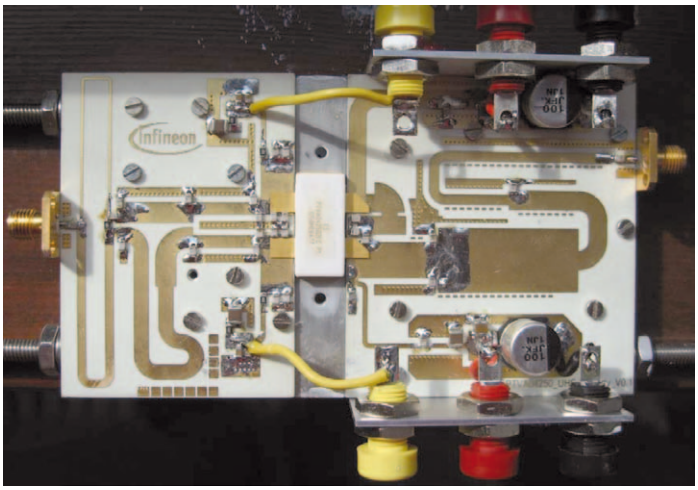

Bild 3: DVB-T Doherty Evaluation Board

Application Note
Revision: Rev. 1.0
2013-07-22

Infineon
www.infineon.com

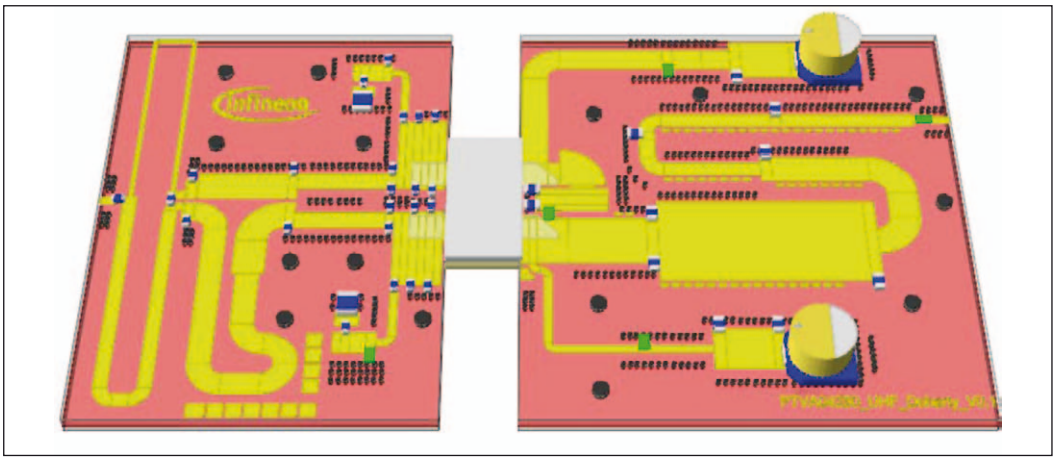

Bild 4: 3D-Layout-Vorschlag für die HF-Masseführung des 470 – 790 MHz DVB-T-Doherty-Verstärkers

Spitzenverstärker, sodass keine gemessenen Load-Pull-Daten für den Entwurf des Ausgangs-Anpassnetzwerks erforderlich sind. Der LDMOSFET wurde als RC-Netzwerk mit einem zusätzlichen Modell für die restliche Schaltung bis hin zu den Ausgangs-Anschlüssen modelliert. Um das Entwurfsverfahren zu bestätigen, wurden die Endergebnisse mit Hilfe eines nichtlinearen Bauelemente-Modells überprüft.

Das genaue Design-Konzept enthält der erwähnte Applikationsbeitrag: Application Note, Revision: Rev. 1.0, 2013-07-22

Monolithischer Phasen- und Amplitudenregler zur Maximierung der Leistungsfähigkeit eines Doherty-Verstärkers

Peregrine Semiconductor stellte mit dem PE46120 einen monolithischen Phasen- und Amplitudenregler (MPAC) auf UltraCMOS-Basis vor, der den Frequenzbereich von 1,8 – 2,2 GHz abdeckt. Er wurde zur Maximierung der Leistungsfähigkeit von Doherty-Verstärkern entwickelt und ermöglicht über eine digitale Schnittstelle die Anpassung von Phase und Amplitude von Haupt- und Spitzenverstärker. Fehlanpassung oder -abstimmung in Phase und Amplitude zwischen beiden Verstärkern kann schnell zur Verschlechterung der Leistungseigenschaften des Systems führen. Durch die unvermeidliche Fertigungsstreuung der Leistungsverstärker ist dies auch normalerweise nicht so einfach zu beheben.

Der MPAC ist die erste industrielle, monolithische Lösung zur Maximierung der asymmetrischen und symmetrischen Leistungsmerkmale des Doherty-Verstärkers. Auf jedem MPAC-Chip befinden sich ein 90°-Hybridsplitter, zwei Phasenschieber, zwei Amplitudenregler und eine digitale SPI-Schnittstelle. Der MPAC eröffnet verbesserte Systemleistung zu geringeren Kosten, erhöhte Zuverlässigkeit und maximale Abstimmflexibilität für LDMOS- oder GaN-basierte Leistungsverstärker in Doherty-Architektur. Die Vorteile des MPAC liegen sowohl in der Erhöhung der Effizienz und der Linearität als auch in der Verbesserung der Bandbreite durch präzisere Anpassung und höhere Effizienz der digitalen Vorverzerrung.

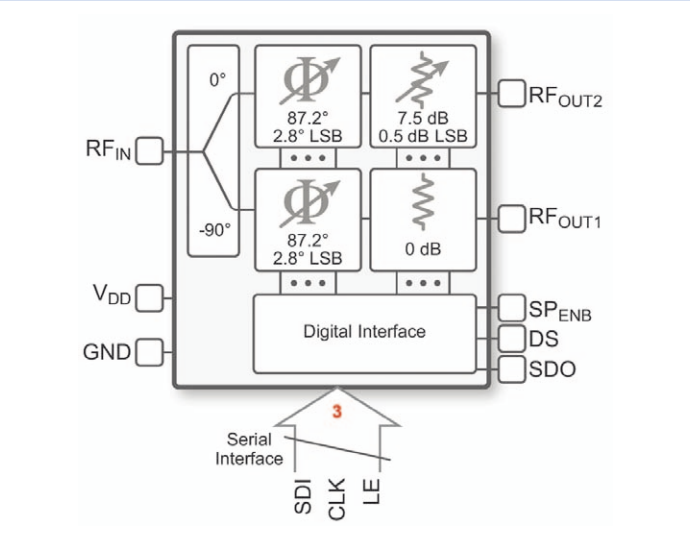

Bild 5: Blockdiagramm des PE46120

Externe Komponenten wie Gleichspannungsblockkondensatoren und weitere Komponenten auf einem Teil der Platine entfallen. Zudem lassen sich mit dem MPAC – durch die Einheitlichkeit und Wiederholpräzision zwischen den Transceiver-Pfaden - die Systemzuverlässigkeit und die Ausbeute an Transceivern steigern. Über die digitale SPI-Schnittstelle hat der MPAC höhere Flexibilität, indem sich Phase und Amplitude in Echtzeit abstimmen und auf diese Weise auch Änderungen der Betriebs- und Umgebungsbedingungen einbeziehen lassen.

Der MPAC ist auf einem monolithischen UltraCMOS-Chip integriert. Diese Technik ermöglicht eine ESD-Festigkeit von 1 kV, einen Umgebungstemperaturbereich bis zu 105 °C und einen weiten Spannungsversorgungsbereich von 2,7 bis 5,5 V. Mit einem weiten positiven und negativen Phasensteuerbereich und einer schrittweisen Feineinstellung weist der MPAC eine Linearität von 65 dBm für den IIP3 auf, der Arbeitsstrom beträgt 300 µA. Er weist Vorteile in der Belastbarkeit und der Isolation von Port zu Port auf.

Einge technische Daten

- Frequenzbereich: 1,8 – 2,2 MHz
- Digitaler Phasenteiler 90°
- Digitaler 5-Bit-Phasenschieber:
  - Bereich: 87,2°
  - Auflösung: 2,8°
- Digitales 4-Bit-Dämpfungsglied:
  - Bereich: 7,5 dB
  - Auflösung: 0,5 dB
  - Input IP3: +60 dBm
  - Gehäuse: 32-lead 6x6 QFN

■ *Peregrine Semiconductor www.psemi.com*